

Universidad Nacional de Córdoba
Facultad de Ciencias Exactas, Físicas y Naturales
Escuela de Ingeniería Electrónica

Cátedra de
Síntesis de Redes Activas

Guía de Diseño y Trabajos Prácticos de
Laboratorio

Año 2022

Rev 2.1

Profesor Titular:

Ing. Pablo Ferreyra

Profesor Adjunto:

Ing. César Reale

Profesores Adscriptos:

Ings. Fabián Gómez, Daniel Sánchez

Ayudante alumno:

Lucas Duarte

Cátedra de Síntesis de Redes Activas

Trabajos Prácticos de Laboratorio

METODOLOGÍA GENERAL

- a)** Realizar una sintética introducción teórica del tema a tratar.
- b)** Analizar los circuitos propuestos, todos los cálculos analíticos y su desarrollo numérico.
- c)** Simulación en PSPICE.
- d)** Analizar las condiciones de operación límite.
- e)** Armar el circuito y hacer las mediciones en laboratorio.
- f)** Finalmente comparar los valores calculados, simulados y medidos, y extraer conclusiones a cerca de las diferencias. Analizar las causas.
- g)** Presentar un informe digital, bien redactado, inicializado con la propuesta del problema presentado por la Cátedra, los responsables del trabajo y un análisis profesional de cada ítem. La redacción debe ser acorde a un informe de un futuro ingeniero.

LABORATORIOS PROPUESTOS

- **Laboratorio N°1: AO Ideal: Circuitos Analógicos Lineales y No Lineales.**
- **Laboratorio N°2: AO Real: Errores.**
- **Proyecto N°1: Proyecto Balanza (Ing. Reale)**
- **Laboratorio N°3: Compensación**
- **Laboratorio N°4: Filtros Activos**
- **Proyecto N°2: Sistema de Osciladores y Filtros (Ing. Ferreyra)**

El enunciado de los proyectos se entregará por separado.

Para promocionar se requieren los 4 practicos y los dos proyectos y dos parciales aprobados o un parcial y el recuperatorio.

Para regularizar se requieren los 4 prácticos y los dos proyectos y un parcial aprobado o unrecuperatorio.

. Los ejercicios adicionales son optativos (Ing. Sánchez).

Cátedra de Síntesis de Redes Activas

Trabajos Prácticos de Laboratorio

Trabajo Práctico de Laboratorio N°2

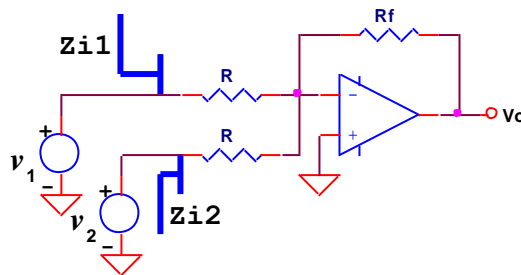
AO Real: Errores.

OBJETIVOS

Introducir al estudiante en el diseño, armado, medición y análisis de circuitos amplificadores lineales, teniendo en cuenta las fuentes de error del AO real, y como se relacionan con las condiciones de entorno del circuito.

DESARROLLO

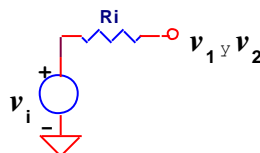
CIRCUITO 1: El circuito sumador siguiente debe ser diseñado para las siguientes condiciones de contorno:



- Amplificador Operacional LM741 o LM324
- Alimentación $V_{cc} = 10V$, $V_{ss} = -10V$
- Ganancia en banda media $A = V_o/V_1$ y $A = V_o/V_2$ debe ser igual a 30 veces.
- Z_i del amplificador no puede alterar o cargar la fuente de señal, es decir, $R_i \ll Z_{i1}$ y Z_{i2} . (al menos 10 veces)
- Usar Resistencias $\leq 1M\Omega$

Las fuentes V_1 y V_2 deben considerarse en las condiciones 1.A y 1.B

- 1.A.- $R_i = 50\Omega$
- 1.B.- $R_i = 100K\Omega$



Cátedra de Síntesis de Redes Activas

Trabajos Prácticos de Laboratorio

PARÁMETROS/RELACIONES A ANALIZAR:

ANALÍTICO:

- 1.1. $V_o = f(V_1, V_2)$
- 1.2. Errores DC
- 1.3. Errores AC: Ancho de Banda Plena Potencia f_{HP} (10V_{pap})
- 1.4. Errores AC: Ancho de banda de Pequeña Señal f_H
- 1.5. Errores AC: Tabla de Error Vectorial Normalizado

	Ganancia Normalizada		Error Vectorial	
	Módulo	Fase	Módulo	Fase
0.1 f_H				
0.2 f_H				
0.3 f_H				
0.4 f_H				
0.5 f_H				
0.6 f_H				
0.7 f_H				
0.8 f_H				
0.9 f_H				
1 f_H				

MEDICIÓN - SIMULACIÓN:

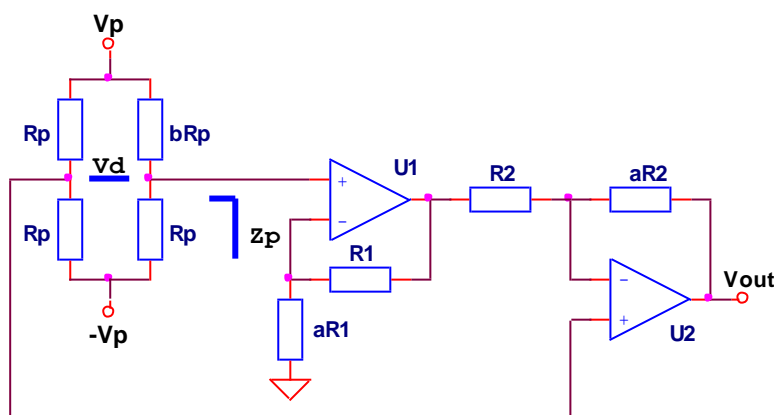
- 1.6 Gráfico Entrada/Salida: $V_o = f(V_1)$ $V_{ss} < V_1 < V_{cc}$
- 1.7 Errores DC
- 1.8 Errores AC: Medición del Slew Rate
- 1.9 Errores AC: Diagrama BODE

Cátedra de Síntesis de Redes Activas

Trabajos Prácticos de Laboratorio

EJERCICIO ADICIONAL I:

Analizar la operación del circuito de la figura siguiente



- Amplificador Operacional LM324
- Alimentación $V_{cc} = 5V$, $V_{ss} = -5V$
- $R_p = 3,3K\Omega$;
- Considerar b del circuito es β . Entonces βR_p es un potenciómetro multivuelta $5K\Omega$;
- $R_1 = R_2 = 2,2K\Omega$
- Considerar a del circuito es a . Hacer $aR_1 = aR_2 = 47K\Omega$

Calcular y Evaluar:

1. Calcular los siguientes parámetros: V_o/V_d (ganancia del amplificador); $V_o=f(\beta)$; sensibilidad nominal del puente + amplificador (v.gr.: $dV_o/d\beta$ para $\beta=1$).

2. Calcular los errores de DC debido a: Tensiones de offset, corrientes de bias, ganancia diferencial finita y CMRR finita. Calcular según datos de manual del AO el fondo de escala FS permisible en cada arquitectura y a partir de allí la máxima precisión alcanzable en bits.

3. Simular la operación del circuito con SPICE y estimar los valores anteriormente calculados.

4. Armar el circuito en laboratorio utilizando el operacional indicado junto a cada figura. Trabajar con resistencias al 1% de tolerancia.

5. Cotejar resultados teóricos y experimentales. Particularmente verificar ganancia, sensibilidad, máxima excursión de salida sin distorsión (y por lo tanto máximo β permisible), errores DC, rechazo al modo común. Para esto último hacer $\beta=1$ y variar V_p lentamente (v.gr.: $V_p=10V+1V \sin(2\pi 50t)$) verificando que la salida V_o permanece esencialmente invariante.