

NHÓM 1: ĐỀ TÀI KHẢO SÁT PIC16F87XA
THÀNH VIÊN:

NGUYỄN VĂN HOÀNG PHÚC - 22119118

NGÔ PHẠM THÚY HUYỀN - 22119084

PHẠM DUY TÂN - 22119130

ĐẶNG HƯNG THỊNH - 22119137

TRẦN HUỲNH NHƯ - 22119112

TRẦN TUẤN KIỆT - 22119095

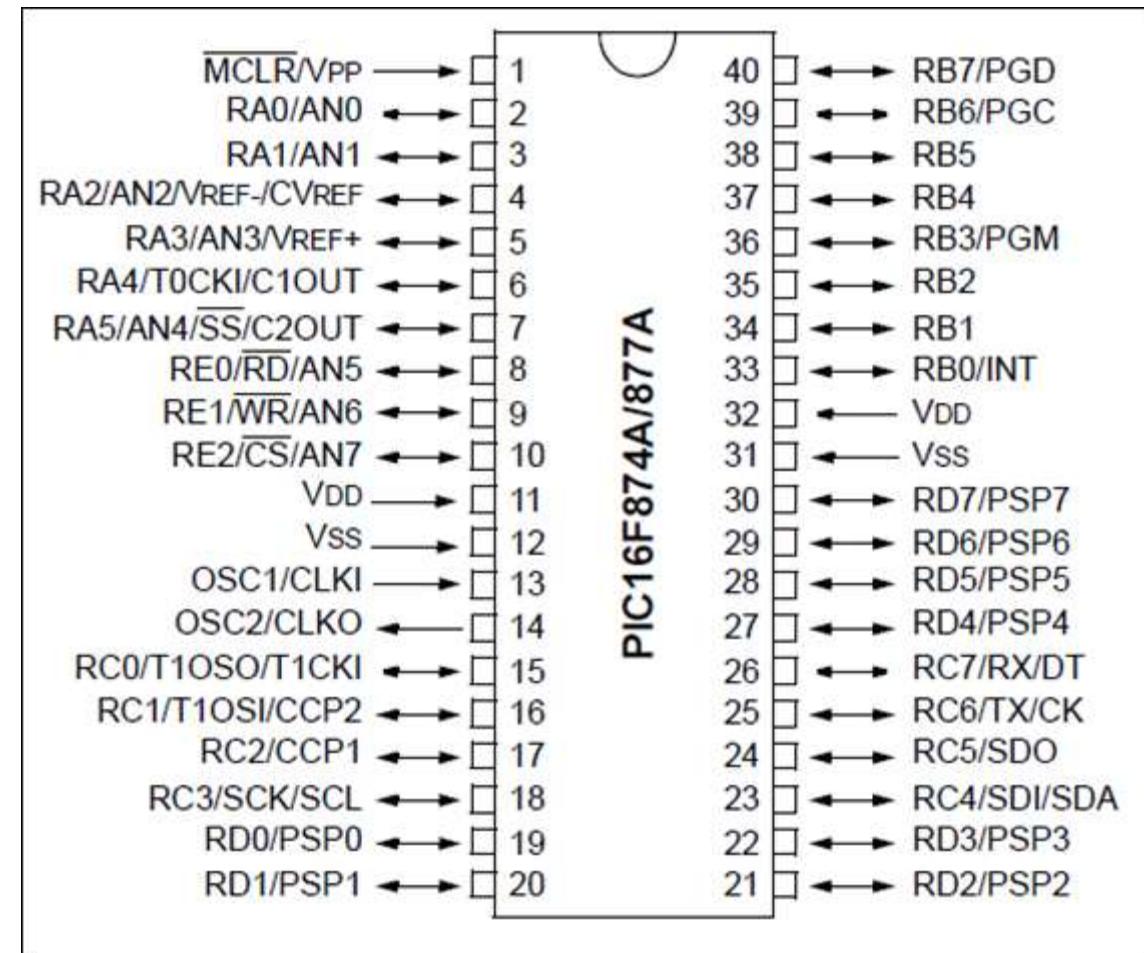
01

Giới thiệu về PIC trong cuộc sống



Tìm hiểu về PIC trong cuộc sống

-PIC 16F877A là một loại vi điều khiển phổ biến được sản xuất bởi Microchip Technology. Bộ vi điều khiển này có nhiều ưu điểm thuận tiện cho việc sử dụng, lập trình chương trình điều khiển cũng rất dễ dàng. Không chỉ vậy nó còn hỗ trợ nhiều giao thức giao tiếp như giao thức nối tiếp, giao thức song song, giao thức I2C. PIC16F877A hỗ trợ cả ngắt chân phần cứng và ngắt bộ định thời



Một số ứng dụng của PIC trong cuộc sống



Điều khiển thiết bị gia đình: PIC 16F877A có thể được sử dụng trong các hệ thống điều khiển thiết bị gia đình như điều khiển đèn, quạt, máy lạnh, hoặc hệ thống báo trộm.

Điều khiển hệ thống đèn giao thông: Trong các hệ thống đèn giao thông minh, PIC 16F877A có thể được sử dụng để điều khiển luồng giao thông và cảm biến đèn

Điều khiển các thiết bị y tế: Trong các thiết bị y tế như máy đo huyết áp tự động, máy đo nồng độ đường trong máu, PIC 16F877A có thể được sử dụng để thu thập dữ liệu và điều khiển các chức năng của thiết bị.

+Hệ thống đo lường và kiểm soát: PIC16F877A có thể được sử dụng trong các hệ thống đo lường và kiểm soát như hệ thống tự động đo lường nhiệt độ, độ ẩm, áp suất và điều khiển các thiết bị phản ứng

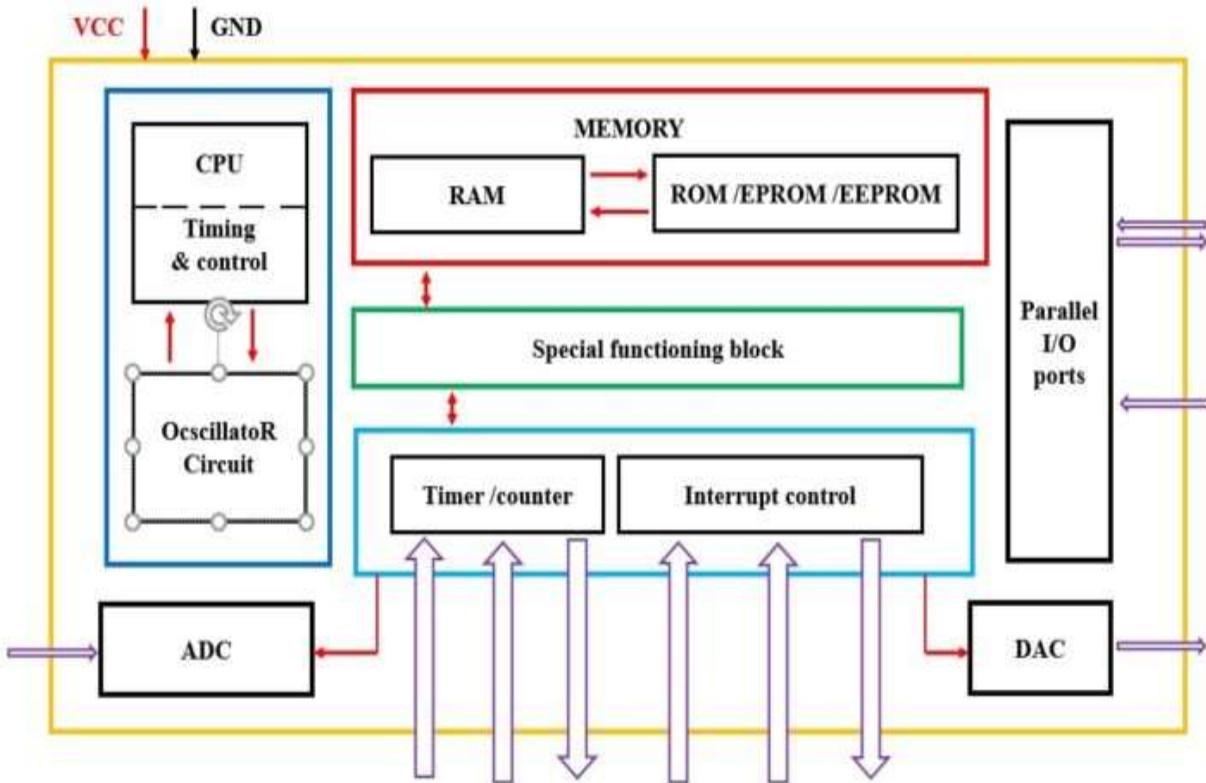
Một số đặc tính của vi điều khiển PIC

1/Các đặc tính ngoại vi

- Timer0: là bộ định thời timer/counter 8 bit có bộ chia trước.
- Timer1: là bộ định thời timer/counter 16 bit có bộ chia trước, có thể đếm khi CPU đang ở trong chế độ ngủ với nguồn xung từ tụ thạch
- Timer2: bộ định thời timer/counter 8 bit với thanh ghi 8-bit, chia trước và postscaler.
- Hai khối Capture, Compare, PWM.

2/Các đặc tính về tượng tự

- Có 8 kênh chuyển đổi tín hiệu tương tự thành tín hiệu số ADC 10-bit.
- Có reset BOR (Brown- Out Reset)
- Khối so sánh điện áp tương tự:

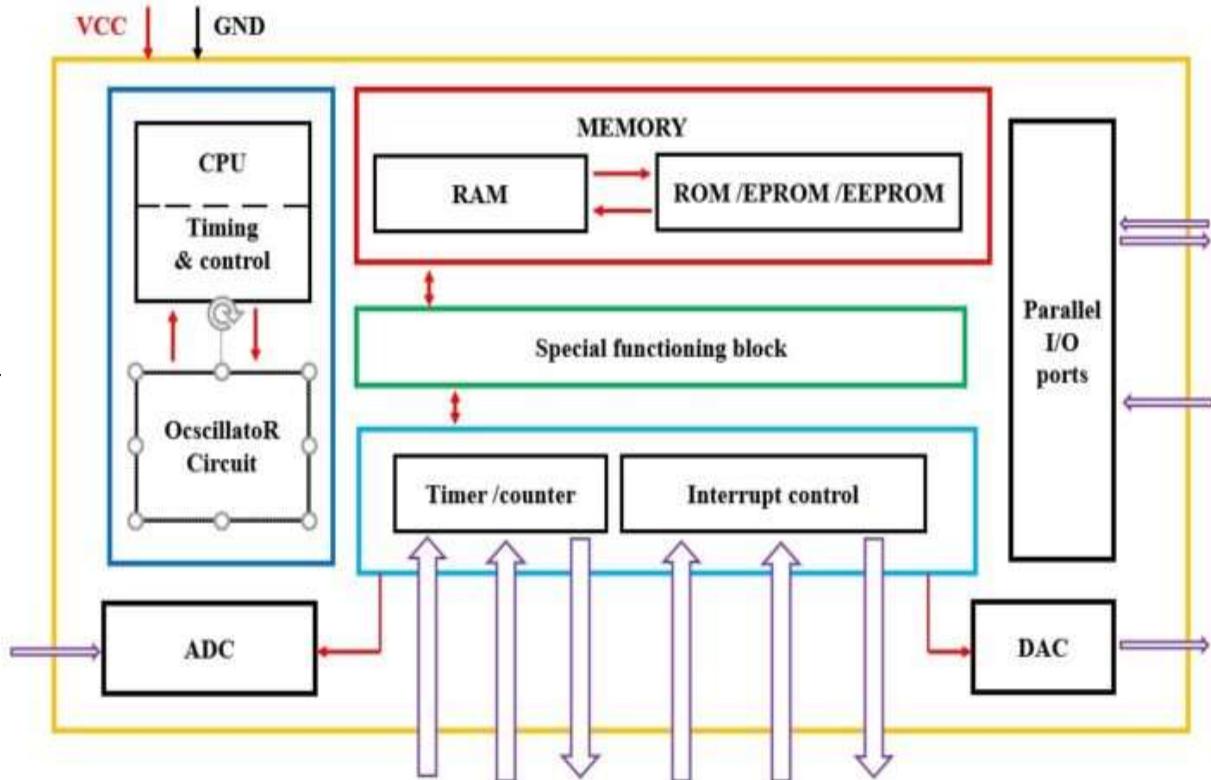


3/Các đặc tính đặc biệt của vi điều khiển

- Bộ nhớ chương trình Enhanced Flash cho phép xóa và ghi 100000 lần.
- Bộ nhớ dữ liệu EEPROM cho phép xóa và ghi 1000000 lần.
- Bộ nhớ EEPROM có thể lưu giữ dữ liệu hơn 40 năm và có thể tự lập trình lại dưới sự điều khiển của phần mềm
- Có thể lập trình mã bảo mật.

4/Công nghệ CMOS:

- Công nghệ CMOS có các đặc tính: công suất thấp, công nghệ bộ nhớ Flash/EEPROM tốc độ cao. Điện áp hoạt động từ 2V đến 5,5 V và tiêu tốn năng lượng thấp. Phù hợp với nhiệt độ làm việc trong công nghiệp và trong thương mại



Device	Program Memory		Data SRAM (Bytes)	EEPROM (Bytes)	I/O	10-bit A/D (ch)	CCP (PWM)	MSSP		USART	Timers 8/16-bit	Comparators
	Bytes	# Single Word Instructions						SPI	Master I ² C			
PIC16F873A	7.2K	4096	192	128	22	5	2	Yes	Yes	Yes	2/1	2
PIC16F874A	7.2K	4096	192	128	33	8	2	Yes	Yes	Yes	2/1	2
PIC16F876A	14.3K	8192	368	256	22	5	2	Yes	Yes	Yes	2/1	2
PIC16F877A	14.3K	8192	368	256	33	8	2	Yes	Yes	Yes	2/1	2

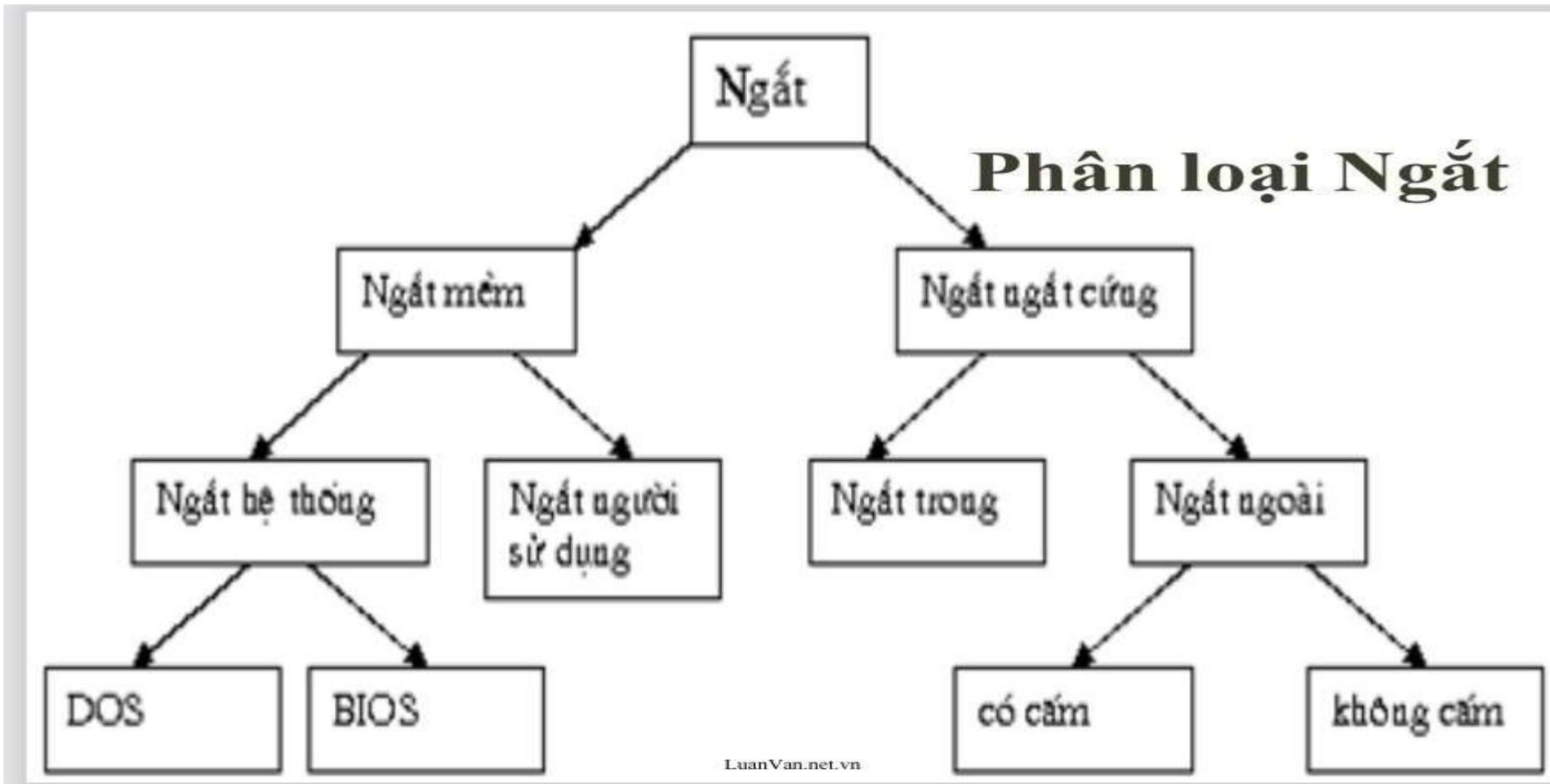
02

Giới thiệu về ngắt



1/Khái niệm về ngắt

-Ngắt (Interrupt) là một sự kiện mà CPU tạm dừng thực hiện một chương trình để thực hiện một đoạn chương trình khác theo yêu cầu từ bên ngoài.

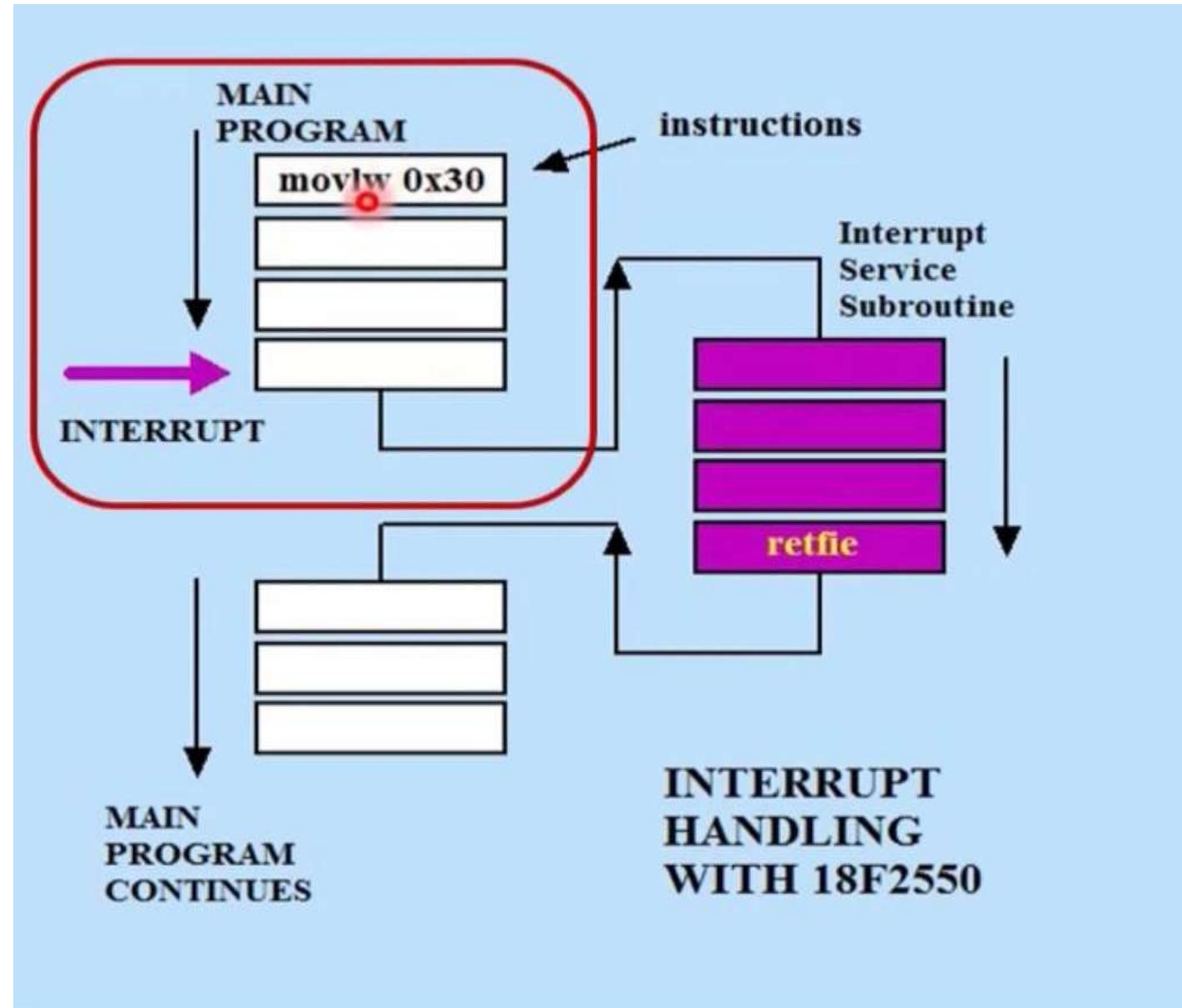


2/Tổng quan về ngắt

1/Hoạt động ngắt của vi điều khiển

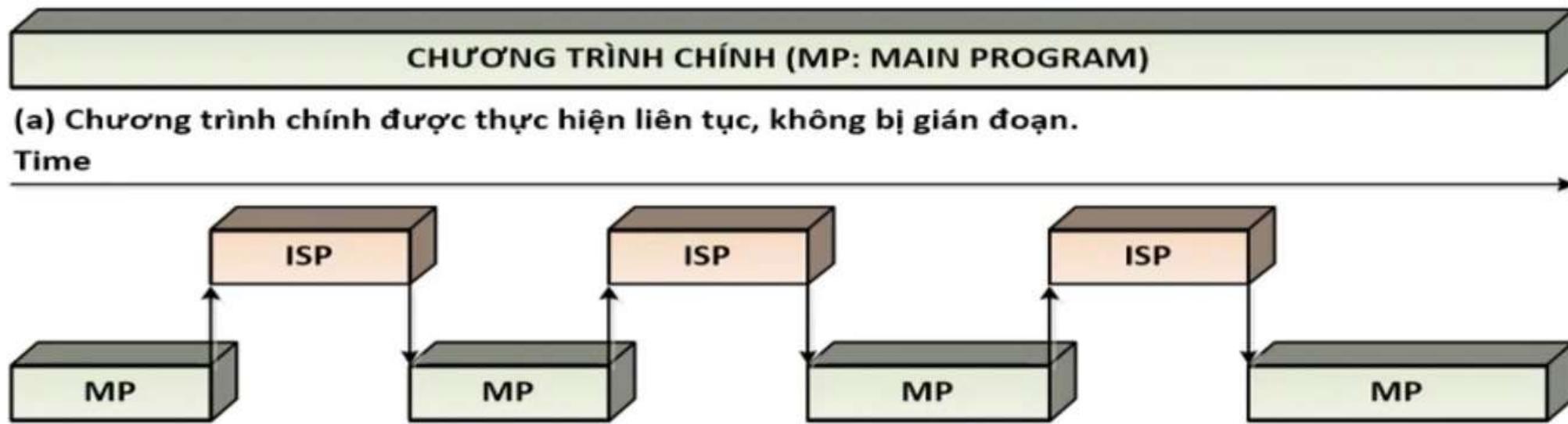
-Vi điều khiển hay vi xử lý luôn thực hiện một chương trình thường gọi là chương trình chính

-Khi có tác động từ bên ngoài bằng phần cứng hay tác động bên trong làm cho vi xử lý ngưng thực hiện chương trình chính để thực hiện một chương trình khác (chương trình phục vụ ngắt ISR)

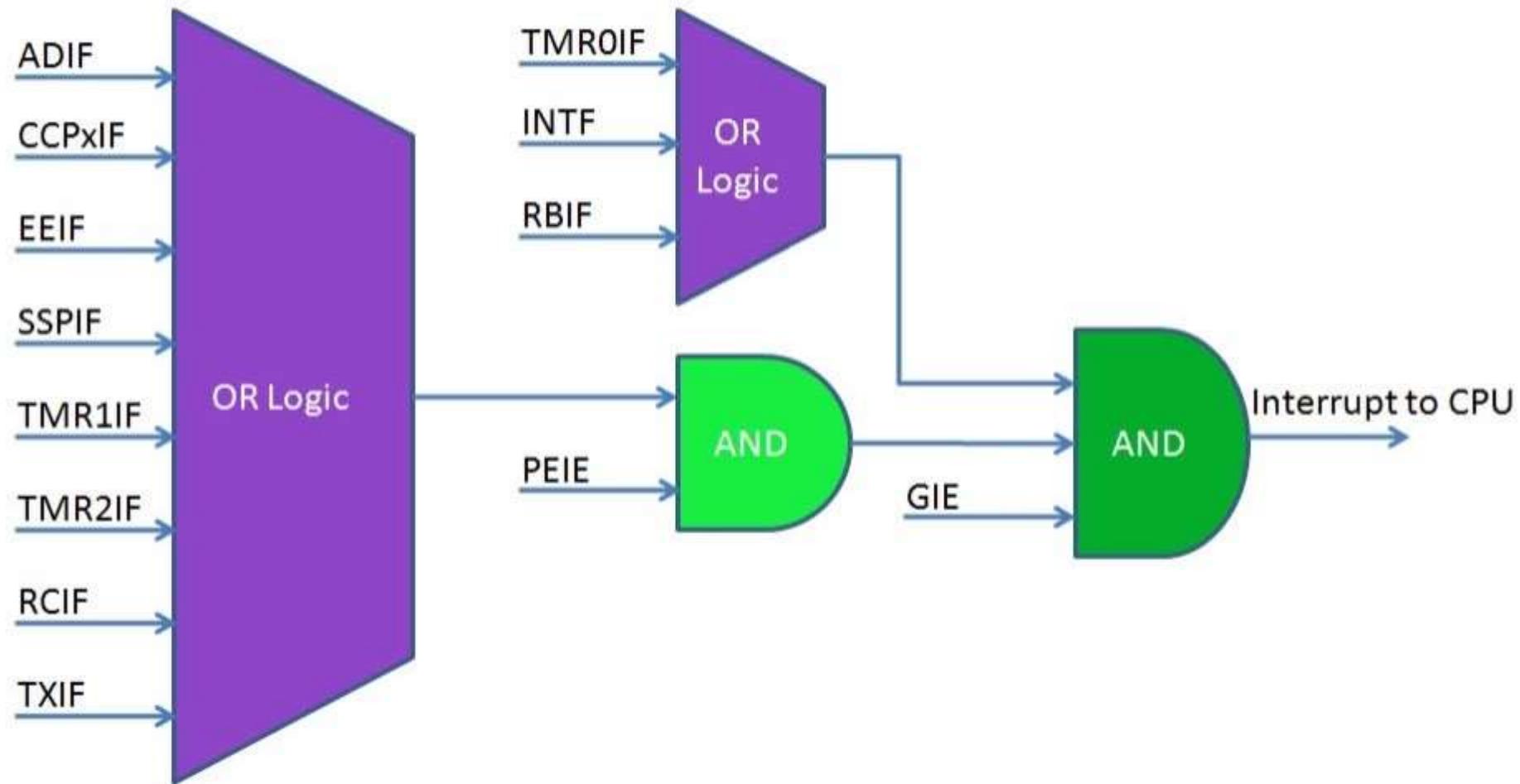


3/Vai trò của ngắt

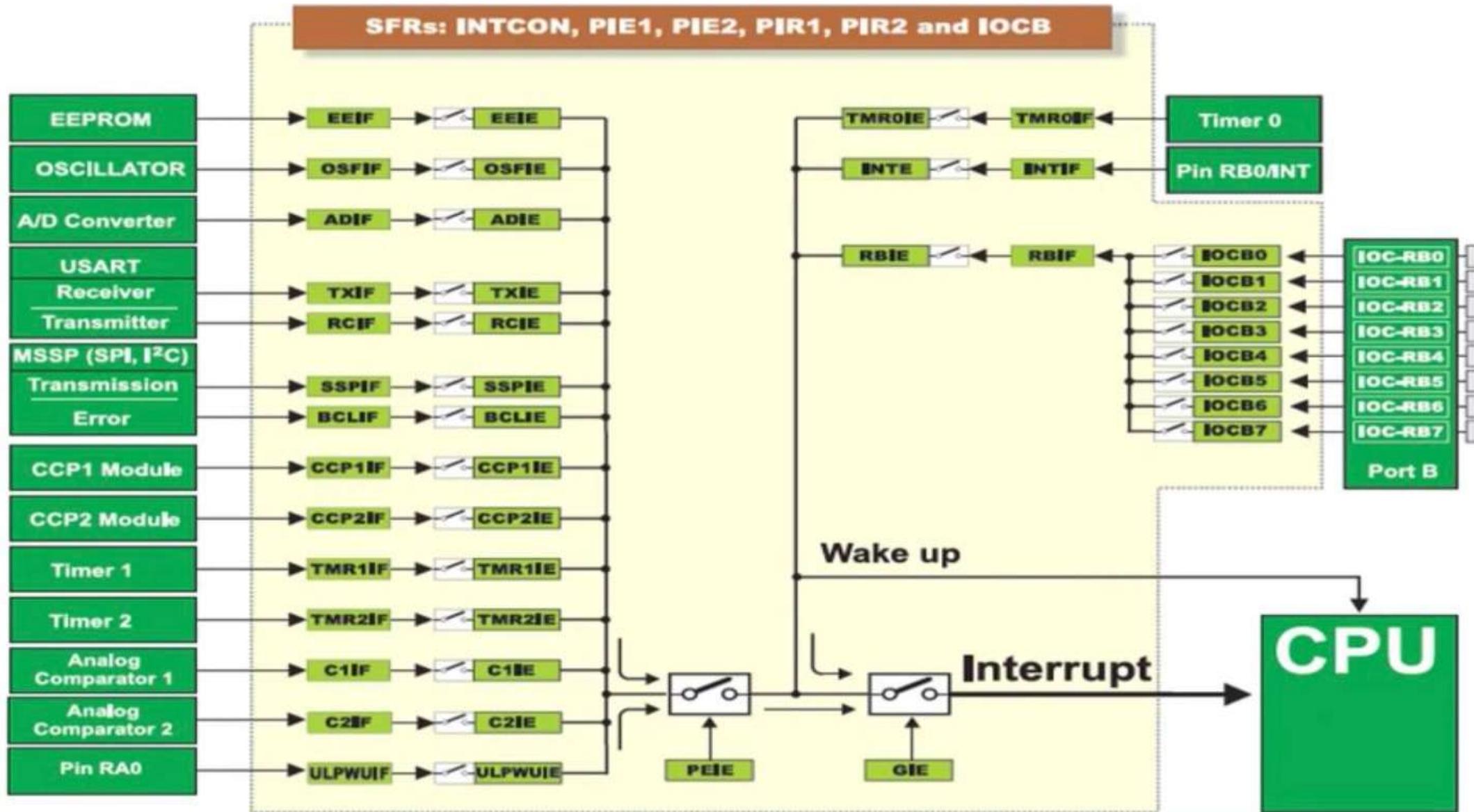
- Ngắt đóng một vai trò quan trọng trong lập trình điều khiển
- Vì xử lý hay vi điều khiển sử dụng ngắt để đáp ứng nhiều sự kiện quan trọng khác trong khi vẫn thực hiện được chương trình chính



Ứng dụng của ngắt trong Pic16F877A



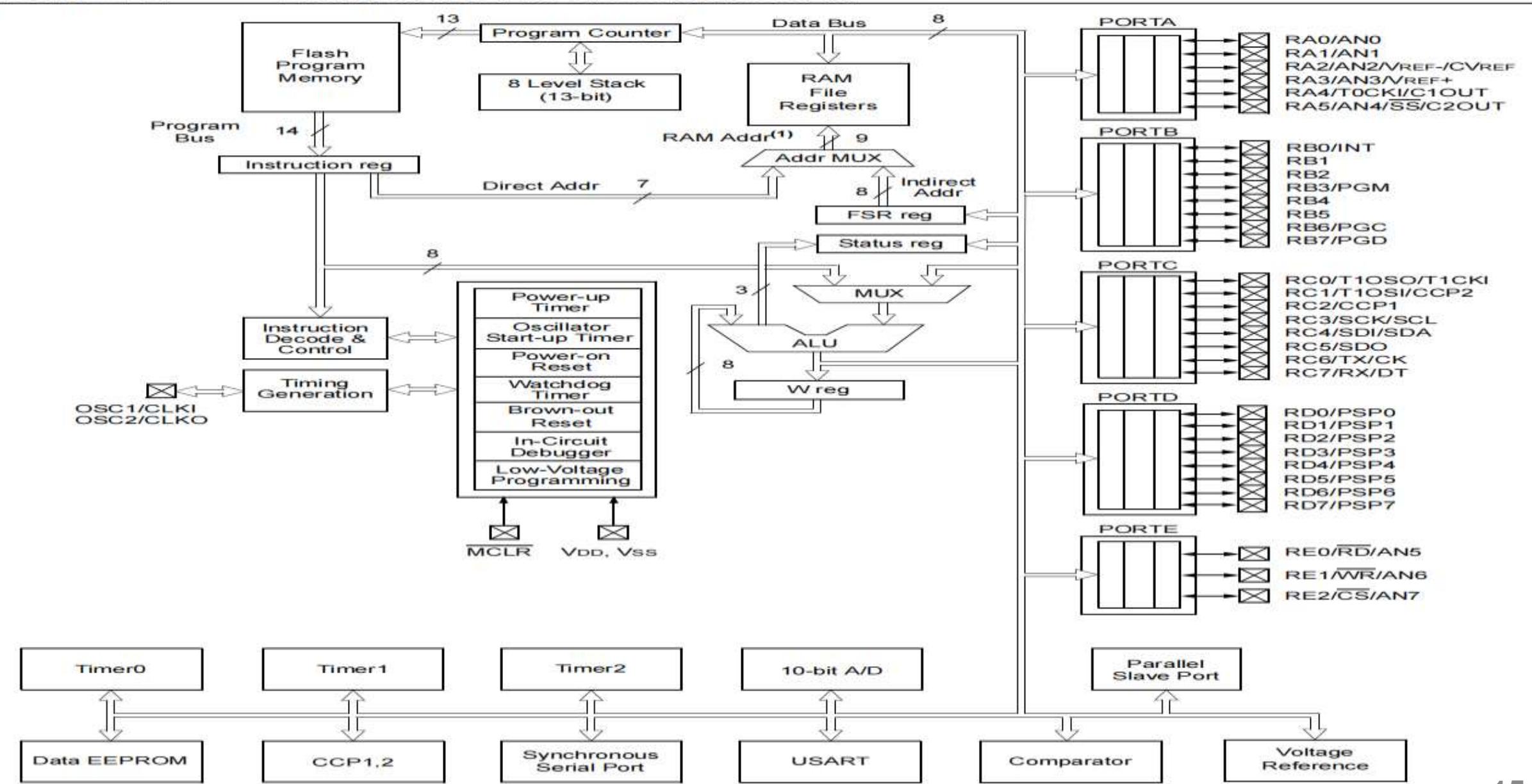
Các nguồn ngắt



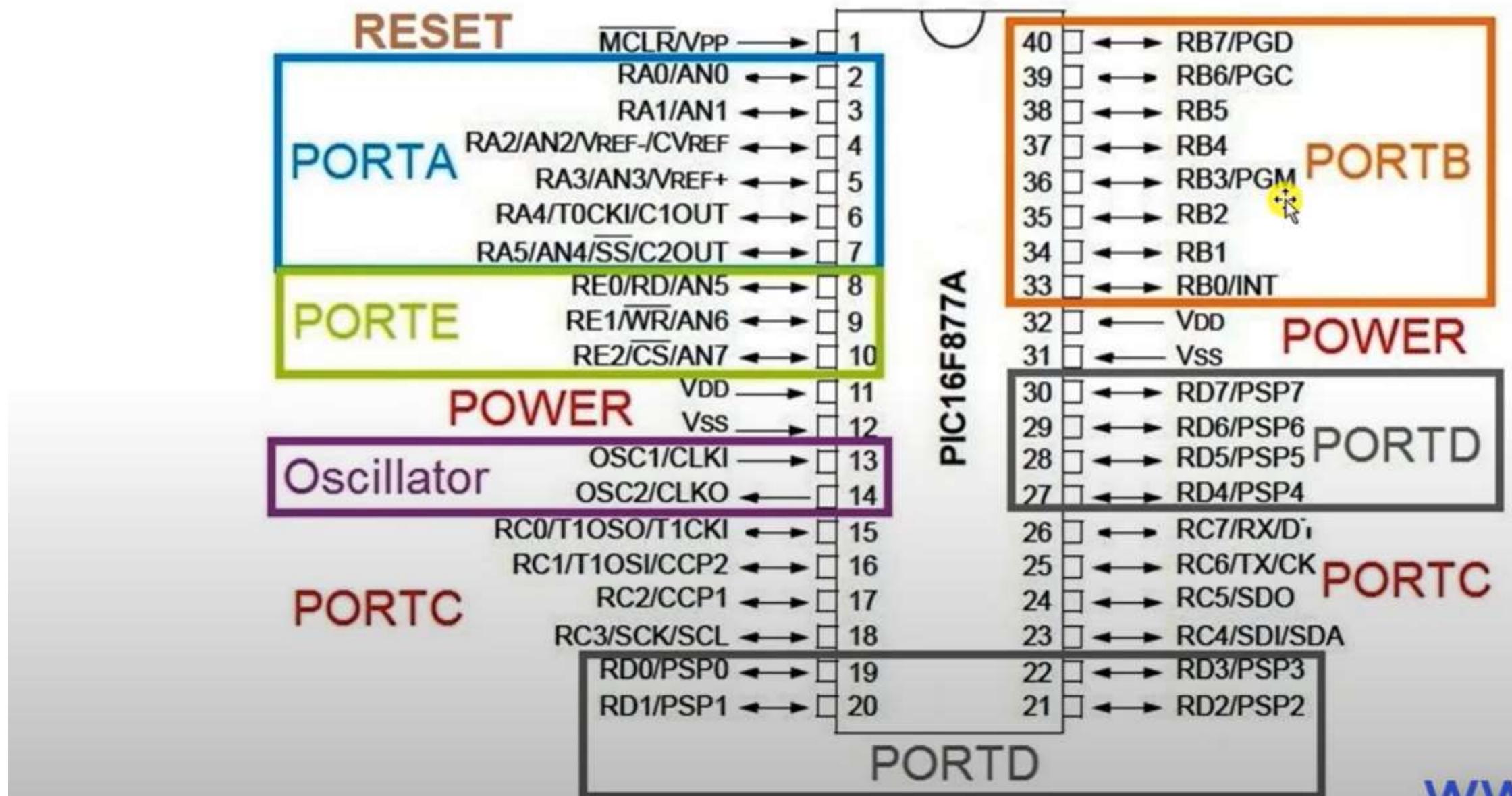
03 CẤU TRÚC PIC1687XA GIAO TIẾP I/O



FIGURE 1-2: PIC16F874A/877A BLOCK DIAGRAM



- PIC16F877A có một số hình dạng và kiểu chân như sau:



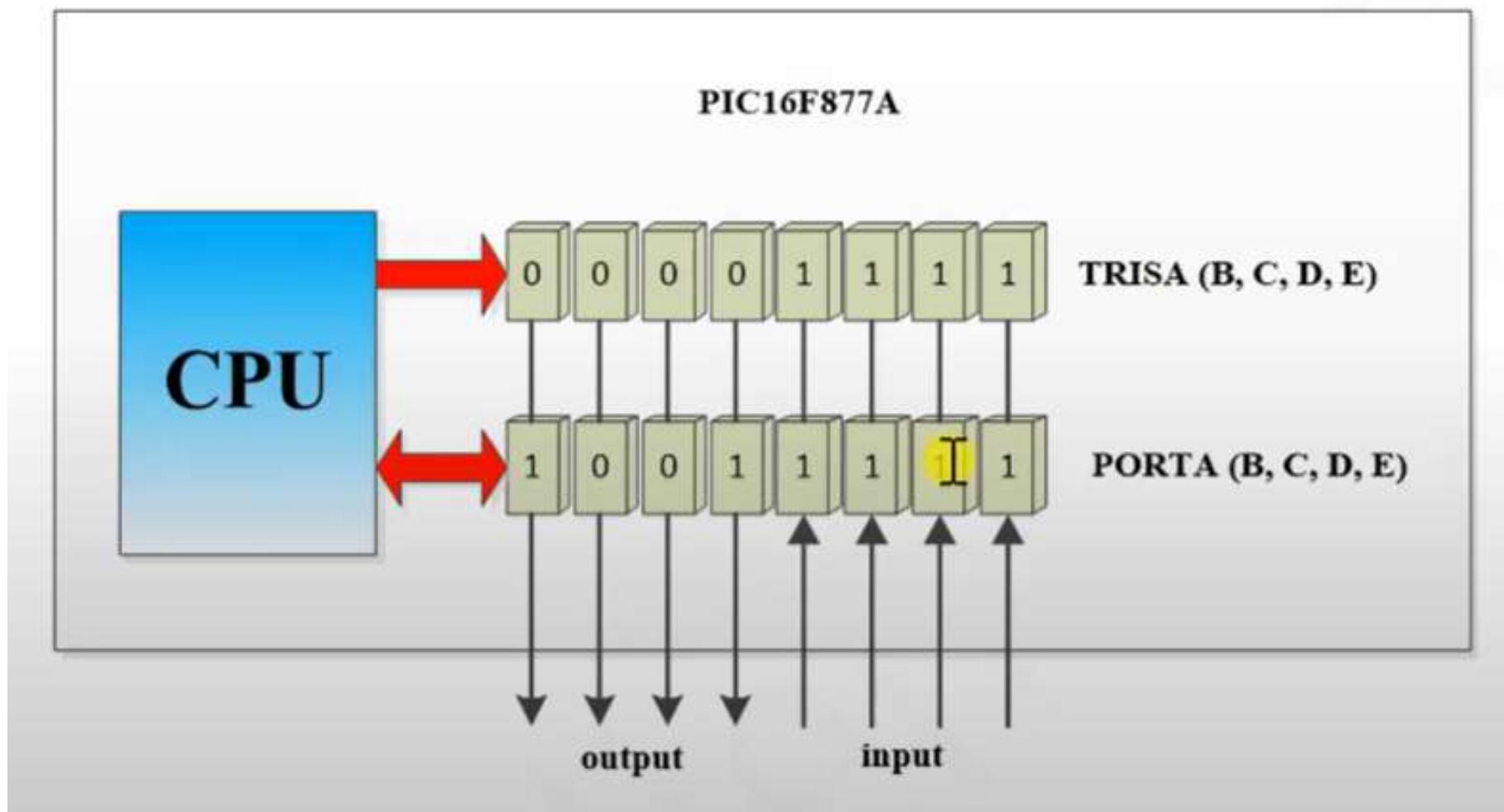
* GIAO TIẾP I/O:

Khi lập trình bạn cần quan tâm đến PORTX và thanh ghi TRISX (X là A, B, C, D, E)

- Biểu diễn PORTA và TRISA trong PIC16F877:

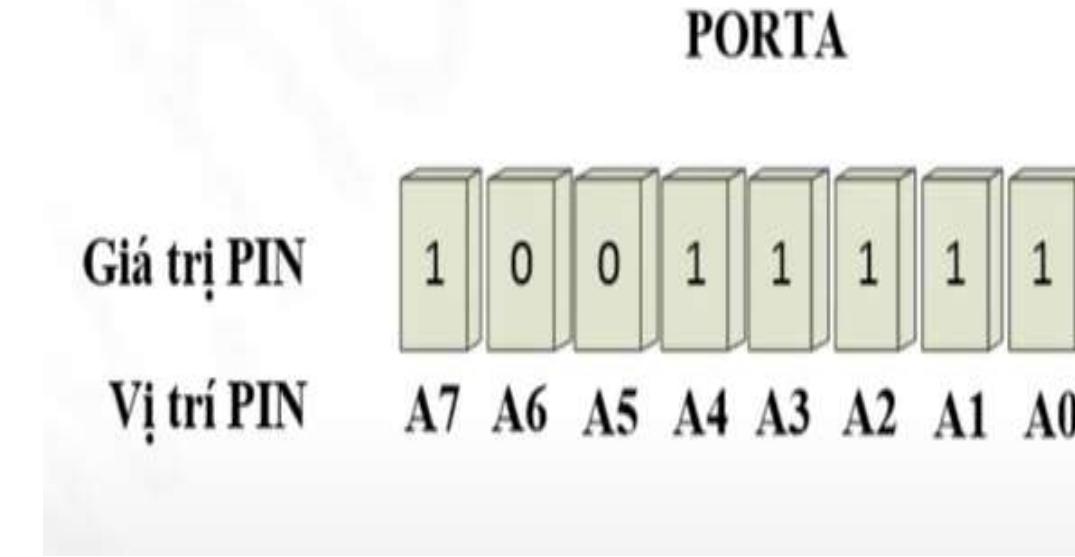
+ Thanh ghi PORTX chứa giá trị đọc vào hoặc là xuất ra.

+ Thanh ghi TRISX quy định chân của PORTX này là ngõ vào hay ngõ ra.

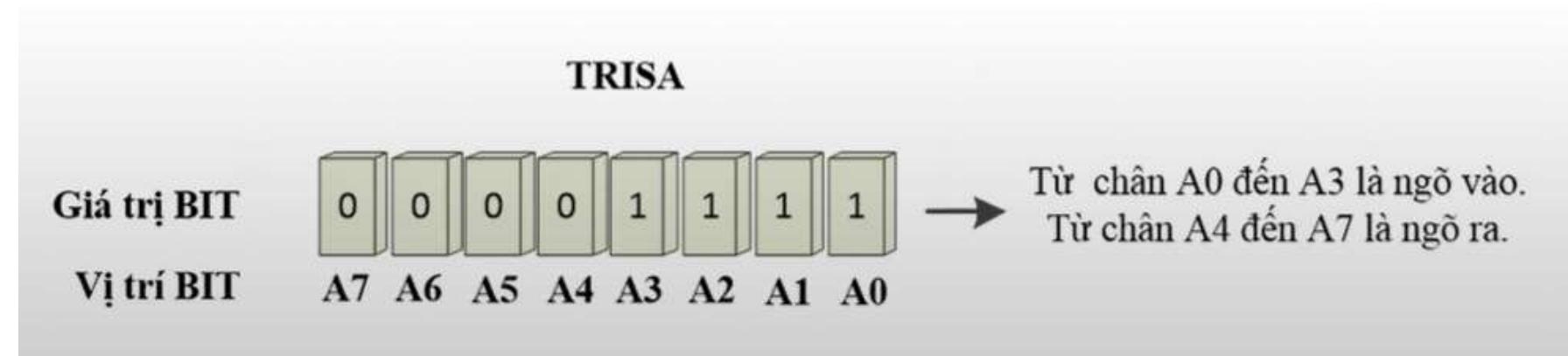


Ví dụ: Xét PORTA:

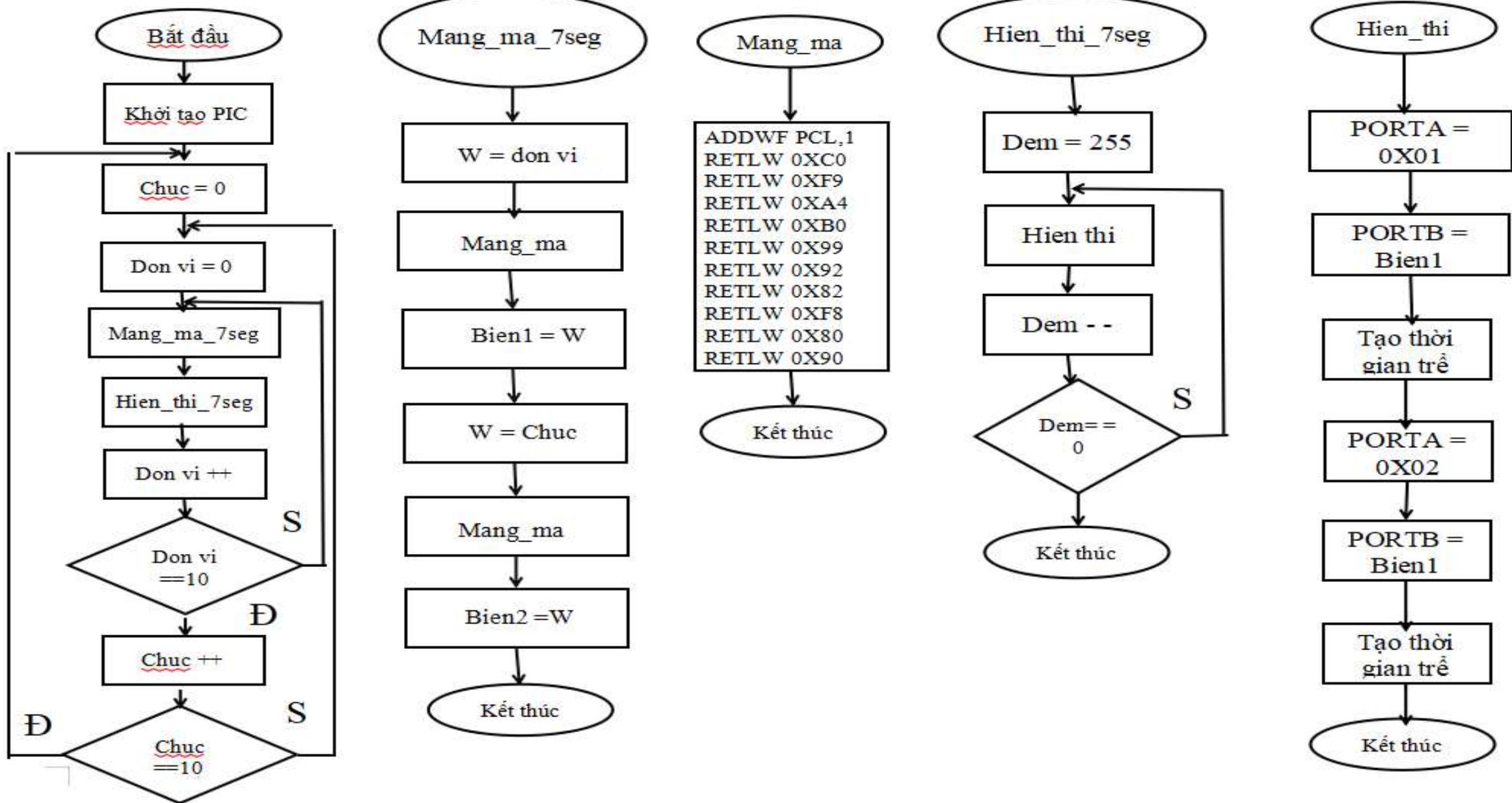
- **PORTA** giá trị các bit cần xuất ra hay đọc vào: **PORTA** bao gồm giá trị các chân A7 đến A0, vị trí các chân được biểu diễn như 1 byte(8 bit) và tự bit là A0 bên trái, tăng dần lên A7 ở bên phải.



- **TRISA:** quy định chân đó là Input hay Output, nếu quy định châ đó là Input thì cho giá trị TRIS chân đó là **1**, nếu quy định chân đó là Output thi cho giá trị TRIS chân đó là **0**.



LUU ĐO CỦA GIAO TIẾP LED 7 ĐOẠN HIỂN THỊ TỪ 00:99



```

PROCESSOR PIC16F877A
#INCLUDE <P16F877A.INC>
__CONFIG _HS_OSC&_WDT_OFF&_BODEN_OFF&_PWRTE_OFF&_WRT_OFF&_CPD_OFF&_LVP_OFF
CBLOCK 0X20
CHUC
DONVI
BIEN1
BIEN2
DEM
COUNT
ENDC
ORG 0X00
BSF STATUS,5 ; BANK 1
CLRF TRISA
CLRF TRISB
MOVlw 0X07
MOVWF ADCON1
BCF STATUS,5 ; BANK0

```

```

MAIN
CLRF CHUC
LOOP
CLRF DONVI
LOOP1
CALL MA_LED_7SEG
CALL HIEN THI_7SEG
INCF DONVI
MOVf DONVI,0
XORLW D'10'
BTFSs STATUS,z
GOTO LOOP1
INCF CHUC
MOVf CHUC,0
XORLW D'10'
BTFSs STATUS,z
GOTO LOOP
GOTO MAIN

```

```

MAIN
CLRF CHUC
LOOP
CLRF DONVI
LOOP1
CALL MA_LED_7SEG
CALL HIEN THI_7SEG
INCF DONVI
MOVf DONVI,0
XORLW D'10'
BTFSs STATUS,z
GOTO LOOP1
INCF CHUC
MOVf CHUC,0
XORLW D'10'
BTFSs STATUS,z
GOTO LOOP
GOTO MAIN

HIEN THI_7SEG
MOVlw 0xFF
MOVWF DEM
CALL HIEN THI
DECFSZ DEM,1
GOTO $-2
RETURN

HIEN THI
MOVlw 0x01
MOVWF PORTA
MOVf BIEN1,0
MOVWF PORTB
CALL DELAY
MOVlw 0x02
MOVWF PORTA
MOVf BIEN2,0

```

```

HIEN THI
MOVlw 0x01
MOVWF PORTA
MOVf BIEN1,0
MOVWF PORTB
CALL DELAY
MOVlw 0x02
MOVWF PORTA
MOVf BIEN2,0
MOVWF PORTB
CALL DELAY
RETURN

MA_LED_7SEG
MOVf DONVI,0
CALL MANG_MA
MOVWF BIEN1
MOVf CHUC,0
CALL MANG_MA
MOVWF BIEN2
RETURN

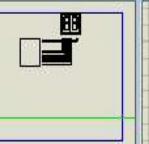
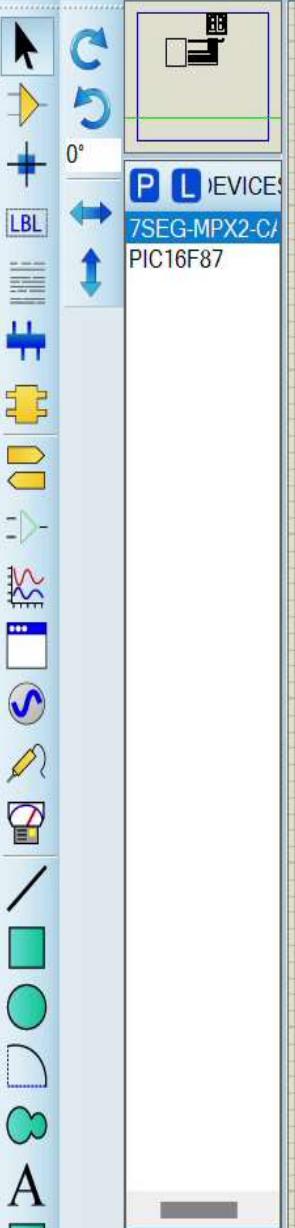
MANG_MA
ADDWF PCL,1
DT 0xC0, 0xF9, 0xA4, 0xB0, 0x99,
    0x92, 0x82, 0xF8, 0x80, 0x90

DELAY
MOVlw 0xFF
MOVWF COUNT
DECFSZ COUNT,1
GOTO $-1
RETURN
END

```



Schematic Capture X



0°

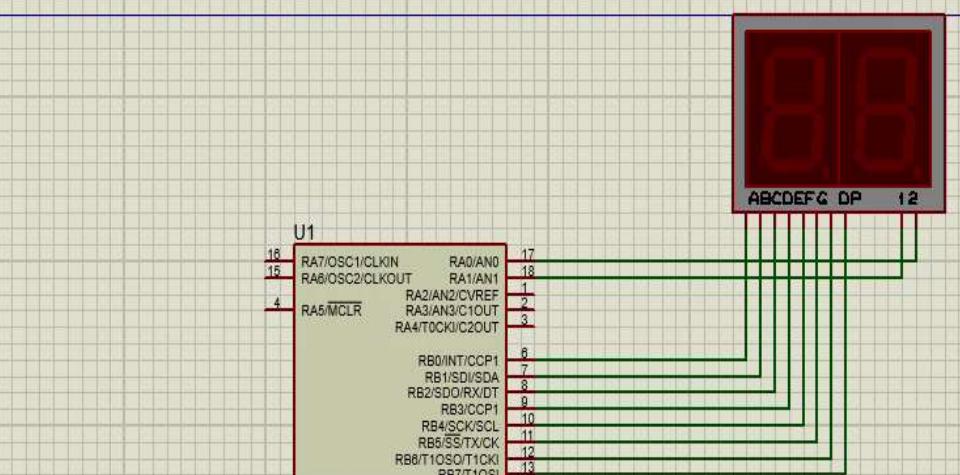
LBL



P L DEVICES

7SEG-MPX2-C/

PIC16F87



NỘI DUNG

4.1

SPECIAL FEATURES OF THE CPU

4.2

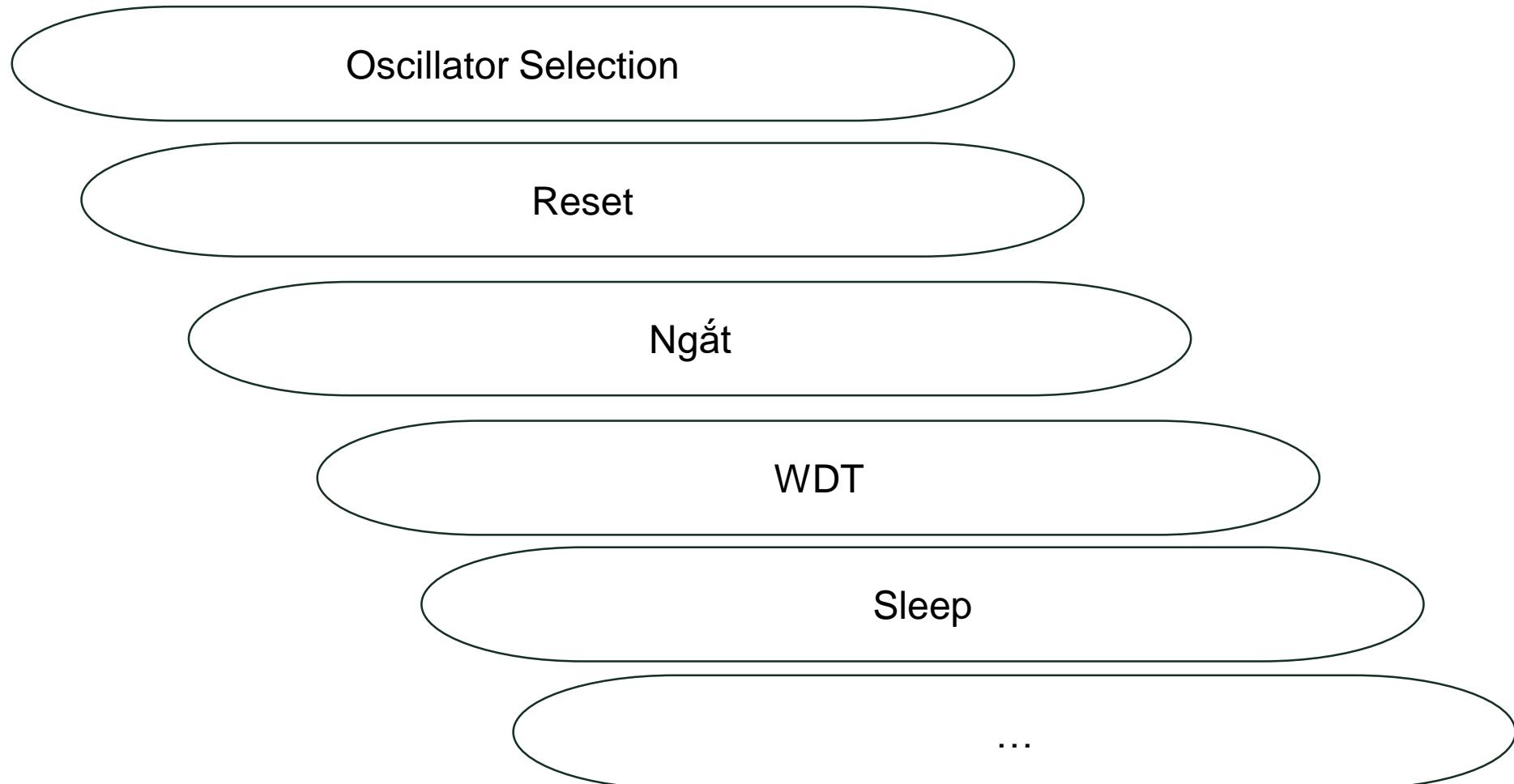
INSTRUCTION SET SUMMARY

4.1

SPECIAL FEATURES OF THE CPU



Tất cả các thiết bị PIC16F87XA đều có một loạt các tính năng nhằm tối đa hóa độ tin cậy của hệ thống, giảm thiểu chi phí thông qua việc loại bỏ các thành phần bên ngoài, cung cấp các chế độ hoạt động tiết kiệm năng lượng và cung cấp bảo vệ mã. Đó là:



Cấu hình của PIC16F877A

REGISTER 14-1: CONFIGURATION WORD (ADDRESS 2007h)⁽¹⁾

R/P-1	U-0	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	R/P-1	U-0	U-0	R/P-1	R/P-1	R/P-1	R/P-1
CP	—	DEBUG	WRT1	WRT0	CPD	LVP	BOREN	—	—	PWRTE	WDTEN	Fosc1	Fosc0
bit 13										bit0			
bit 13										bit0			
<p>CP: Flash Program Memory Code Protection bit 1 = Code protection off 0 = All program memory code-protected</p> <p>Unimplemented: Read as '1'</p> <p>DEBUG: In-Circuit Debugger Mode bit 1 = In-Circuit Debugger disabled, RB6 and RB7 are general purpose I/O pins 0 = In-Circuit Debugger enabled, RB6 and RB7 are dedicated to the debugger</p> <p>WRT1:WRT0 Flash Program Memory Write Enable bits <u>For PIC16F876A/877A:</u> 11 = Write protection off; all program memory may be written to by EECON control 10 = 0000h to 00FFh write-protected; 0100h to 1FFFh may be written to by EECON control 01 = 0000h to 07FFh write-protected; 0800h to 1FFFh may be written to by EECON control 00 = 0000h to 0FFFh write-protected; 1000h to 1FFFh may be written to by EECON control <u>For PIC16F873A/874A:</u> 11 = Write protection off; all program memory may be written to by EECON control 10 = 0000h to 00FFh write-protected; 0100h to 0FFFh may be written to by EECON control 01 = 0000h to 03FFh write-protected; 0400h to 0FFFh may be written to by EECON control 00 = 0000h to 07FFh write-protected; 0800h to 0FFFh may be written to by EECON control</p>										<p>CPD: Data EEPROM Memory Code Protection bit 1 = Data EEPROM code protection off 0 = Data EEPROM code-protected</p> <p>LVP: Low-Voltage (Single-Supply) In-Circuit Serial Programming Enable bit 1 = RB3/PGM pin has PGM function; low-voltage programming enabled 0 = RB3 is digital I/O, HV on MCLR must be used for programming</p> <p>BOREN: Brown-out Reset Enable bit 1 = BOR enabled 0 = BOR disabled</p> <p>Unimplemented: Read as '1'</p> <p>PWRTE: Power-up Timer Enable bit 1 = PWRT disabled 0 = PWRT enabled</p> <p>WDTEN: Watchdog Timer Enable bit 1 = WDT enabled 0 = WDT disabled</p> <p>Fosc1:Fosc0: Oscillator Selection bits 11 = RC oscillator 10 = HS oscillator 01 = XT oscillator 00 = LP oscillator</p>			

```
#INCLUDE <PF16F877A.H>
```

```
_CONFIG _HS_OSC&_WDT_ON&_BOREN_OFF&_PWRTE_ON&_WRT_OFF&_CPD_OFF&_LVP_OFF&_CP_ON&_DEBUG_OFF;
```

Configuration Bits set in code.

Address	Value	Field	Category	Setting
2007	1F36	FOSC	Oscillator Selection bits	HS oscillator
		WDTE	Watchdog Timer Enable bit	WDT enabled
		PWRTE	Power-up Timer Enable bit	PWRT enabled
		BOREN	Brown-out Reset Enable bit	BOR disabled
		LVP	Low-Voltage (Single-Supply) In-Circuit Serial Programming Enable bit	RB3 is digital I/O, HV on MCLR must be used for programming
		CPD	Data EEPROM Memory Code Protection bit	Data EEPROM code protection off
		WRT	Flash Program Memory Write Enable bits	Write protection off; all program memory may be written to by EECON control
		CP	Flash Program Memory Code Protection bit	All program memory code-protected

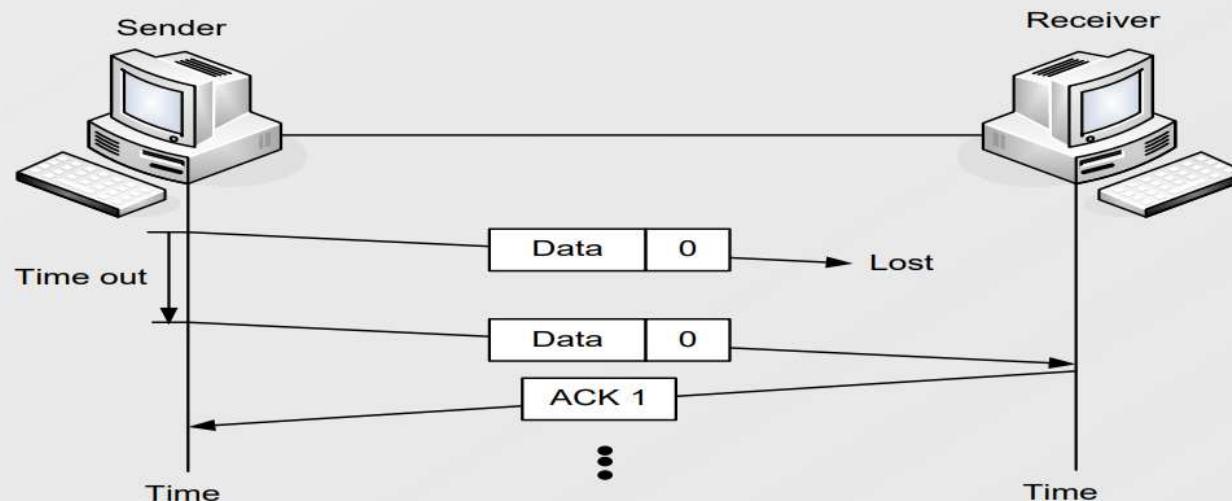
OSC CONFIGURATION

- LP Low-Power Crystal
- XT Crystal/Resonator
- HS High-Speed Crystal/Resonator
- RC Resistor/Capacitor

Osc Type	Crystal Freq.	Cap. Range C1	Cap. Range C2
LP	32 kHz	33 pF	33 pF
	200 kHz	15 pF	15 pF
XT	200 kHz	47-68 pF	47-68 pF
	1 MHz	15 pF	15 pF
	4 MHz	15 pF	15 pF
HS	4 MHz	15 pF	15 pF
	8 MHz	15-33 pF	15-33 pF
	20 MHz	15-33 pF	15-33 pF

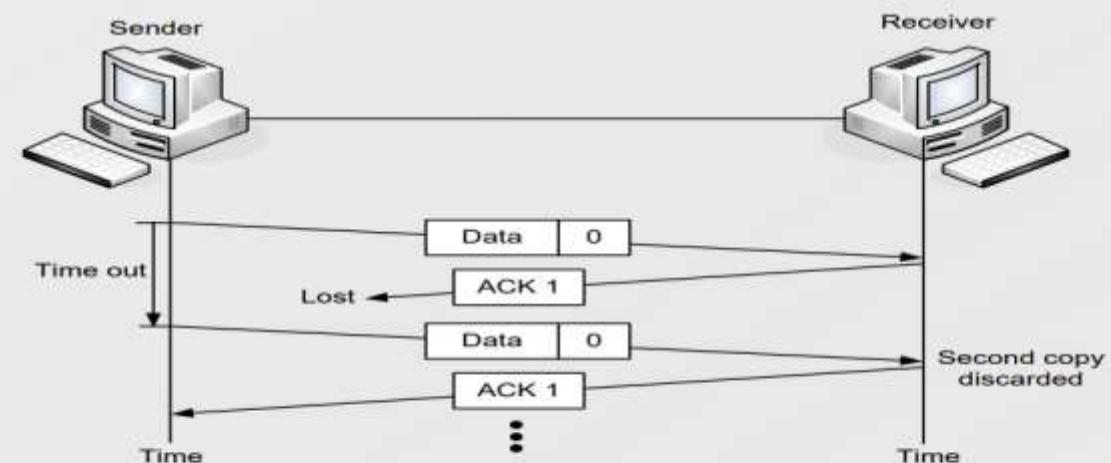
❖ Stop and Wait ARQ

Thất lạc Frame dữ liệu

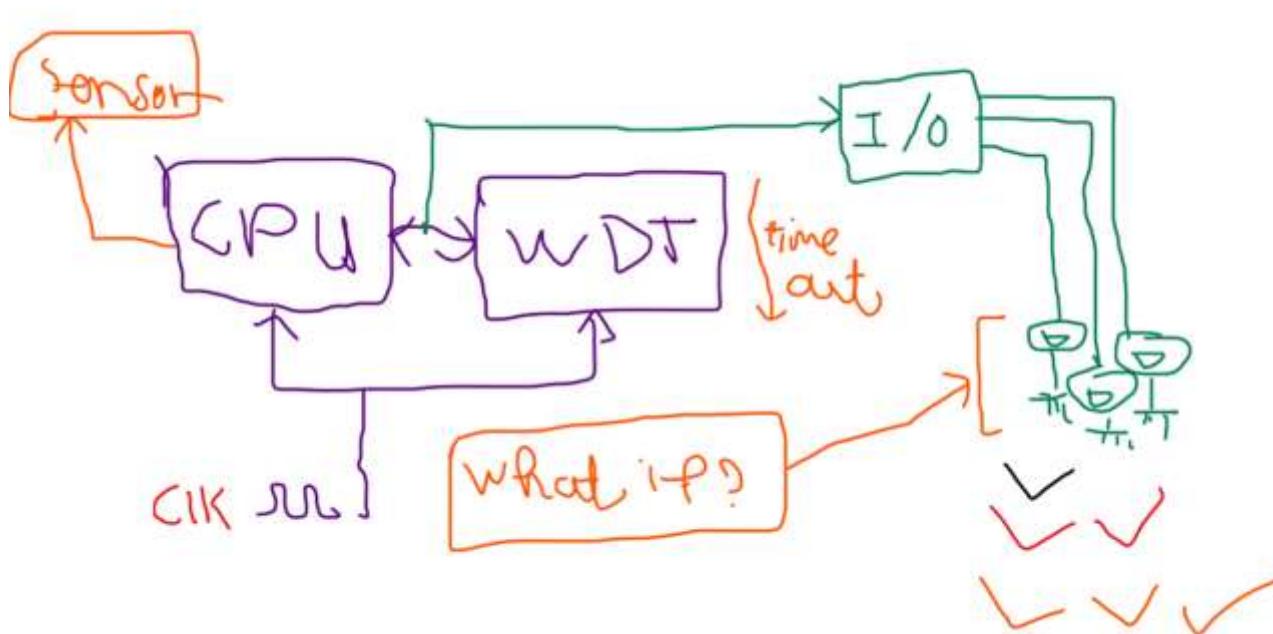
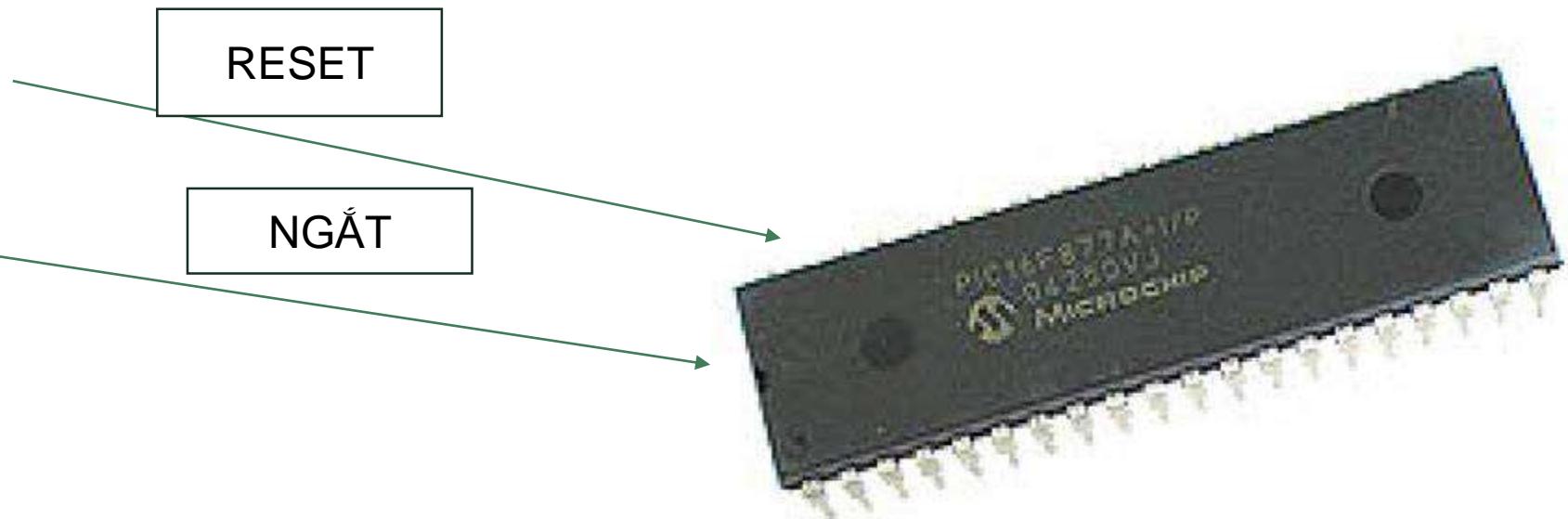


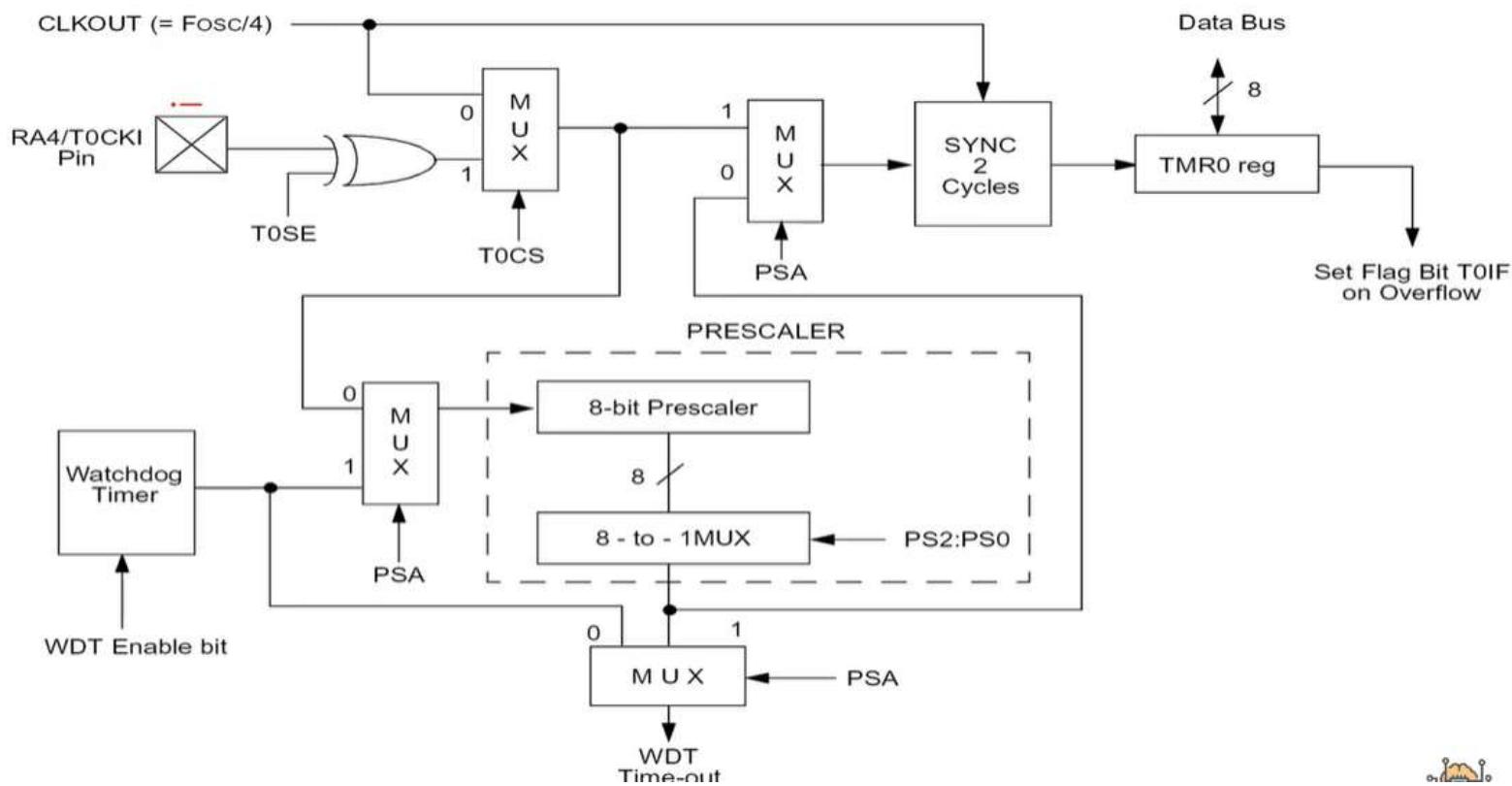
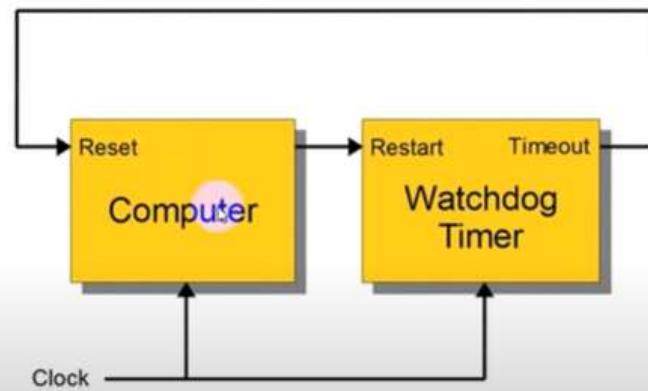
❖ Stop and Wait ARQ

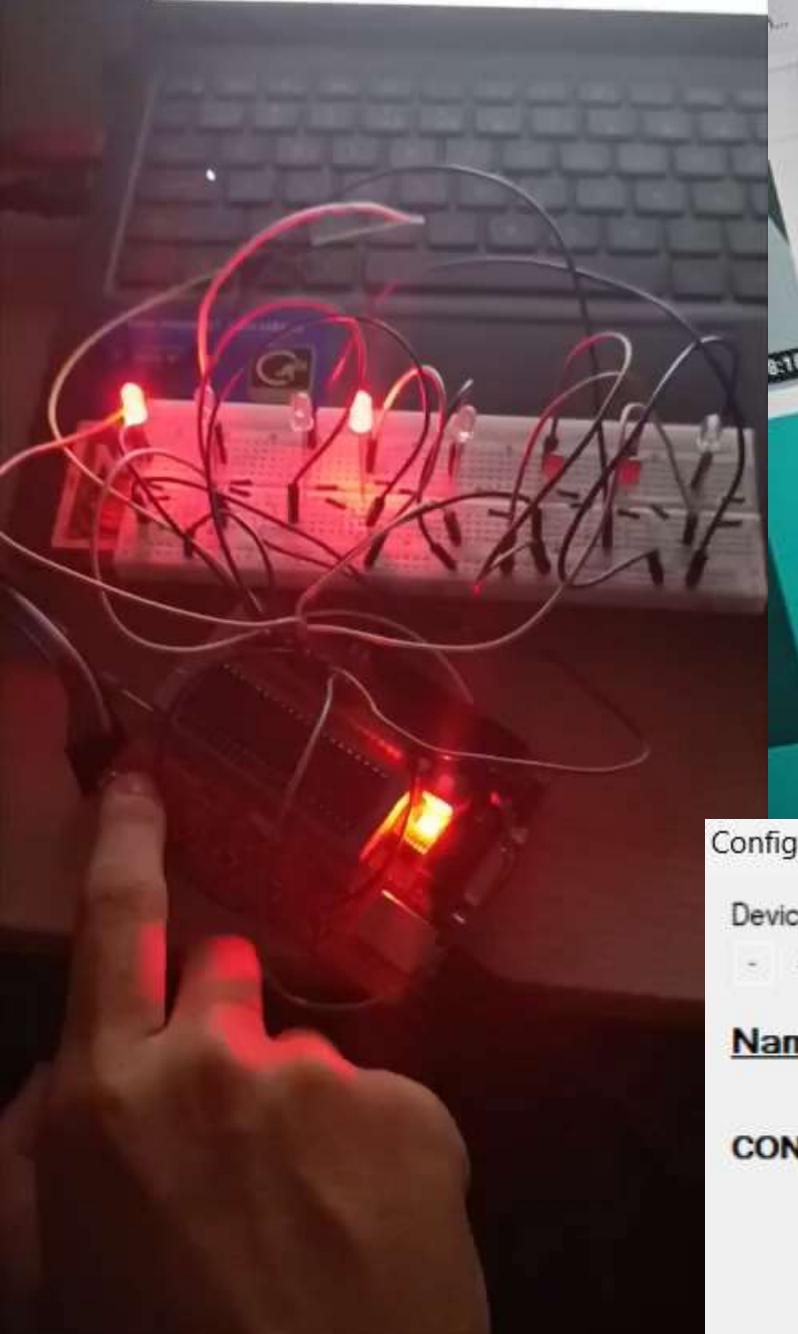
Thất lạc Frame ACK/NAK



Chức năng watch dog timer trong Bộ xử lí







The screenshot shows the PICkit 2 Programmer interface. The top menu bar includes File, Device Family, Programmer, Tools, View, Help, Configuration, 3FFF, Bandgap, and Oscilloscope. The sub-menu 'Device Family' is expanded, showing 'Midrange/Standard Configuration' and 'PIC16F877A'. The main window displays device details: Device: PIC16F877A, User IDs: FF FF FF FF, Checksum: E7F7, and a green status bar indicating 'Programming Successful.' Below this, there are buttons for Read, Write, Verify, Erase, and Blank Check. A table titled 'Program Memory' shows memory locations from 0000 to 004E, comparing 'Source' values (Read from PIC16F877A) with 'Hex Only' values. The source values are mostly identical to the hex values, except for some highlighted differences like 1B08 at address 0020 and 1B88 at address 0030.

Address	Source	Hex Only
0000	3FFF	3FFF
0008	0085	1283
0010	01A4	01A5
0018	2077	1A88
0020	1488	1A08
0028	20 0020	1088
0030	20AF	1B88
0038	20B6	1B88
0040	01A5	142E
0048	0008	00A3
004E	15A6	17A6

Configuration Word Editor

Device Configuration Words may be edited here at the bit level. Refer to device datasheet for specific configuration bit functions.

- = Unimplemented bit 1 = Configuration bit. Click to toggle value.

<u>Name</u>	<u>Address</u>	<u>Value</u>	<u>Bit Edit</u>															
CONFIG	2007	1F36	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

Unimplemented bits are displayed in the Value column as selected in menu Tools > Display Unimplemented Config Bits

Save

[Cancel](#)

4.2

INSTRUCTION SET SUMMARY

PIC Instruction

- 35 instructions
- Each instruction is 1 word long (14 bits)
- Byte-oriented **OPCODE f, F(W)**
 - Source f: name of a SFR or a RAM variable
 - Destination F(W):
 - F if the destination is to be the same as the source register
 - W if the destination is to be the working register
- Bit-oriented **OPCODE f, b**
 - Bit address b (0≤bs7)
- Literal and control **OPCODE k**
 - Literal value k

Byte-oriented file register operations

13	8	7	6	0
OPCODE	d	f (FILE #)		

d = 0 for destination W
 d = 1 for destination f
 f = 7-bit file register address

Bit-oriented file register operations

13	10	9	7	6	0
OPCODE	b (BIT #)	f (FILE #)			

b = 3-bit bit address
 f = 7-bit file register address

Literal and control operations

General

13	8	7	0
OPCODE	k (literal)		

k = 8-bit immediate value

CALL and GOTO instructions only

13	11	10	0
OPCODE	k (literal)		

k = 11-bit immediate value

Field	Description
f	Register file address (0x00 to 0x7F)
W	Working register (accumulator)
b	Bit address within an 8-bit file register
k	Literal field, constant data or label
x	Don't care location (= 0 or 1). The assembler will generate code with x = 0. It is the recommended form of use for compatibility with all Microchip software tools.
d	Destination select; d = 0: store result in W, d = 1: store result in file register f. Default is d = 1.
PC	Program Counter
TO	Time-out bit
PD	Power-down bit

- **Nhóm lệnh điều khiển byte:** Làm việc với toàn bộ byte, thực hiện các phép toán số học và logic trên các thanh ghi.
- **Nhóm lệnh điều khiển bit:** Làm việc với từng bit riêng lẻ, thiết lập, xóa và kiểm tra các bit cụ thể.
- **Nhóm lệnh điều khiển theo điều kiện:** Thay đổi luồng điều khiển của chương trình, bao gồm các lệnh nhảy, gọi chương trình con và quay lại từ chương trình con.

Byte-oriented

- **MOVF (Move F):** Di chuyển giá trị từ thanh ghi F đến W hoặc F.

assembly

```
MOVF F, W ; Di chuyển giá trị từ thanh ghi F đến thanh ghi W
```

- **MOVWF (Move W to F):** Di chuyển giá trị từ thanh ghi W đến thanh ghi F.

assembly

```
MOVWF F ; Di chuyển giá trị từ thanh ghi W đến thanh ghi F
```

- **ADDF (Add F):** Cộng giá trị của thanh ghi F với thanh ghi W và lưu kết quả vào F hoặc W.

assembly

```
ADDF F, W ; Cộng giá trị của thanh ghi F với W và lưu kết quả vào W
```

Byte-oriented

	DECFSZ	f, d	Decrement f, Skip if 0	1(2)	00	1011	ffff	ffff			1,2,3
COUNTER_DL1	EQU	0X29	MOVF	f, d	Move f	1	00	1000	ffff	ffff	Z
COUNTER_DL2	EQU	0X30;	MOVWF	f	Move W to f	1	00	0000	1fff	ffff	
			NOP	-	No Operation	1	00	0000	0xx0	0000	

```
DL; // TAO TRE DE XONG R LM TIEP;
    MOVLW H'FF'
    MOVWF COUNTER_DL1
```

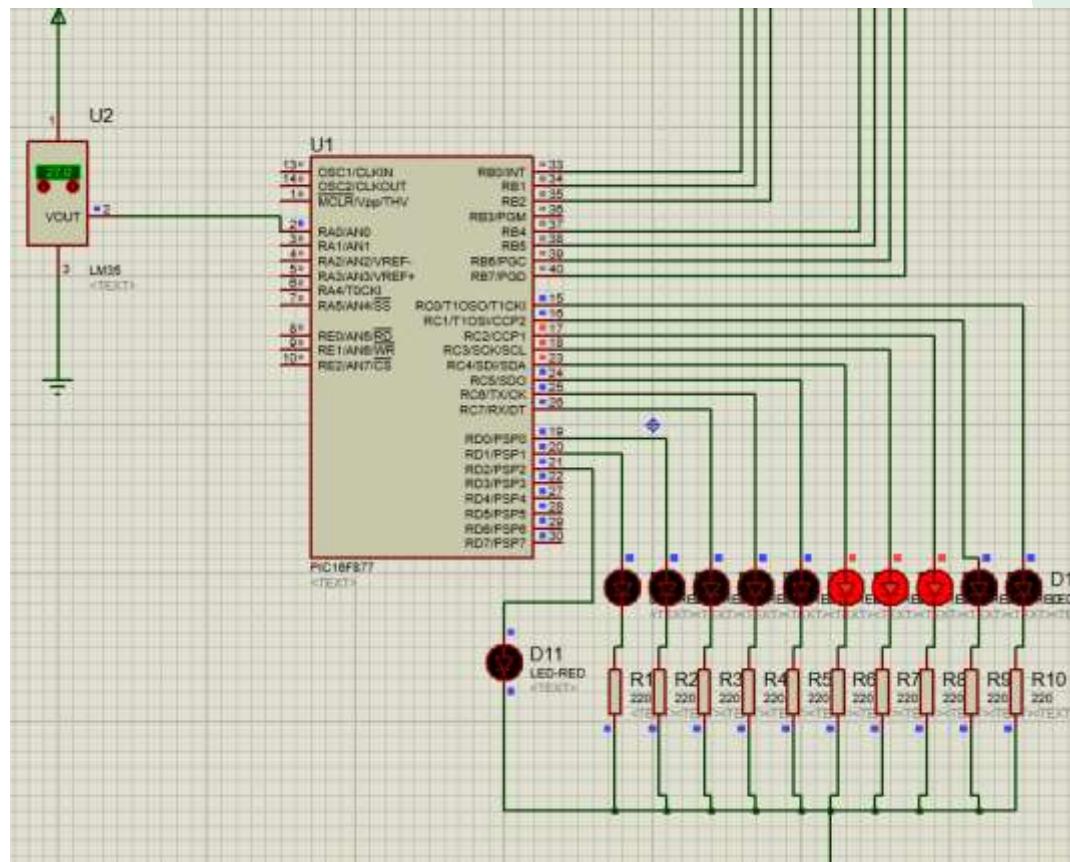
```
LOOP1
    MOVLW H'FF'
    MOVWF COUNTER_DL2
```

```
DECFSZ COUNTER_DL2, F
GOTO LOOP2
```

```
DECFSZ COUNTER_DL1, F
GOTO LOOP1
```

```
RETURN
```

```
END
```



BIT-ORIENTED

BIT-ORIENTED FILE REGISTER OPERATIONS

BCF	f, b	Bit Clear f	1	01	00bb	bfff	ffff		1,2
BSF	f, b	Bit Set f	1	01	01bb	bfff	ffff		1,2
BTFSC	f, b	Bit Test f, Skip if Clear	1 (2)	01	10bb	bfff	ffff		3
BTFSS	f, b	Bit Test f, Skip if Set	1 (2)	01	11bb	bfff	ffff		3

File Address	File Address	File Address	File Address
Indirect addr.(*)	00h	Indirect addr.(*)	80h
TMR0	01h	OPTION_REG	81h
PCL	02h	PCL	82h
STATUS	03h	STATUS	83h
FSR	04h	FSR	84h
PORTA	05h	TRISA	85h
PORTB	06h	TRISB	86h
PORTC	07h	TRISC	87h
PORTD ⁽¹⁾	08h	TRISD ⁽¹⁾	88h
PORTE ⁽¹⁾	09h	TRISE ⁽¹⁾	89h
PCLATH	0Ah	PCLATH	8Ah
INTCON	0Bh	INTCON	8Bh
PIR1	0Ch	PIE1	8Ch
PIR2	0Dh	PIE2	8Dh
TMR1L	0Eh	PCON	8Eh
TMR1H	0Fh		8Fh
T1CON	10h		90h
TMR2	11h	SSPCON2	91h
T2CON	12h	PR2	92h
SSPBUF	13h	SSPADD	93h
SSPCON	14h	SSPSTAT	94h
CCPR1L	15h		95h
CCPR1H	16h		96h
CCP1CON	17h		97h
RCSTA	18h	TXSTA	98h
TXREG	19h	SPBRG	99h
RCREG	1Ah		9Ah
CCPR2L	1Bh		9Bh
CCPR2H	1Ch	CMCON	9Ch
CCP2CON	1Dh	CVRCON	9Dh
ADRESH	1Eh	ADRESL	9Eh
ADC0N0	1Fh	ADC0N1	9Fh
	20h		A0h
		General	General
		General	General
		General	General

BANKSEL INTCON
BCF INTCON₂

TXREG	19h	SPBRG	99h
RCREG	1Ah		9Ah
CCPR2L	1Bh		9Bh
CCPR2H	1Ch	CMCON	9Ch
CCP2CON	1Dh	CVRCON	9Dh
ADRESH	1Eh	ADRESL	9Eh
ADCON0	1Fh	ADCON1	9Fh
General Purpose Register 96 Bytes	20h	General Purpose Register 80 Bytes	A0h
Bank 0	7Fh	accesses 70h-7Fh	EFh
			F0h
Bank 1	FFh		FFh

ADC_READ
 BANKSEL ADCON0
 BSF ADCON0,2; if , f clear all.

CALL DL
 WAIT
 BTFSC ADCON0,2;// neu bit 1 thi
 COTC WAIT

BANKSEL ADRESH
 RRF ADRESH
 MOVF ADRESH,0;// ADDRESS REG LOI
 BANKSEL PORTD
 MOVWF PORTD
 RRF ADRESH

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	—	ADON
bit 7							bit 0
bit 7-6 ADCS1:ADCS0: A/D Conversion Clock Select bits (ADCON0 bits in bold)							

ADCON1 <ADCS2>	ADCON0 <ADCS1:ADCS0>	Clock Conversion
0	00	Fosc/2
0	01	Fosc/8
0	10	Fosc/32
0	11	Frc (clock derived from the internal A/D RC oscillator)
1	00	Fosc/4
1	01	Fosc/16
1	10	Fosc/64
1	11	Frc (clock derived from the internal A/D RC oscillator)

bit 5-3 CHS2:CHS0: Analog Channel Select bits

- 000 = Channel 0 (AN0)
- 001 = Channel 1 (AN1)
- 010 = Channel 2 (AN2)
- 011 = Channel 3 (AN3)
- 100 = Channel 4 (AN4)
- 101 = Channel 5 (AN5)
- 110 = Channel 6 (AN6)
- 111 = Channel 7 (AN7)

Note: The PIC16F873A/876A devices only implement A/D channels 0 through 4; the unimplemented selections are reserved. Do not select any unimplemented channels with these devices.

bit 2 GO/DONE: A/D Conversion Status bit

When ADON = 1:

1 = A/D conversion in progress (setting this bit starts the A/D conversion which is automatically cleared by hardware when the A/D conversion is complete)

0 = A/D conversion not in progress

bit 1 Unimplemented: Read as '0'

bit 0 ADON: A/D On bit

1 = A/D converter module is powered up

0 = A/D converter module is shut-off and consumes no operating current

Control

```
0029 30FF    MOVLW 0xff
002A 00A9    MOVWF COUNTER_DL1
```

```
002B 30FF    MOVLW 0xff
002C 00B0    MOVWF COUNTER_DL2
```

```
002D 0B80    DECFSZ COUNTER_DL2, F
```

```
002E 282D    GOTC 0x2d
```

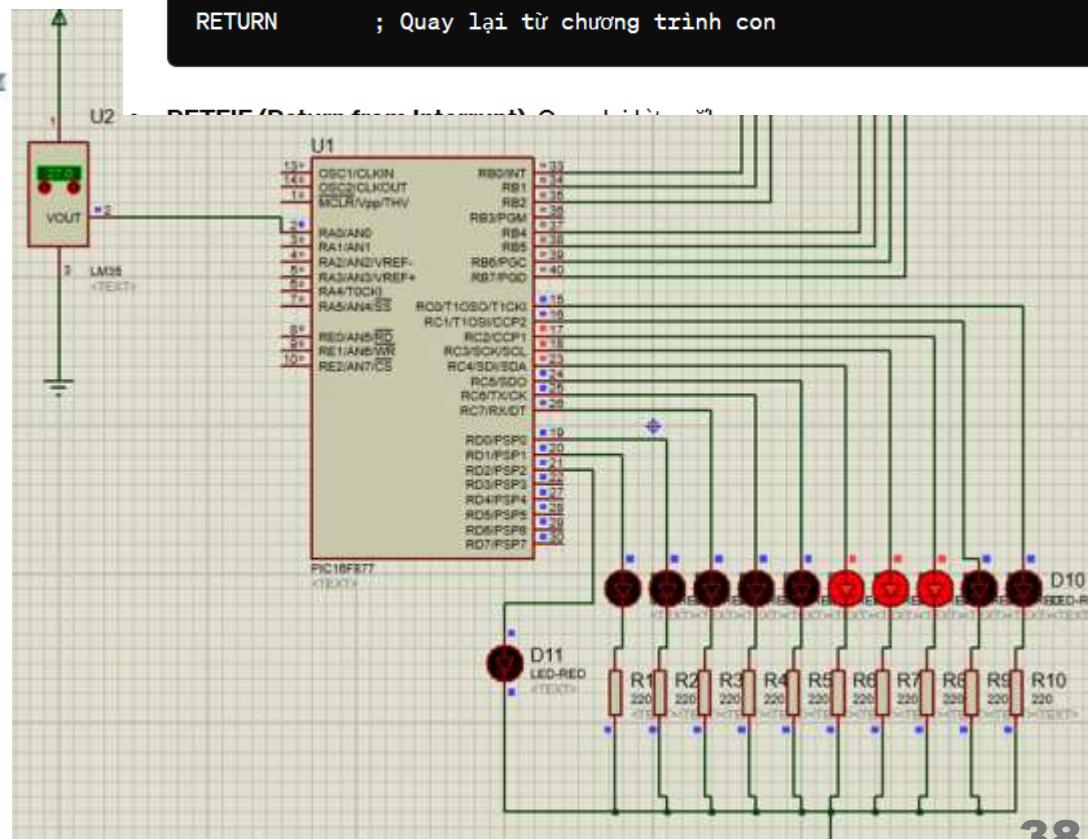
```
002F 0BA9    DECFSZ COUNTER_DL1, F
```

```
0030 282B    GOTC 0xb
```

```
0031 0008    RETURN
```

```
2007 0008    RETURN
```

```
63:          DL; // TAO TRE DE XONG R LM
64:          MOVLW H'FF'
65:          MOVWF COUNTER_DL1
66:
67:
68:
69:          LOOP1
70:
71:          MOVLW H'FF'
72:          MOVWF COUNTER_DL2
73:
74:          LOOP2
75:
76:          DECFSZ COUNTER_DL2, F
77:          GOTO LOOP2
78:
79:          DECFSZ COUNTER_DL1, F
80:          GOTO LOOP1
81:
82:          RETURN
83:          END
```



- **GOTO:** Nhảy đến một địa chỉ cụ thể trong chương trình.

assembly

GOTO address ; Nhảy đến địa chỉ 'address'

- **CALL:** Gọi một chương trình con tại địa chỉ cụ thể.

assembly

CALL address ; Gọi chương trình con tại địa chỉ 'address'

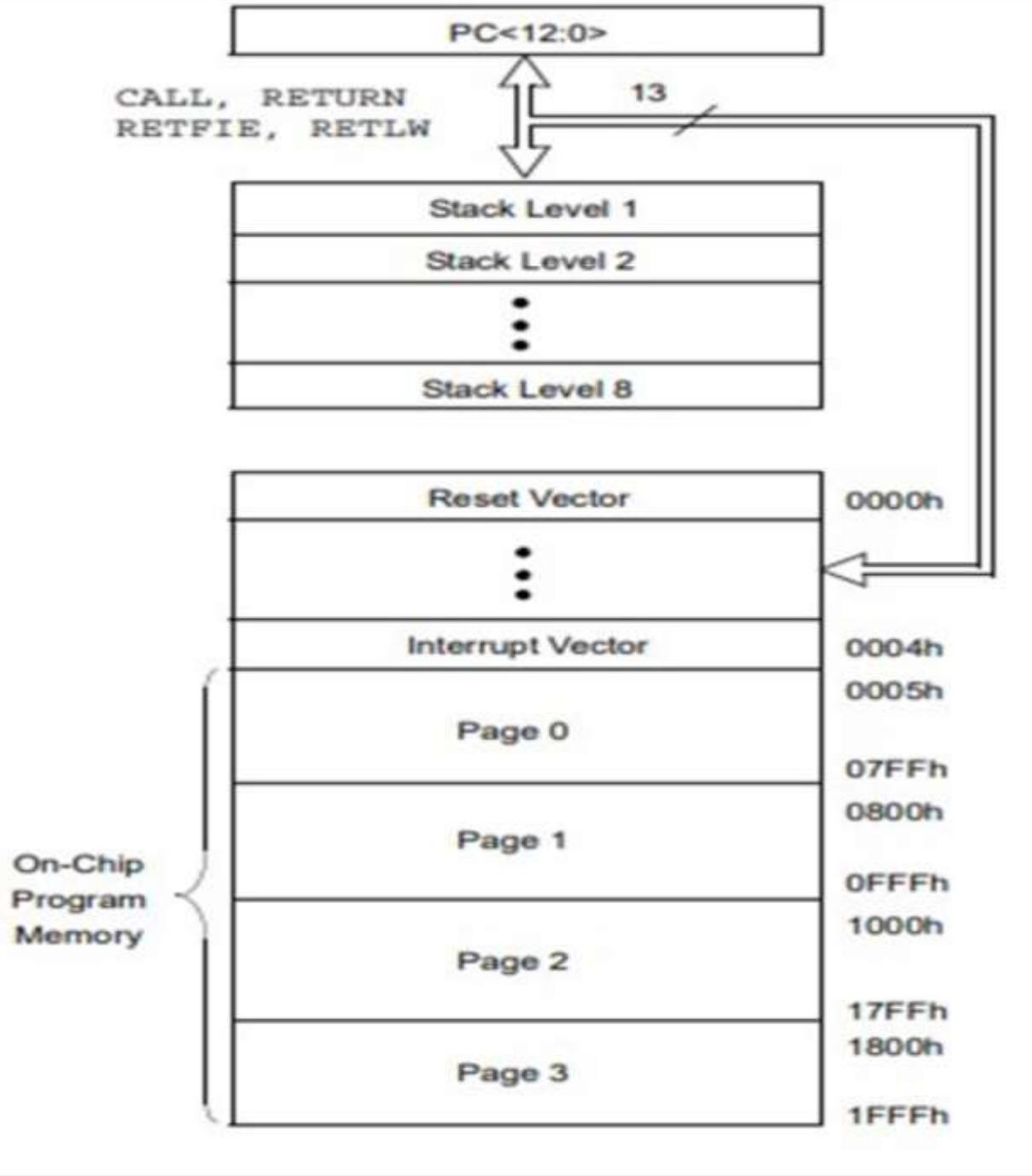
- **RETURN:** Quay lại từ chương trình con.

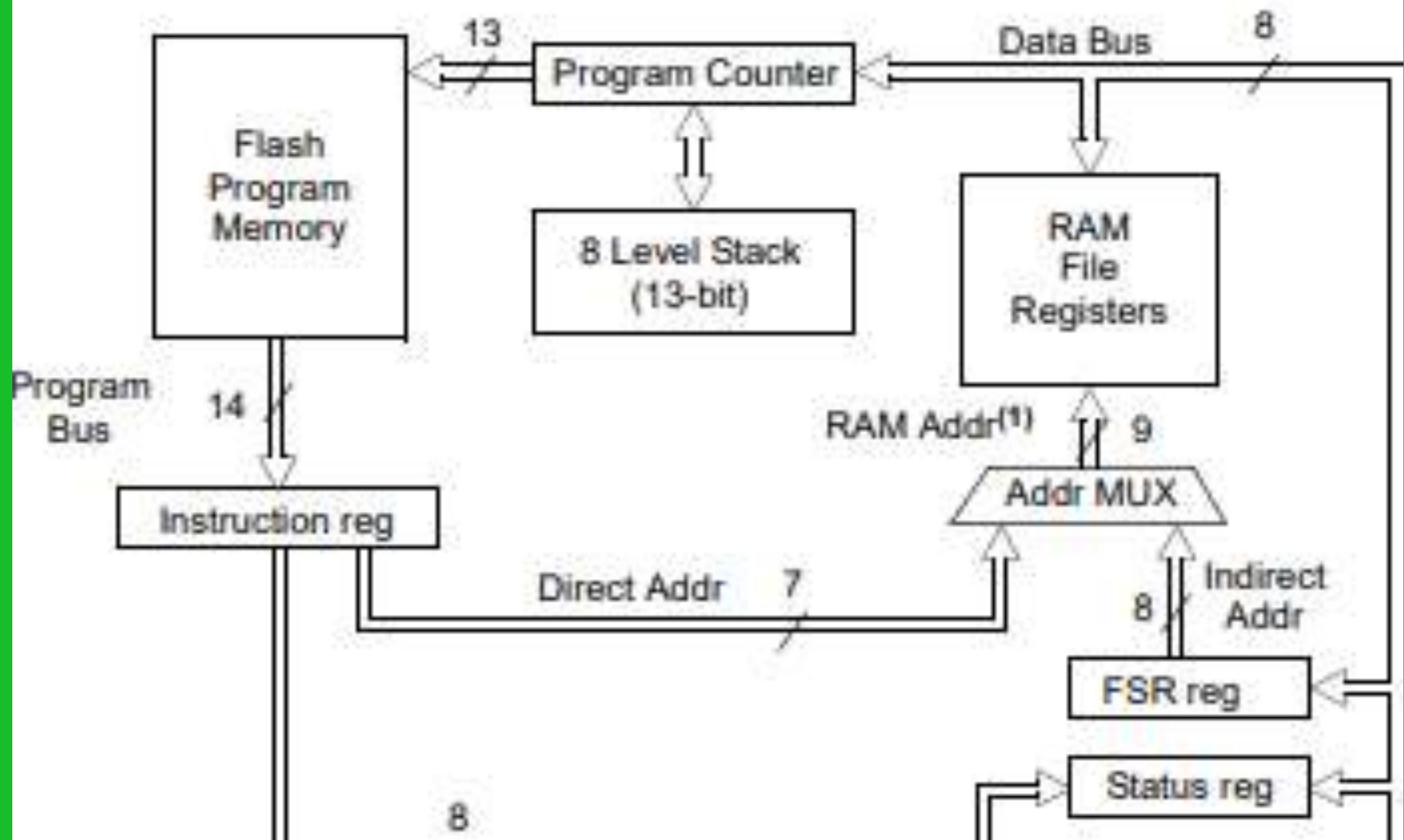
assembly

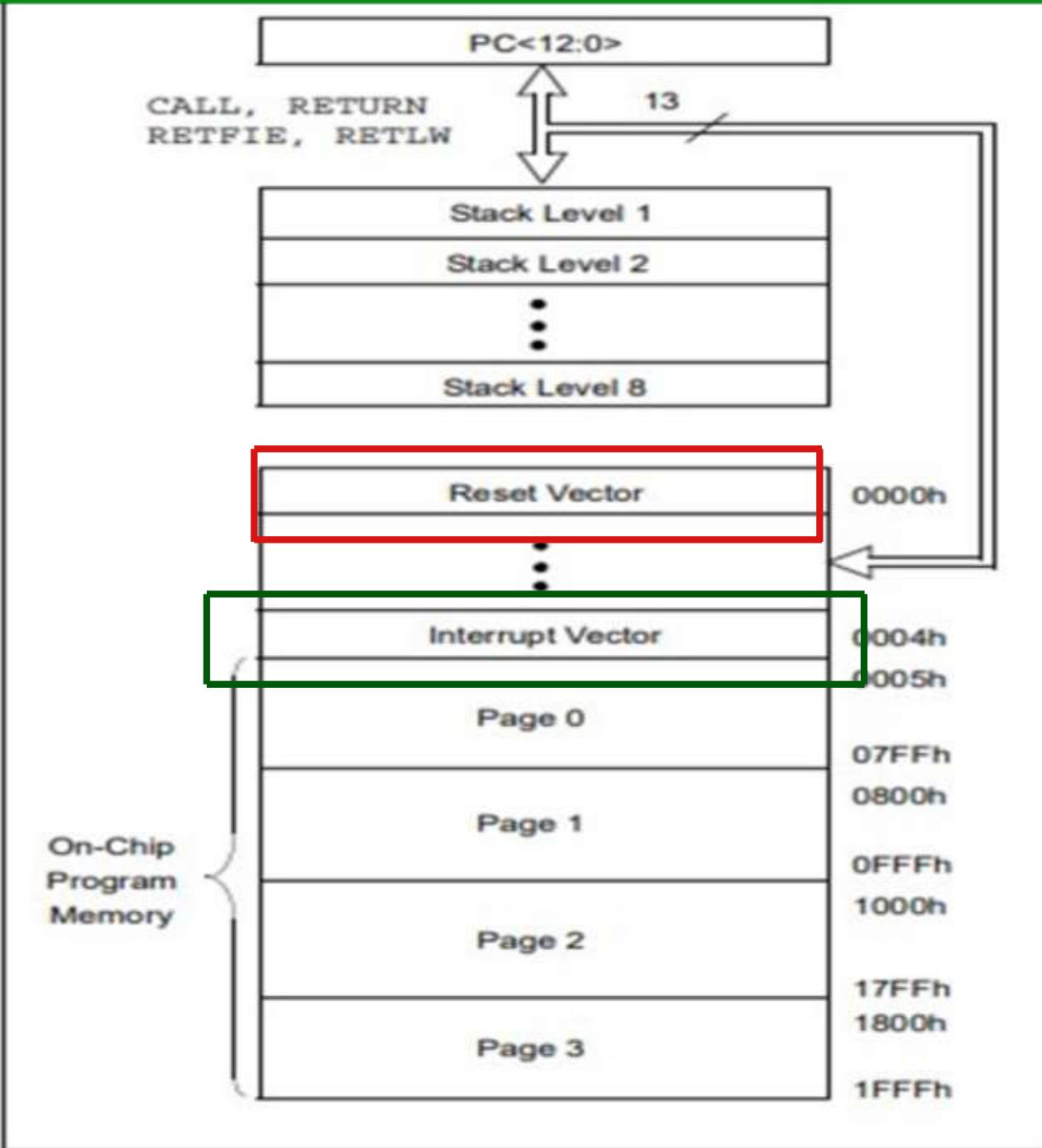
RETURN ; Quay lại từ chương trình con

PROGRAM MEMORY ORGANIZATION

PIC16F877A PROGRAM MEMORY MAP AND STACK







-Khi PIC bị reset thì thì thanhghi PCcógiá trị là 0000H và PICbắt đầu thực hiện chương trình tại 0000H

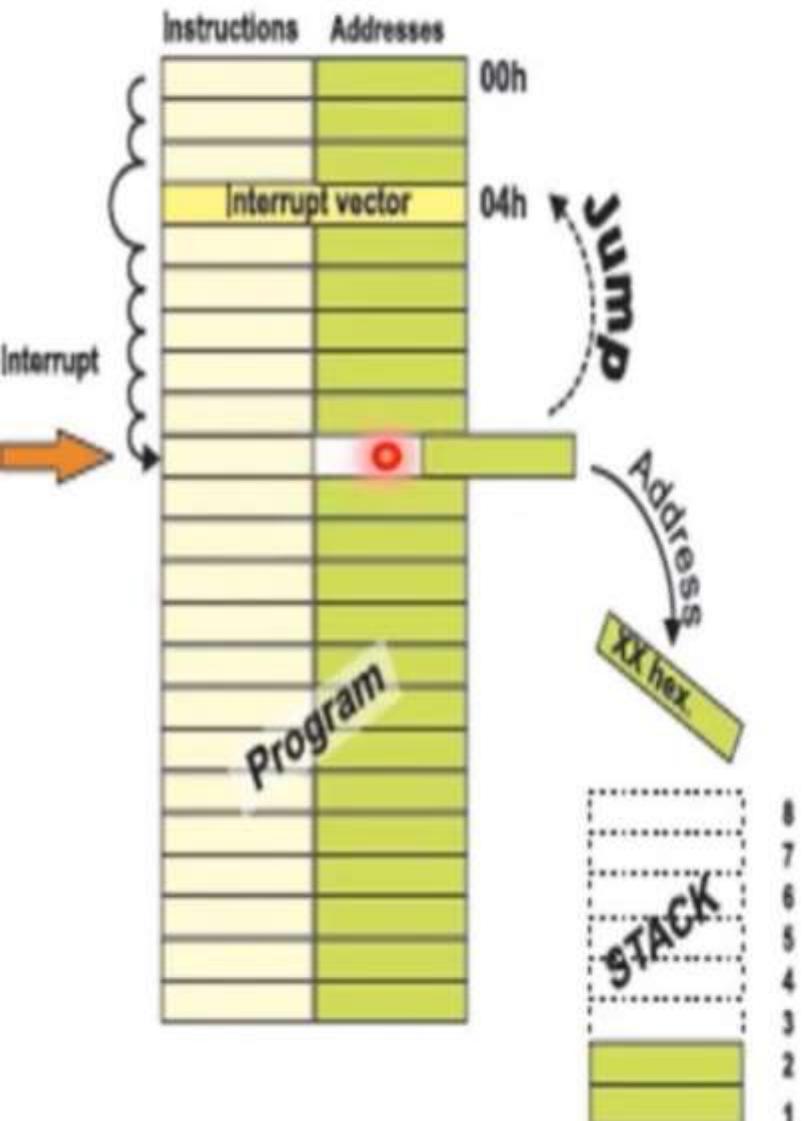
-Khi có bất kì ngắt nào tác động thì PIC sẽ thực hiện chương trình phục vụ ngắt tại địa chỉ 0004H

BỘ NHỚ NGĂN XÉP

Ở vi điều khiển PIC này thì nhà thiết kế tách bộ nhớ ngăn xếp độc lập với bộ nhớ dữ liệu.

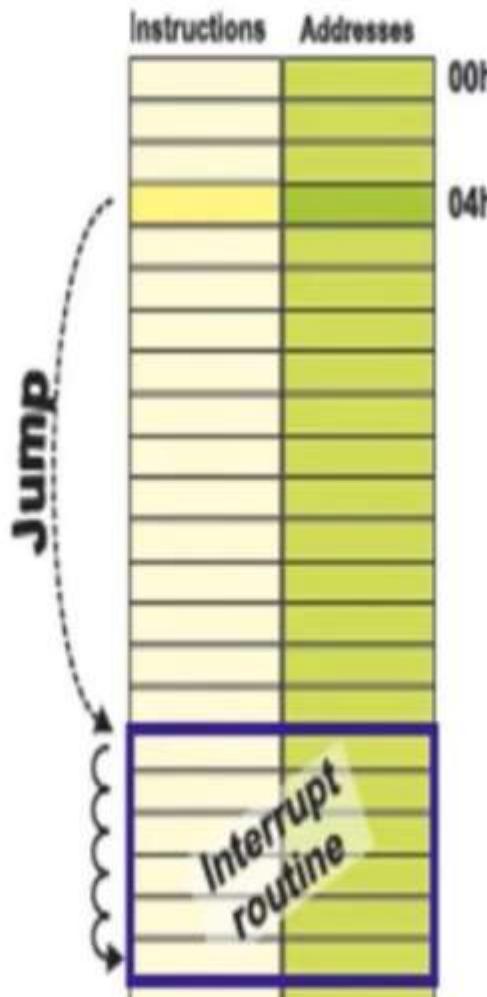
Chỉ dùng lưu địa chỉ trả về khi thực hiện lệnh gọi chương trình con và khi thực hiện ngắt

1



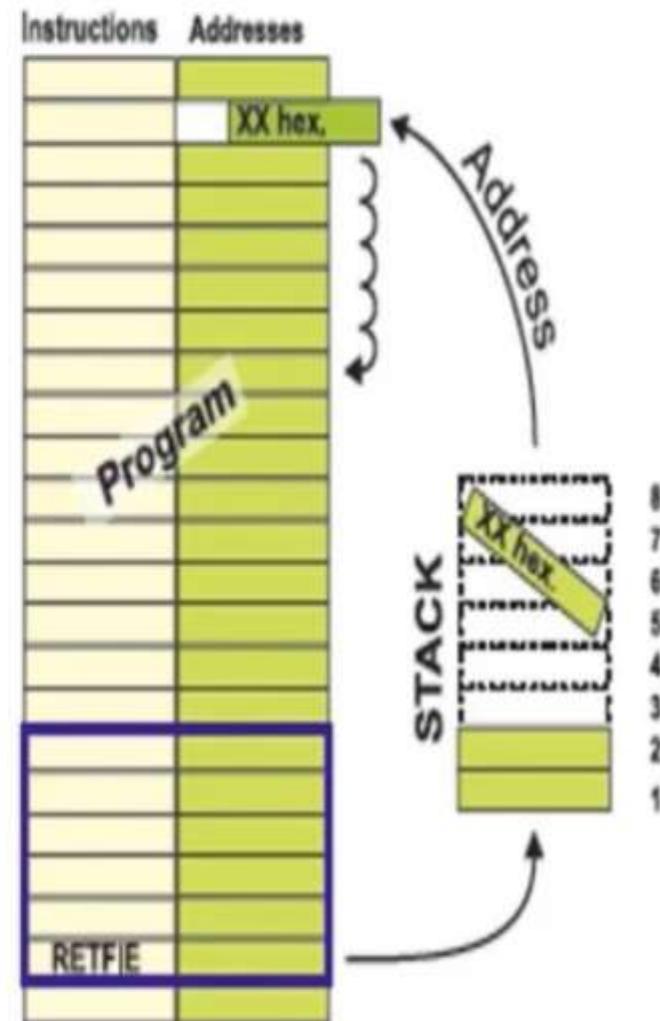
Generation of interrupt

2



Interrupt execution

3



Return to the main program

DATA MEMORY

DATA MEMORY

→ Data memory capacity is 512bytes

→ Divided in 4 bank

→ Each bank has 128 byte

→ SFG(Special function register)

FSR	04h	FSR	84h	FSR	104h	FSR	184h
PORTA	05h	TRISA	85h	PORTB	105h	TRISB	185h
PORTB	06h	TRISB	86h		106h		186h
PORTC	07h	TRISC	87h		107h		187h
PORTD ⁽¹⁾	08h	TRISD ⁽¹⁾	88h		108h		188h
PORTE ⁽¹⁾	09h	TRISE ⁽¹⁾	89h		109h		189h
PCLATH	0Ah	PCLATH	8Ah	PCLATH	10Ah	PCLATH	18Ah
INTCON	0Bh	INTCON	8Bh	INTCON	10Bh	INTCON	18Bh
PIR1	0Ch	PIE1	8Ch	EEDATA	10Ch	EECON1	18Ch
PIR2	0Dh	PIE2	8Dh	EEADR	10Dh	EECON2	18Dh
TMR1L	0Eh	PCON	8Eh	EEDATH	10Eh	Reserved ⁽²⁾	18Eh
TMR1H	0Fh		8Fh	EEADRH	10Fh	Reserved ⁽²⁾	18Fh
T1CON	10h		90h		110h		190h
TMR2	11h	SSPCON2	91h		111h		191h
T2CON	12h	PR2	92h		112h		192h
SSPBUF	13h	SSPADD	93h		113h		193h
SSPCON	14h	SSPSTAT	94h		114h		194h
CCPR1L	15h		95h		115h		195h
CCPR1H	16h		96h		116h		196h
CCP1CON	17h		97h	General Purpose Register 16 Bytes	117h	General Purpose Register 16 Bytes	197h
RCSTA	18h	TXSTA	98h		118h		198h
TXREG	19h	SPBRG	99h		119h		199h
RCREG	1Ah		9Ah		11Ah		19Ah
CCPR2L	1Bh		9Bh		11Bh		19Bh
CCPR2H	1Ch	CMCON	9Ch		11Ch		19Ch
CCP2CON	1Dh	CVRCON	9Dh		11Dh		19Dh
ADRESH	1Eh	ADRESL	9Eh		11Eh		19Eh
ADCONO	1Fh	ADCON1	9Fh		11Fh		19Fh
	20h		A0h		120h		1A0h
Bank 0		Bank 1		Bank 2		Bank 3	
General Purpose Register 96 Bytes		General Purpose Register 80 Bytes		General Purpose Register 80 Bytes		General Purpose Register 80 Bytes	
accesses 70h-7Fh		accesses 70h-7Fh		accesses 70h-7Fh		accesses 70h - 7Fh	
EFh		F0h		FFh		1FFh	
16Fh		170h		17Fh		1FFh	

Thanh ghi INTCON

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-x
GIE	PEIE	TMROIE	INTE	RBIE	TMROIF	INTF	RBIF
bit 7				bit 0			

- Bit 7 **GIE**: bit cho phép ngắt toàn cục
 - 1= cho phép tắt cả các nguồn ngắt.
 - 0= không cho phép tắt cả các nguồn ngắt.
- BIT 6 **PEIE**: bit cho phép ngắt ngoại vi
 - 1= cho phép ngắt.
 - 0= không cho phép ngắt.
- BIT 5 **TMROIE**: bit cho phép ngắt TMRO
 - 1= cho phép ngắt.
 - 0 = không cho phép ngắt.
- BIT 4 **INTE**: bit cho phép ngắt ngoài đ chân RBO/INT
 - 1= cho phép ngắt.
 - 0= không cho phép ngắt.
- BIT 3 **RBIE**: bit cho phép ngắt thay đổi PORTB
 - 1= cho phép ngắt khi PORTB thay đổi
 - 0=không cho phép ngắt khi PORTB thay đổi

- Bit2 TMROIF**: cờ tràn TMRO
1= thanh ghi TMR0 tràn (xóa bằng phần mềm). 0= thanh ghi TMR0 không tràn hay chưa tràn.
- Bit 1 INTF**: cờ báo ngắt ngoài RBO/INT.
1= ngắt ngoài ở chân RB0/INT đã xảy ra .
0= ngắt ngoài ở chân RB0/INT không xảy ra
- Bit 0 RBIF**: cờ báo khi PORTB có thay đổi
1= có ít nhất các chân RB7:RB4 thay đổi trạng thái.
0= các chân RB7:RB4 không có sự thay đổi trạng thái.

DATA EEPROM

Dữ liệu EEPROM có thể đọc và ghi trong suốt quá trình hoạt động bình thường. Bộ nhớ này không được thiết lập trực tiếp trong không gian file thanh ghi. Chúng được định địa chỉ gián tiếp thông qua các thanh ghi đặc biệt. Có 6 thanh ghi FSR được sử dụng để đọc và ghi bộ nhớ này:

- EECON1
- EECON2
- EEDATA
- EEDATH
- EEADR
- EEADRH

a.Thanh ghi EADR và EEADRH

Cặp thanh ghi EEADRH:EEADR có thể định địa chỉ tối đa 256 byte của bộ nhớ dữ liệu EEPROM hoặc tối đa 8k word của bộ nhớ chương trình EEPROM.

Khi truy xuất bộ nhớ dữ liệu thì chỉ dùng thanh ghi EADR để lưu byte địa chỉ thấp.

Khi truy xuất bộ nhớ chương trình thì dùng thanh ghi EEADR để lưu byte địa chỉ thấp và thanh ghi EEADRH lưu địa chỉ byte cao.

Thanh ghi EECON1

R/W-x	U-0	U-0	U-0	R/W-x	R/W-0	R/S-0	R/S-0
EEPGD	—	—	—	WRERR	WREN	WR	RD
bit 7							bit 0

Bit 7 EEPGD: Program/Data EEPROM Select

1 = Truy cập bộ nhớ chương trình 0

=Truy cập bộ nhớ dữ liệu

Bit 6-4: Chưa sử dụng đọc là '0'.

Bit 3 WRERR: Bit cờ lỗi EEPROM

1 = Việc ghi dữ liệu được thực hiện xong sớm. 0

=việc ghi dữ liệu chưa được hoàn thành

Bit 2 WREN: bit cho phép ghi EEPROM

1 = Cho phép ghi. 0

=Không cho ghi.

Bit 1 WR: Bit điều khiển ghi

1=Bắt đầu chu kì ghi

0=quá trình ghi vào EEPROM đã được hoàn thành.

Bit 0 RD:bit điều khiển đọc

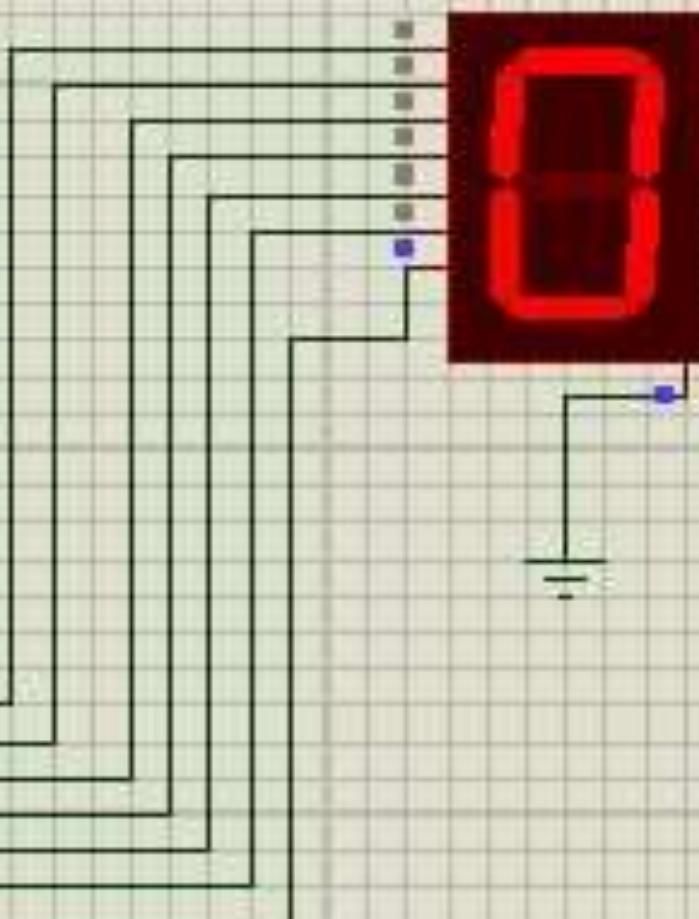
1=bắt đầu chu kì đọc EEPROM .

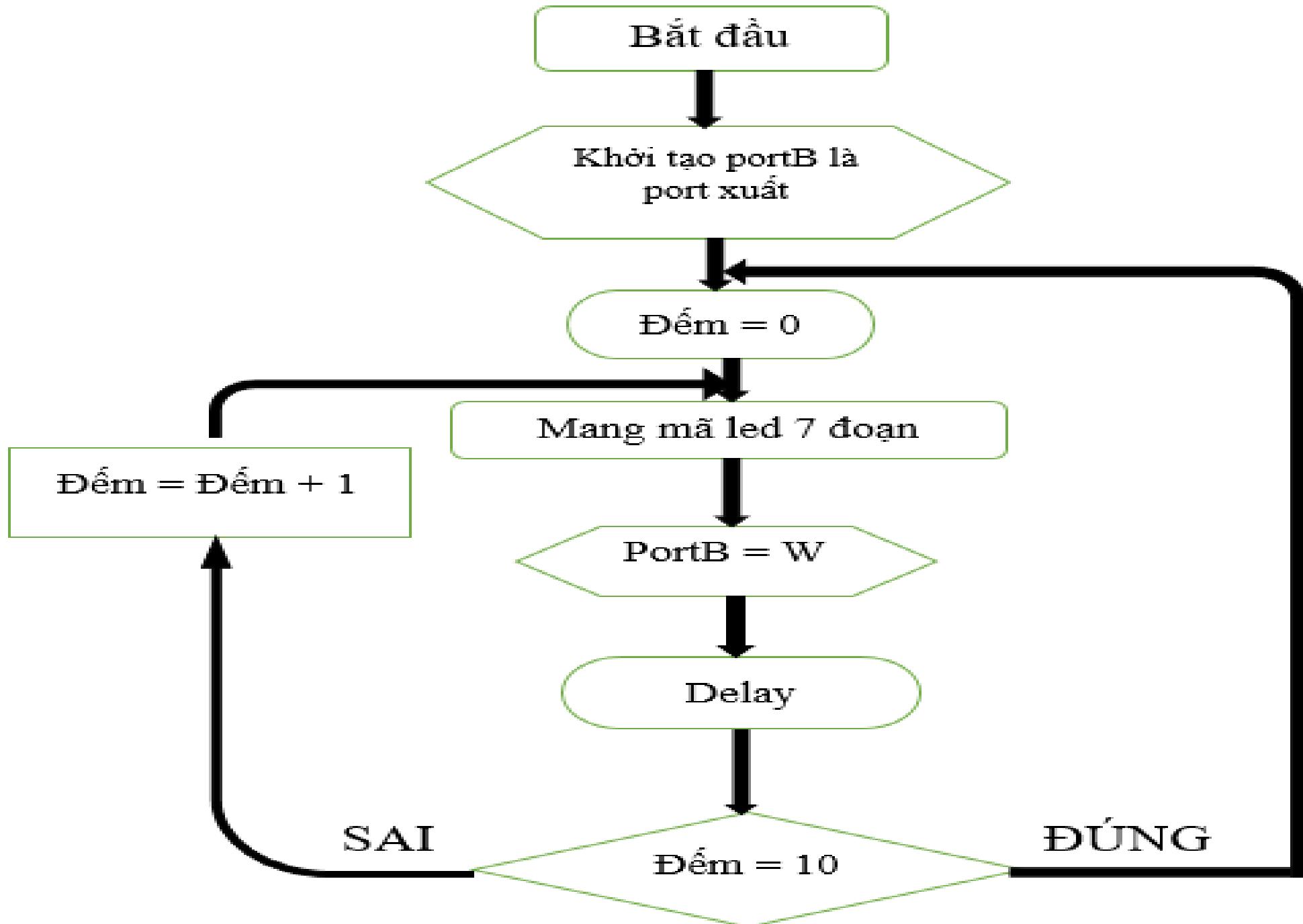
0=Không khởi động chu kì đọc EEPROM.

U1

16#	RA7/OSC1/CLKIN	RA0/AN0	# 17
15#	RA8/OSC2/CLKOUT	RA1/AN1	# 18
4#	RAS/MCLR	RA2/AN2/CVREF	# 1
		RA3/AN3/C1OUT	# 2
		RA4/TICK/C2OUT	# 3
		RB0/INT1/CCP1	# 6
		RB1/SDA	# 7
		RB2/SCL/RxD/T	# 8
		RB3/CCP1	# 9
		RB4/SCK/SCL	# 10
		RB5/SS/TX/DCK	# 11
		RB6/T1OSO/T1OK	# 12
		RB7/T1OSI	# 13

FIG16F67





```

PROCESSOR PIC16F87
#INCLUDE <P16F87.INC>

DEM EQU 0X20 ; "dem" luu tru gia tri dem
COUNT EQU 0X21 ; tao do tre
COUNT1 EQU 0X22 ; tao do tre
ORG 0X00 ; xac dinh vi tri ban dau
GOTC MAIN

MAIN
    BANKSEL TRISB ; chon bo nho ngan hang ma thanh ghi trisb thuoc va xoa no de cau cau hinh cua port B la dau ra
    CLRF TRISB
    BANKSEL PORTB ; xoa DEM de khai tao dem =0
    CLRF DEM
    MOVLW 0xFF ; Khoi tao gia tri ban dau cua portB
    MOVWF PORTB
LOOP ; Vong lap
    MOVE DEM, W
    CALL MANG_MA ; lay gia tri cua dem va gui vao W
    MOVWF PORTB
    CALL DELAY
    INCF DEM, F ; Tang gia tri dem len 1
    ; Kiem tra DEM co bang 10 khong, neu co thi d?t DEM = 0
    MOVE DEM, W
    SUBLW D'10'
    BTFSS STATUS, Z
    GOTC LOOP_END
    CLRF DEM
LOOP_END
    GOTC LOOP

MANG_MA
    ADDWF PCL, F
    DT 0x3F, 0x06, 0x5B, 0x4F, 0x66, 0x6D, 0x7D, 0x07, 0x7F, 0x6F

DELAY
    MOVLW 0xFF
    MOVWF COUNT
DELAY_LOOP
    MOVLW 0xFF
    MOVWF COUNT1
DELAY_LOOP1
    DECFSZ COUNT1, F
    GOTC DELAY_LOOP1
    DECFSZ COUNT, F
    GOTC DELAY_LOOP
    RETURN

END

```

U1

13#	OSC1/CLKIN	RB0/INT	■ 33
14#	OSC2/CLKOUT	RB1	■ 34
1#	MCLR/Vpp/THV	RB2	■ 35
2#	RADIANO	RB3/PGM	■ 36
3#	RA1/ANH	RB4	■ 37
4#	RA2/AN2/VREF-	RB5	■ 38
5#	RA3/AN3/VREF+	RB6/PGC	■ 39
6#	RA4/TCK1	RB7/PGD	■ 40
7#	RA5/AN4/SS	RC0/T1OSC/T1CKI	■ 15
8#	REGA0NS/RD	RC1/T1OSC/CCP2	■ 16
9#	RE1/ANB/WR	RC2/CCP1	■ 17
10#	RE2/AN7/CS	RC3/SCK/SCL	■ 18
		RC4/SWDSDA	■ 23
		RC5/SDO	■ 24
		RC6/TX/RX	■ 25
		RC7/RX/DT	■ 26
		RD0/PSP0	■ 19
		RD1/PSP1	■ 20
		RD2/PSP2	■ 21
		RD3/PSP3	■ 22
		RD4/PSP4	■ 27
		RD5/PSP5	■ 28
		RD6/PSP6	■ 29
		RD7/PSP7	■ 30

LCD1
LM018L
<TEXT>



COMMUNICATION

Trao đổi dữ liệu giữa hai hệ thống được gọi là giao tiếp. Dữ liệu có thể là bất cứ thứ gì và dưới mọi hình thức - chúng có thể được viết/nói, dưới dạng phương tiện như âm thanh/video. Nhưng giao tiếp giữa hai bộ vi điều khiển có ý nghĩa gì? Nó đơn giản! Trao đổi dữ liệu (bit)! Có nhiều giao thức để giao tiếp nhưng tất cả chúng đều dựa trên giao tiếp nối tiếp hoặc giao tiếp song song



Key Features	PIC16F873A	PIC16F874A	PIC16F876A	PIC16F877A
Operating Frequency	DC – 20 MHz			
Resets (and Delays)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)
Flash Program Memory (14-bit words)	4K	4K	8K	8K
Data Memory (bytes)	192	192	368	368
EEPROM Data Memory (bytes)	128	128	256	256
Interrupts	14	15	14	15
I/O Ports	Ports A, B, C	Ports A, B, C, D, E	Ports A, B, C	Ports A, B, C, D, E
Timers	3	3	3	3
Capture/Compare/PWM modules	2	2	2	2
Serial Communications	MSSP, USART	MSSP, USART	MSSP, USART	MSSP, USART
Parallel Communications	—	PSP	—	PSP
10-bit Analog-to-Digital Module	5 input channels	8 input channels	5 input channels	8 input channels
Analog Comparators	2	2	2	2
Instruction Set	35 Instructions	35 Instructions	35 Instructions	35 Instructions
Packages	28-pin PDIP 28-pin SOIC 28-pin SSOP 28-pin QFN	40-pin PDIP 44-pin PLCC 44-pin TQFP 44-pin QFN	28-pin PDIP 28-pin SOIC 28-pin SSOP 28-pin QFN	40-pin PDIP 44-pin PLCC 44-pin TQFP 44-pin QFN

Key Features	PIC16F873A	PIC16F874A	PIC16F876A	PIC16F877A
Operating Frequency	DC – 20 MHz			
Resets (and Delays)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)	POR, BOR (PWRT, OST)
Flash Program Memory (14-bit words)	4K	4K	8K	8K
Data Memory (bytes)	192	192	368	368
EEPROM Data Memory (bytes)	128	128	256	256
Interrupts	14	15	14	15
I/O Ports	Ports A, B, C	Ports A, B, C, D, E	Ports A, B, C	Ports A, B, C, D, E
Timers	3	3	3	3
Capture/Compare/PWM modules	2	2	2	2
Serial Communications	MSSP, USART	MSSP, USART	MSSP, USART	MSSP, USART
Parallel Communications	—	PSP	—	PSP
10-bit Analog-to-Digital Module	5 input channels	8 input channels	5 input channels	8 input channels
Analog Comparators	2	2	2	2
Instruction Set	35 Instructions	35 Instructions	35 Instructions	35 Instructions
Packages	28-pin PDIP 28-pin SOIC 28-pin SSOP 28-pin QFN	40-pin PDIP 44-pin PLCC 44-pin TQFP 44-pin QFN	28-pin PDIP 28-pin SOIC 28-pin SSOP 28-pin QFN	40-pin PDIP 44-pin PLCC 44-pin TQFP 44-pin QFN

05

Serial Communications

*MSP (SPI)
*MÔ PHỎNG SPI



MSSP: MASTER SYNCHRONOUS SERIAL

01.

OVERVIEW

*MSSP là một giao diện nối tiếp, hữu ích cho việc giao tiếp với thiết bị ngoại vi khác hoặc vi điều khiển

*Hoạt động ở 2 chế độ :

- Serial Peripheral Interface (SPI)
- Inter-Integrated Circuit (I2C)

02.

Control Registers

MSSP có liên quan đến 3 thanh ghi:

- *Thanh ghi trạng thái (SSPSTAT)
- *Hai thanh ghi điều khiển (SSPCON1 và SSPCON2).

I2C: INTER-INTEGRATED CIRCUIT

01. OVERVIEW

*Giao tiếp I2C là quá trình truyền thông đồng bộ nối tiếp, hỗ trợ nhiều master (thiết bị chủ) và slave (thiết bị tớ) trên đường truyền.

*Master gửi địa chỉ ra mạng lưới 7 hoặc 10 bit trùng với địa chỉ của slave mà nó muốn giao tiếp.

*Chuẩn giao tiếp I2C sử dụng 2 dây để truyền dữ liệu giữa các thiết bị:

- Serial clock (SCL) – RC3/SCK/SCL
- Serial data (SDA) – RC4/SDI/SDA

02. Registers

*Mô-đun MSSP có 6 thanh ghi cho hoạt động của chế độ I2C. Đó là:

- MSSP Control Register (SSPCON)
- MSSP Control Register 2 (SSPCON2)
- MSSP Status Register (SSPSTAT)
 - Serial Receive/Transmit Buffer Register (SSPBUF)
- MSSP Shift Register (SSPSR) – Not directly accessible
- MSSP Address Register (SSPADD)

SPI: SERIAL PERIPHERAL INTERFACE

01. OVERVIEW

*Chế độ SPI cho phép 8 bit dữ liệu được đồng bộ truyền và nhận đồng thời

*Để thực hiện thông tin liên lạc, thường có ba chân được sử dụng:

- Dữ liệu ra nối tiếp (SDO) – RC5/SDO
- Dữ liệu nối tiếp vào (SDI) – RC4/SDI/SDA
- Đồng hồ nối tiếp (SCK) – RC3/SCK/SCL

*Ngoài ra, chân thứ tư có thể được sử dụng khi ở trạng thái Slave.

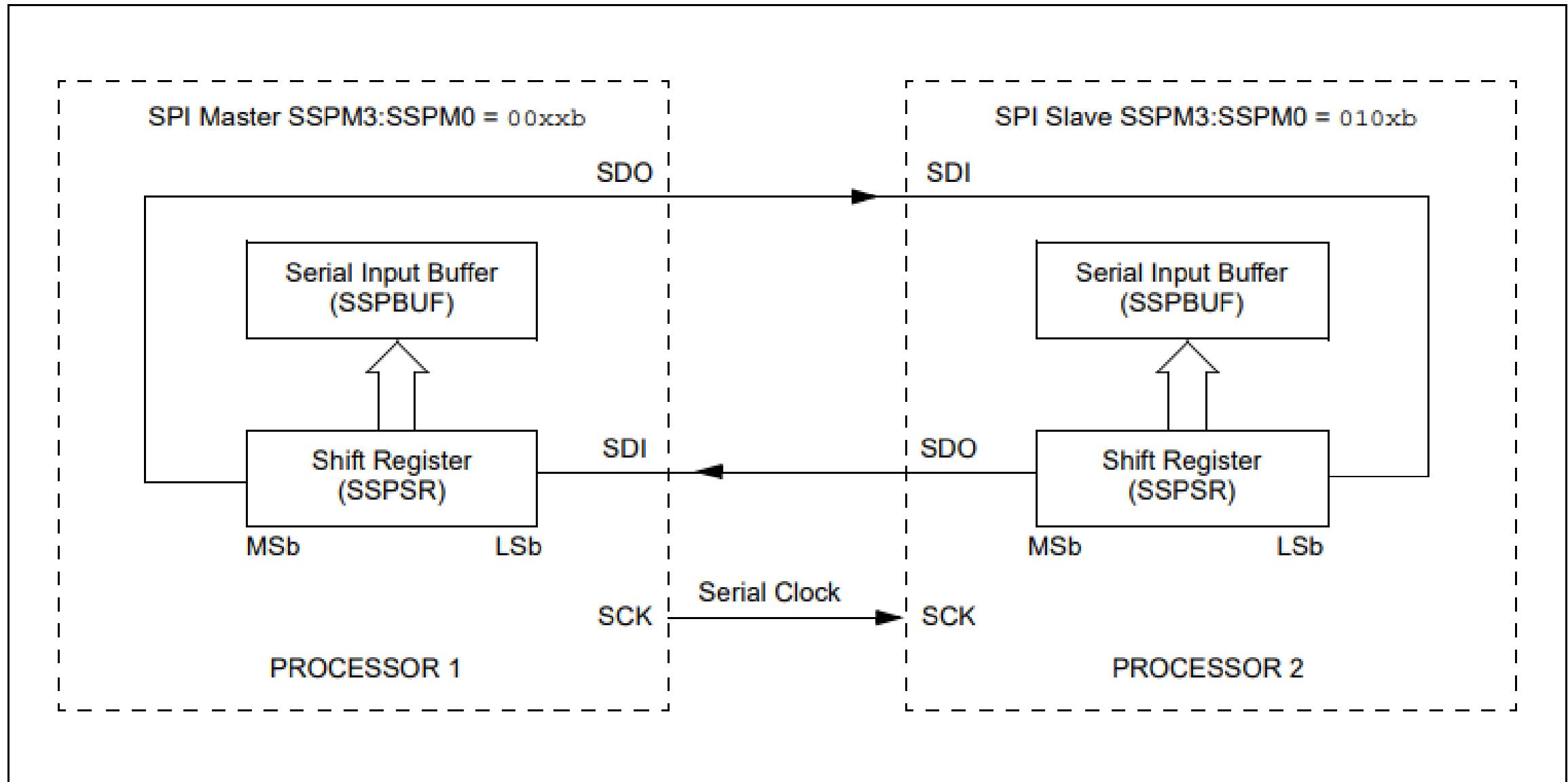
- Chọn phụ (SS) – RA5/AN4/SS/C2OUT

02. Registers

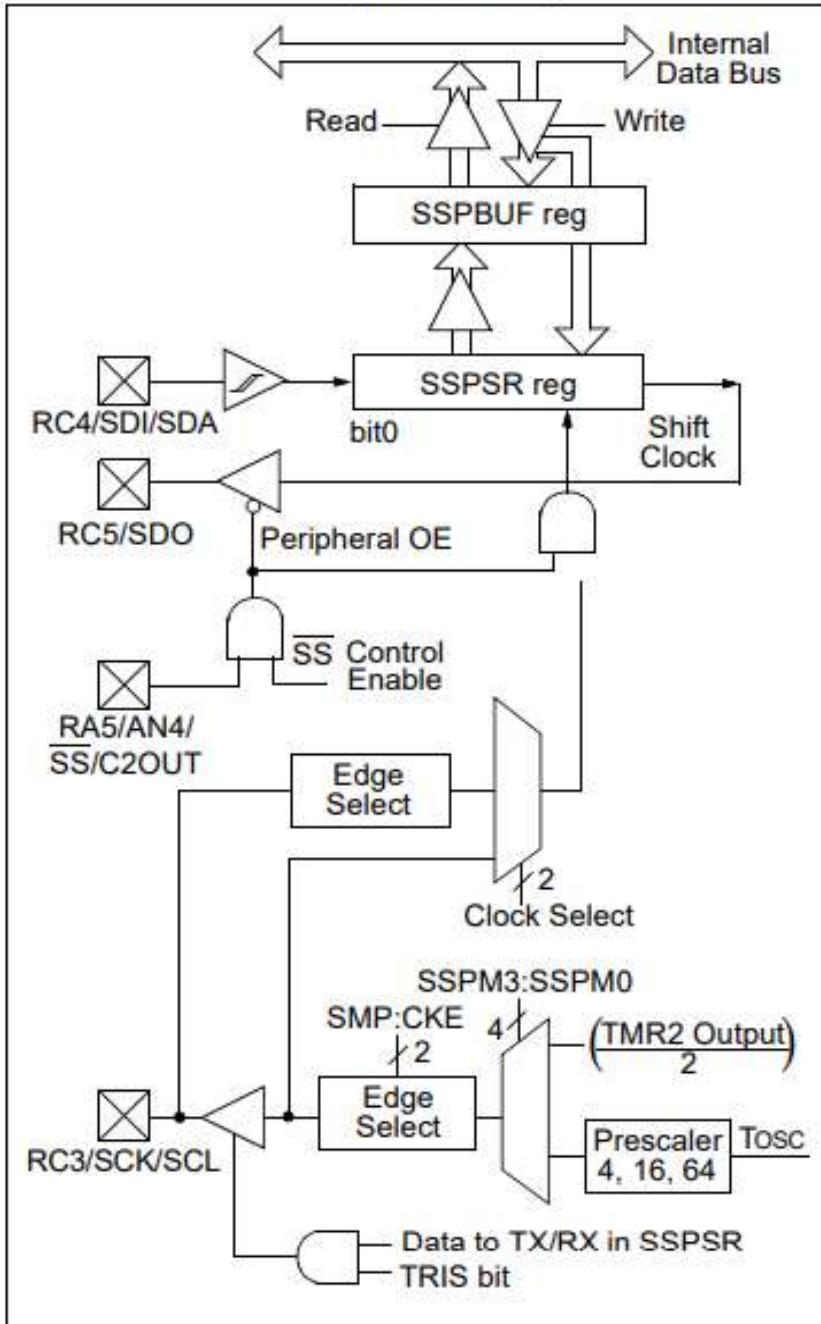
*Mô-đun MSSP có bốn thanh ghi cho hoạt động của chế độ SPI.
Đó là:

- MSSP Control Register (**SSPCON**)
- MSSP Status Register (**SSPSTAT**)
- Serial Receive/Transmit Buffer Register (**SSPBUF**)
- MSSP Shift Register (**SSPSR**) – Not directly accessible

FIGURE 9-2: SPI MASTER/SLAVE CONNECTION



**FIGURE 9-1: MSSP BLOCK DIAGRAM
(SPI MODE)**



REGISTER 9-1: SSPSTAT: MSSP STATUS REGISTER (SPI MODE) (ADDRESS 94h)

R/W-0	R/W-0	R-0	R-0	R-0	R-0	R-0	R-0
SMP	CKE	D/A	P	S	R/W	UA	BF
bit 7							bit 0

- bit 7 **SMP:** Sample bit
SPI Master mode:
 1 = Input data sampled at end of data output time
 0 = Input data sampled at middle of data output time
SPI Slave mode:
 SMP must be cleared when SPI is used in Slave mode.
- bit 6 **CKE:** SPI Clock Select bit
 1 = Transmit occurs on transition from active to Idle clock state
 0 = Transmit occurs on transition from Idle to active clock state
 Note: Polarity of clock state is set by the CKP bit (SSPCON1<4>).
- bit 5 **D/A:** Data/Address bit
 Used in I²C mode only.
- bit 4 **P:** Stop bit
 Used in I²C mode only. This bit is cleared when the MSSP module is disabled, SSPEN is cleared.
- bit 3 **S:** Start bit
 Used in I²C mode only.
- bit 2 **R/W:** Read/Write bit information
 Used in I²C mode only.
- bit 1 **UA:** Update Address bit
 Used in I²C mode only.
- bit 0 **BF:** Buffer Full Status bit (Receive mode only)
 1 = Receive complete, SSPBUF is full
 0 = Receive not complete, SSPBUF is empty

```

PROCESSOR PIC16F877A
#include<P16F877A.INC>
_CONFIG _HS_OSC & WDT_OFF & BODEN_OFF & PWRT_OFF & WRT_OFF & CPD_OFF & LVP_OFF

CBLOCK 0X20
COUNT

ENDC
ORG 0X00

BSF PORTA,0 ; khong truyen nhan du lieu
BSF STATUS,5 ; chon bank1
MOVlw 0xFF
MOVwf TRISD ; portd la p?t nhap du lieu

CLRF TRISE ; portb la port xuat du lieu
MOVlw 0X07
MOVwf ADCON1 ; porta xuat nhap /du lieu
BCF TRISC,5 ; rc5 CHAN PHAT DU LIEU
BCF TRISC,3 ; RC3 PHAT XUNG CLOCK
BSF TRISC,4 ; RC4 NHAP DU LIEU
CLRF TRISA ; RA0 LA CHAN XUAT

BSF SSPSTAT,7 ; LUA CHON DU LIEU DUOC LAY O CUOI XUNG CLOCK
BCF SSPSTAT,6 ; LUA CHON QUA TRINH TRUYEN DU LIEU DIEN RA KHI XUNG CLOCK CHUYEN TU THAP SANG CAO
BSF SSPSTAT,0 ; KO CO GIA TRI MOI DUOC DUA VAO SSPBUF

BCF STATUS,5 ; BANK0

BSF SSPCON,6 ; CHO PHEP CHUAN GIAO TIEP MSSP
BCF SSPCON,4 ; KHI CHUA TRUYEN NHAN THI XUNG CLOCK O MUC THAP
BCF SSPCON,3 ; LUA CHON MASTER, CLOCK= Fosc/64
BCF SSPCON,2
BSF SSPCON,1
BCF SSPCON,0

```

```

CLRF PORTB

BCF PORTA,0 ; chon slave
LOOP
MOVE PORTD,0
MOVWF SSPBUF ; CHUYEN DU LIEU VAO

BSF STATUS,5 ; CHON BANK 1
BTFS SSPSTAT,0 ; KIEM TRA CO BAO SSPBUF
GOTC $-1
BCF STATUS,5 ; BANK0

MOVE SSPBUF,0
MOVWF PORTB
GOTC LOOP

END

```

REGISTER 9-2: SSPCON1: MSSP CONTROL REGISTER 1 (SPI MODE) (ADDRESS 14h)

| R/W-0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| WCOL | SSPOV | SSPEN | CKP | SSPM3 | SSPM2 | SSPM1 | SSPM0 |
| bit 7 | | | | bit 0 | | | |

bit 7 **WCOL:** Write Collision Detect bit (Transmit mode only)

- 1 = The SSPBUF register is written while it is still transmitting the previous word. (Must be cleared in software.)
- 0 = No collision

bit 6 **SSPOV:** Receive Overflow Indicator bit

SPI Slave mode:

- 1 = A new byte is received while the SSPBUF register is still holding the previous data. In case of overflow, the data in SSPSR is lost. Overflow can only occur in Slave mode. The user must read the SSPBUF, even if only transmitting data, to avoid setting overflow. (Must be cleared in software.)
- 0 = No overflow

Note: In Master mode, the overflow bit is not set, since each new reception (and transmission) is initiated by writing to the SSPBUF register.

bit 5 **SSPEN:** Synchronous Serial Port Enable bit

- 1 = Enables serial port and configures SCK, SDO, SDI, and SS as serial port pins
- 0 = Disables serial port and configures these pins as I/O port pins

Note: When enabled, these pins must be properly configured as input or output.

bit 4 **CKP:** Clock Polarity Select bit

- 1 = Idle state for clock is a high level
- 0 = Idle state for clock is a low level

bit 3-0 **SSPM3:SSPM0:** Synchronous Serial Port Mode Select bits

- 0101 = SPI Slave mode, clock = SCK pin. SS pin control disabled. SS can be used as I/O pin.
- 0100 = SPI Slave mode, clock = SCK pin. SS pin control enabled.
- 0011 = SPI Master mode, clock = TMR2 output/2
- 0010 = SPI Master mode, clock = Fosc/64
- 0001 = SPI Master mode, clock = Fosc/16
- 0000 = SPI Master mode, clock = Fosc/4

Note: Bit combinations not specifically listed here are either reserved or implemented in I²C mode only.

```

PROCESSOR PIC16F877A
#include<P16F877A.INC>
_CONFIG _HS_OSC & WDT_OFF & BODEN_OFF & PWRT_OFF & WRT_OFF & CPD_OFF & LVP_OFF

CBLOCK 0X20
COUNT

ENDC
ORG 0X00

BSF PORTA,0 ; khong truyen nhan du lieu
BSF STATUS,5 ; chon bank1
MOVlw 0xFF
MOVWF TRISD ; portd la p?t nhap du lieu

CLRF TRISE ; portb la port xuat du lieu
MOVlw 0X07
MOVWF ADCON1 ; porta xuat nhap /du lieu
BCF TRISC,5 ; rc5 CHAN PHAT DU LIEU
BCF TRISC,3 ; RC3 PHAT XUNG CLOCK
BCF TRISC,4 ; RC4 NHAP DU LIEU
CLRF TRISA ; RA0 LA CHAN XUAT

BSF SSPSTAT,7 ; LUA CHON DU LIEU DUOC LAY O CUOI XUNG CLOCK
BCF SSPSTAT,6 ; LUA CHON QUA TRINH TRUYEN DU LIEU DIEN RA KHI XUNG CLOCK CHUYEN TU THAP SANG CAO
BSF SSPSTAT,0 ; KO CO GIA TRI MOI DUOC DUA VAO SSPBUF

BCF STATUS,5 ; BANK0

BSF SSPCON,6 ; CHO PHEP CHUAN GIAO TIEP MSSP
BCF SSPCON,4 ; KHI CHUA TRUYEN NHAN THI XUNG CLOCK O MUC THAP
BCF SSPCON,3 ; LUA CHON MASTER, CLOCK= Fosc/64
BCF SSPCON,2
BSF SSPCON,1
BCF SSPCON,0

```

```

CLRF PORTB

BCF PORTA,0 ; chon slave
LOOP
MOVE PORTD,0
MOVWF SSPBUF ; CHUYEN DU LIEU VAO

BSF STATUS,5 ; CHON BANK 1
BTFS SSPSTAT,0 ; KIEM TRA CO BAO SSPBUF
GOTC $-1
BCF STATUS,5 ; BANK0

MOVE SSPBUF,0
MOVWF PORTB
GOTC LOOP

END

```

REGISTER 9-1: SSPSTAT: MSSP STATUS REGISTER (SPI MODE) (ADDRESS 94h)

R/W-0	R/W-0	R-0	R-0	R-0	R-0	R-0	R-0
SMP	CKE	D/A	P	S	R/W	UA	BF
bit 7				bit 0			

bit 7 **SMP:** Sample bit

SPI Master mode:

1 = Input data sampled at end of data output time

0 = Input data sampled at middle of data output time

SPI Slave mode:

SMP must be cleared when SPI is used in Slave mode.

bit 6 **CKE:** SPI Clock Select bit

1 = Transmit occurs on transition from active to Idle clock state

0 = Transmit occurs on transition from Idle to active clock state

Note: Polarity of clock state is set by the CKP bit (SSPCON1<4>).

bit 5 **D/A:** Data/Address bit

Used in I²C mode only.

bit 4 **P:** Stop bit

Used in I²C mode only. This bit is cleared when the MSSP module is disabled, SSPEN is cleared.

bit 3 **S:** Start bit

Used in I²C mode only.

bit 2 **R/W:** Read/Write bit information

Used in I²C mode only.

bit 1 **UA:** Update Address bit

Used in I²C mode only.

bit 0 **BF:** Buffer Full Status bit (Receive mode only)

1 = Receive complete, SSPBUF is full

0 = Receive not complete, SSPBUF is empty

```
PROCESSOR PIC16F877A
#INCLUDE <P16F877A.INC>
_CONFIG _HS_OSC & _WDT_OFF & _BODEN_OFF & _PWRTE_OFF & _WRT_OFF & _CPD_OFF & _LVP_OFF
_CBLOCK 0X20
COUNT
```

ENDC

ORG 0X00

GOTC MAIN

MAIN

BSF STATUS, 5

MOVlw 0XFF

MOVWF TRISD ; PORTD NHAP DU LIEU

CLRF TRISE ; PORTB XUAT DU LIEU

MOVlw 0X07

MOVWF ADCON1 ; PORTA XUAT NHAP DU LIEU

BCF TRISC, 5 ; PHAT DU LIEU

BSF TRISC, 4 ; NHAN DU LIEU

BSF TRISC, 3 ; NHAN XUNG CLOCK

BSF TRISA, 5 ; CHON GIAO TIEP

MOVlw 0X00

MOVWF SSPSTAT

BCF STATUS, 5 ; BANK0

BSF SSPCON, 5 ;

BCF SSPCON, 4 ; MUC LOGIC CUA XUNG TRONG THOI GIAN CHO

BCF SSPCON, 3

BSF SSPCON, 2

BCF SSPCON, 1

BCF SSPCON, 0 ; CHON SLAVE, BAT CHAN RA5

clrf PORTB

LOOP

MOVE SSPBUF, 0

MOVE PORTD, 0 ; DULIEU TRUYEN

MOVWF SSPBUF

BSF STATUS, 5

BTFSS SSPSTAT, 0

GOTC \$-1

BCF STATUS, 5

MOVE SSPBUF, 0

MOVWF PORTB

GOTC LOOP

END

REGISTER 9-2: SSPCON1: MSSP CONTROL REGISTER 1 (SPI MODE) (ADDRESS 14h)

| R/W-0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| WCOL | SSPOV | SSPEN | CKP | SSPM3 | SSPM2 | SSPM1 | SSPM0 |

bit 7 bit 0

bit 7 WCOL: Write Collision Detect bit (Transmit mode only)

1 = The SSPBUF register is written while it is still transmitting the previous word. (Must be cleared in software.)
0 = No collision

bit 6 SSPOV: Receive Overflow Indicator bit

SPI Slave mode:

1 = A new byte is received while the SSPBUF register is still holding the previous data. In case of overflow, the data in SSPSR is lost. Overflow can only occur in Slave mode. The user must read the SSPBUF, even if only transmitting data, to avoid setting overflow. (Must be cleared in software.)
0 = No overflow

Note: In Master mode, the overflow bit is not set, since each new reception (and transmission) is initiated by writing to the SSPBUF register.

bit 5 SSPEN: Synchronous Serial Port Enable bit

1 = Enables serial port and configures SCK, SDO, SDI, and SS as serial port pins
0 = Disables serial port and configures these pins as I/O port pins

Note: When enabled, these pins must be properly configured as input or output.

bit 4 CKP: Clock Polarity Select bit

1 = Idle state for clock is a high level
0 = Idle state for clock is a low level

bit 3-0 SSPM3:SSPM0: Synchronous Serial Port Mode Select bits

0101 = SPI Slave mode, clock = SCK pin. SS pin control disabled. SS can be used as I/O pin.
0100 = SPI Slave mode, clock = SCK pin. SS pin control enabled.
0011 = SPI Master mode, clock = TMR2 output/2
0010 = SPI Master mode, clock = Fosc/64
0001 = SPI Master mode, clock = Fosc/16
0000 = SPI Master mode, clock = Fosc/4

Note: Bit combinations not specifically listed here are either reserved or implemented in I²C mode only.

```

PROCESSOR PIC16F877A
#INCLUDE <P16F877A.INC>
_CONFIG _HS_OSC & _WDT_OFF & _BODEN_OFF & _PWRTE_OFF & _WRT_OFF & _CPD_OFF & _LVP_OFF
_CBLOCK 0X20
COUNT

ENDC
ORG 0X00
GOTC MAIN
MAIN

BSF STATUS, 5
MOVWF SSPSTAT
MOVLW 0XFF
MOVWF TRISD ; PORTD NHAP DU LIEU
CLRF TRISE ; PORTB XUAT DU LIEU
MOVLW 0X07
MOVWF ADCON1 ; PORTA XUAT NHAP DU LIEU
BCF TRISC, 5 ; PHAT DU LIEU
BSF TRISC, 4 ; NHAN DU LIEU
BSF TRISC, 3 ; NHAN XUNG CLOCK
BSF TRISA, 5 ; CHON GIAO TIEP
MOVLW 0X00
MOVWF SSPSTAT
BCF STATUS, 5 ; BANK0
BSF SSPCON, 5 ;
BCF SSPCON, 4 ; MUC LOGIC CUA XUNG TRONG THOI GIAN CHO
BCF SSPCON, 3
BSF SSPCON, 2
BCF SSPCON, 1
BCF SSPCON, 0 ; CHON SLAVE, BAT CHAN RA5
clrf PORTB

```

```

LOOP
MOVE SSPBUF, 0
MOVE PORTD, 0 ; DULIEU TRUYEN
MOVWF SSPBUF

BSF STATUS, 5
BTFS SSPSTAT, 0
GOTC $-1
BCF STATUS, 5
MOVE SSPBUF, 0
MOVWF PORTB

GOTC LOOP
END

```

TIMER

1. Giới thiệu
2. Khảo sát về TIMER T1
3. Sơ đồ mô phỏng

1. Giới thiệu

-Ở phần này khảo sát các timer/counter của các vi điều khiển.



Các **timer**/counter *có chức năng đếm xung nội có chu kỳ đã
biết* để *định thời điều khiển thiết bị theo thời gian.*



Các timer/counter **có chức năng đếm xung ngoại** để **đếm sự kiện** như đếm số vòng dây quần, đếm sản phẩm, đếm tiền, ...



2.Khảo sát về TIMER T1

- Các thông số của time1
- Sơ đồ khói của timer1
- Các thanh ghi timer1



Các thông số của timer1

❑ Timer1 có những đặc tính sau:

- Là timer/counter **16 bit**.
- **Có 2 nguồn xung đếm** bên trong và bên ngoài, có thể lập trình được.
- Có bộ chia trước 3 bit.
- Có bộ dao động LP tùy chọn.

Timer1 có những đặc tính sau:

- **Hoạt động đồng bộ hoặc không đồng bộ.**
- Điều khiển timer hoạt động thông **qua bộ so sánh hoặc chân T1G**.
- **Phát sinh ngắt khi tràn.**

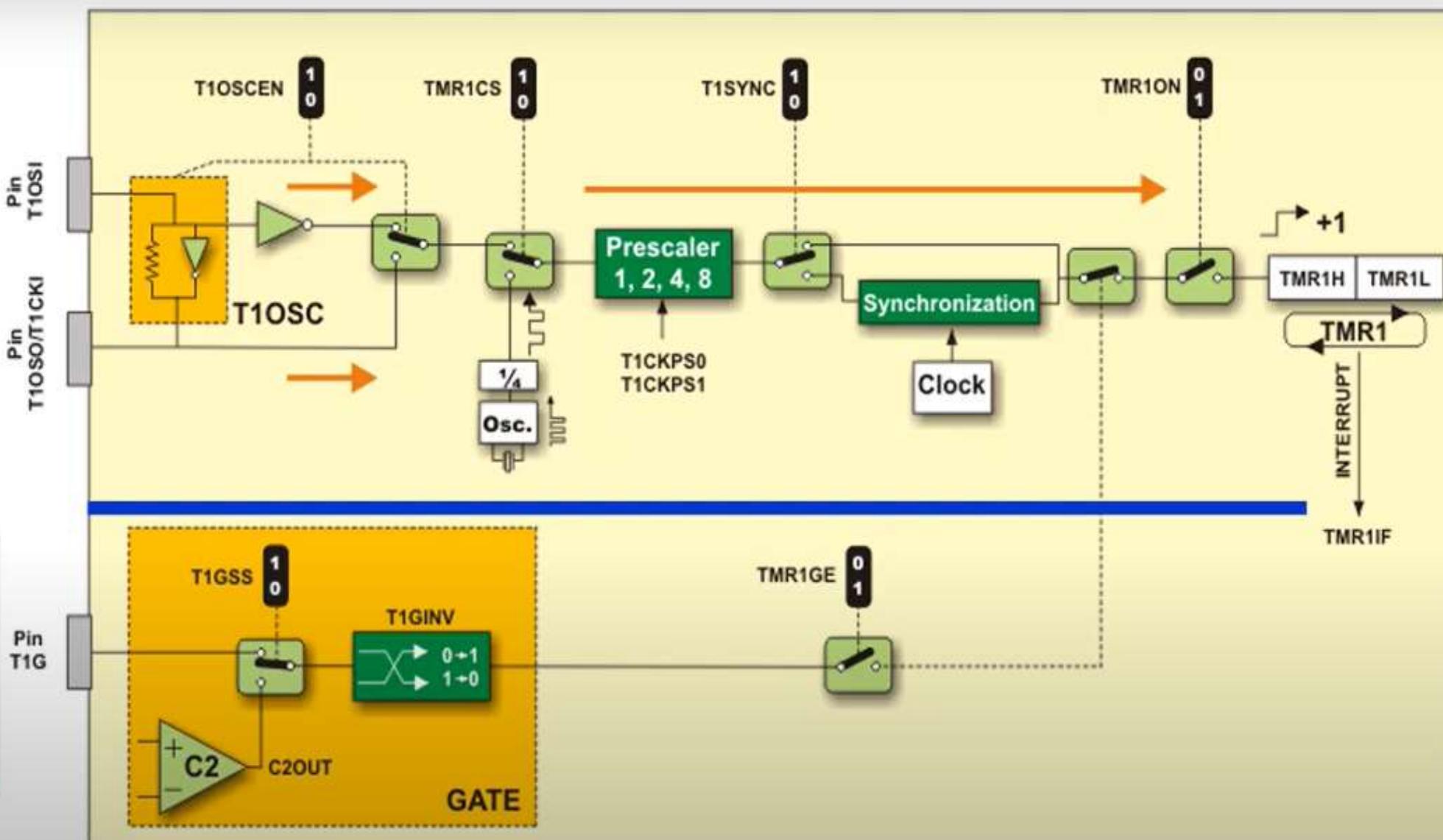
- **Đánh thức CPU (khi tràn và chỉ khi sử dụng xung bên ngoài).**

- **Phục vụ cho chức năng Capture/Compare**

- **Tạo tín hiệu kích sự kiện đặc biệt với ECCP**

- **Đồng bộ ngoã ra bộ so sánh với clock của Timer1**

Sơ đồ khối của timer1



❑ **Timer1:** có
điều khiển
bởi cổng

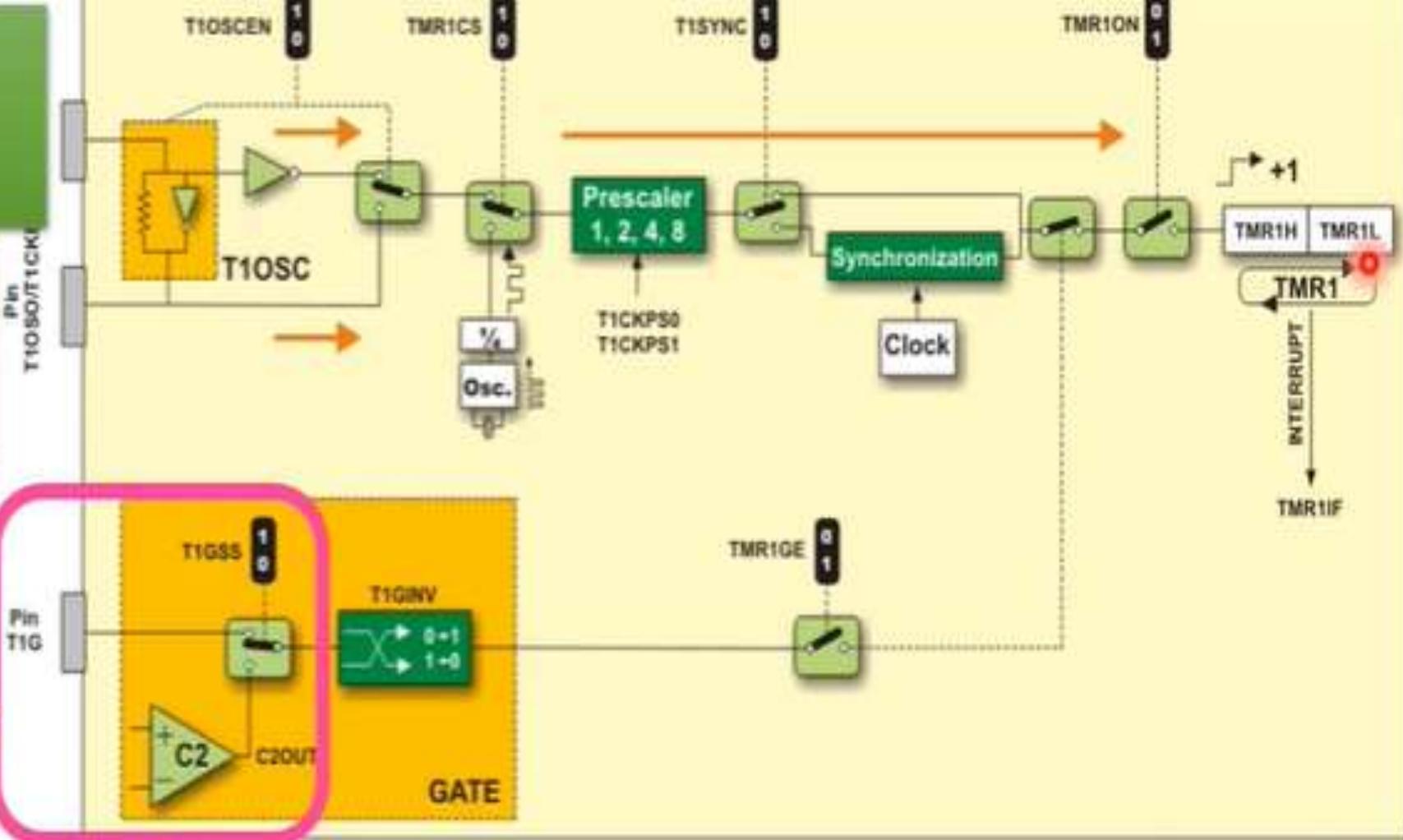
Các thanh ghi timer1

Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR, BOR	Value on all other Resets
CM2CON1	MC1OUT	MC2OUT	C1RSEL	C2RSEL	—	—	T1GSS	C2SYNC	0000 --10	0000 --10
INTCON	GIE	PEIE	TOIE	INTE	RBIE	TOIF	INTF	RBIF	0000 000x	0000 000x
PIE1	—	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR2IE	TMR1IE	-000 0000	-000 0000
PIR1	—	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR2IF	TMR1IF	-000 0000	-000 0000
TMR1H	Holding Register for the Most Significant Byte of the 16-bit TMR1 Register								xxxx xxxx	uuuu uuuu
TMR1L	Holding Register for the Least Significant Byte of the 16-bit TMR1 Register								xxxx xxxx	uuuu uuuu
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON	0000 0000	uuuu uuuu

Legend: x = unknown, u = unchanged, - = unimplemented, read as '0'. Shaded cells are not used by the Timer1 module.

☐ T1GSS: bit lựa chọn điều khiển

- =1: Timer1 đếm khi T1G = 1
- =0: Timer1 đếm khi out C2 = 1.



	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON

Bit 7

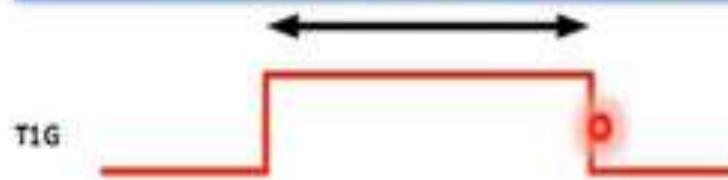
R/W(0): là cho phép đọc/ghi và khi reset thì bằng 0

Bit 0

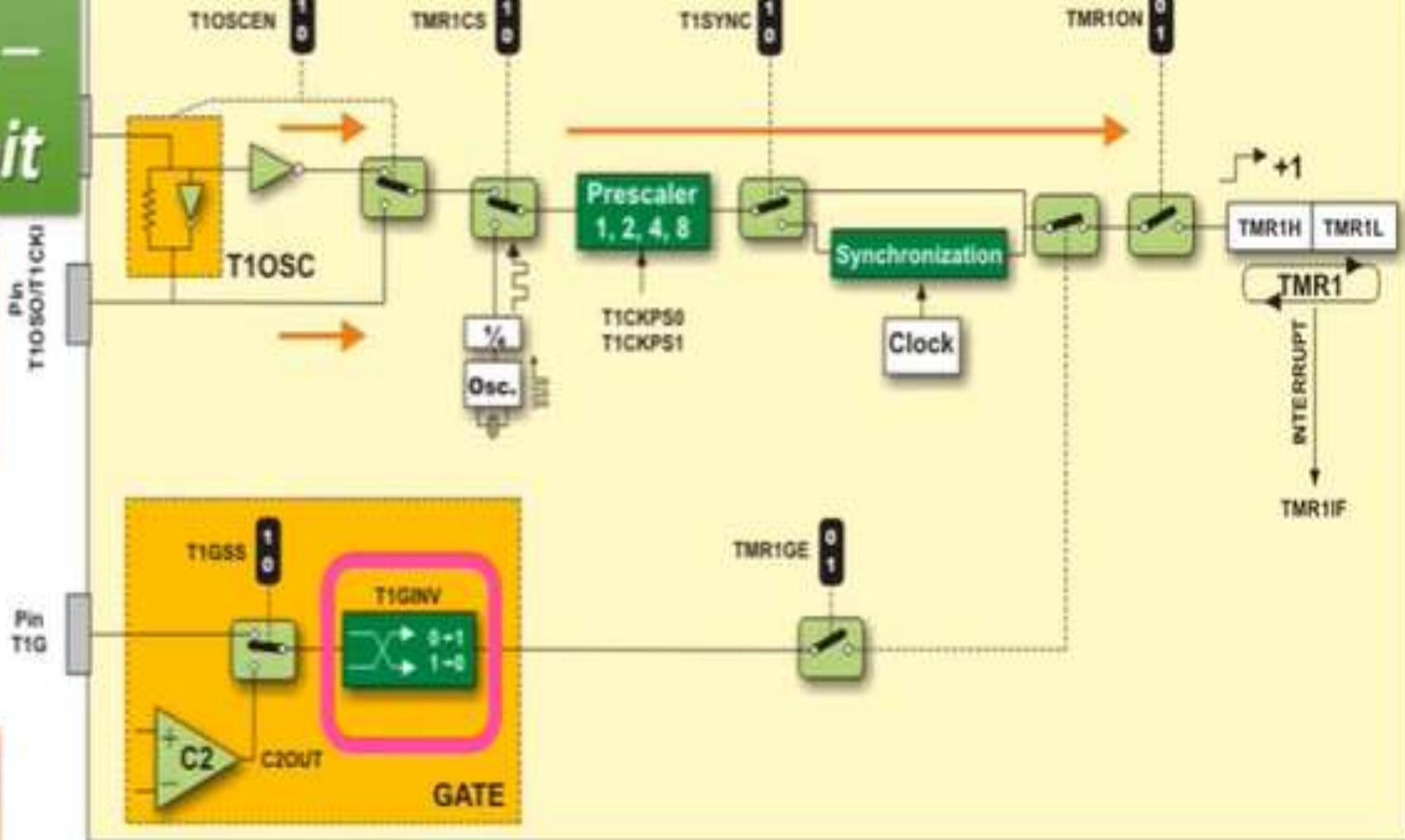
T1GINV: bit đảo T1G –

Timer1 Gate Invert bit

- =1: thì Timer1 đếm khi T1G =1.



- =0: thì Timer1 đếm khi T1G = 0.



R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)	
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON

Bit 7

R/W(0): là cho phép đọc/ghi và khi reset thì bằng 0

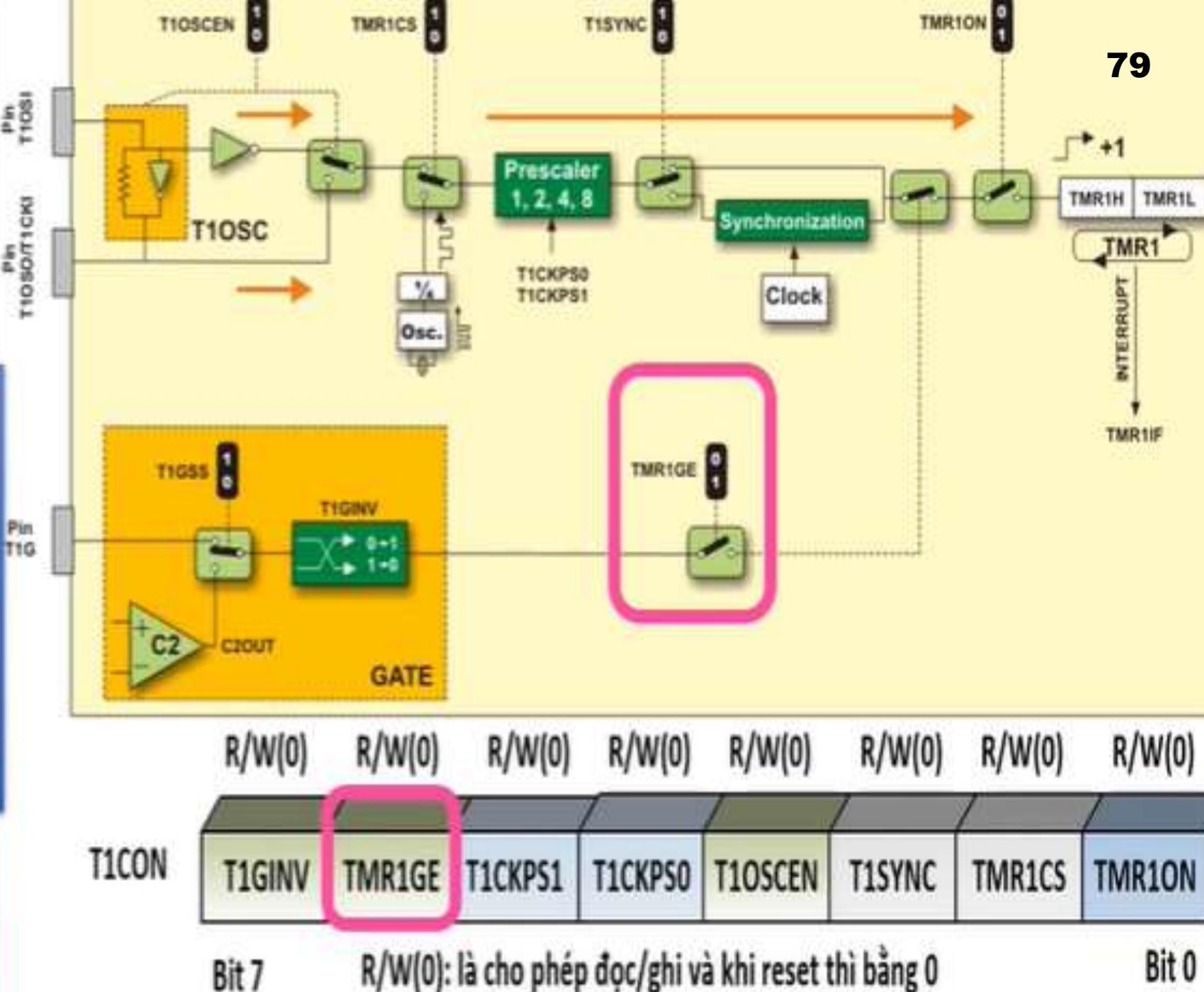
Bit 0

☐ TMR1GE: bit cho phép cổng Timer1 - *Timer1 Gate Enable bit*

Nếu TMR1ON = 1:

- =1: thì Timer1 điều khiển bởi T1G.
- =0: thì Timer1 luôn được phép đếm

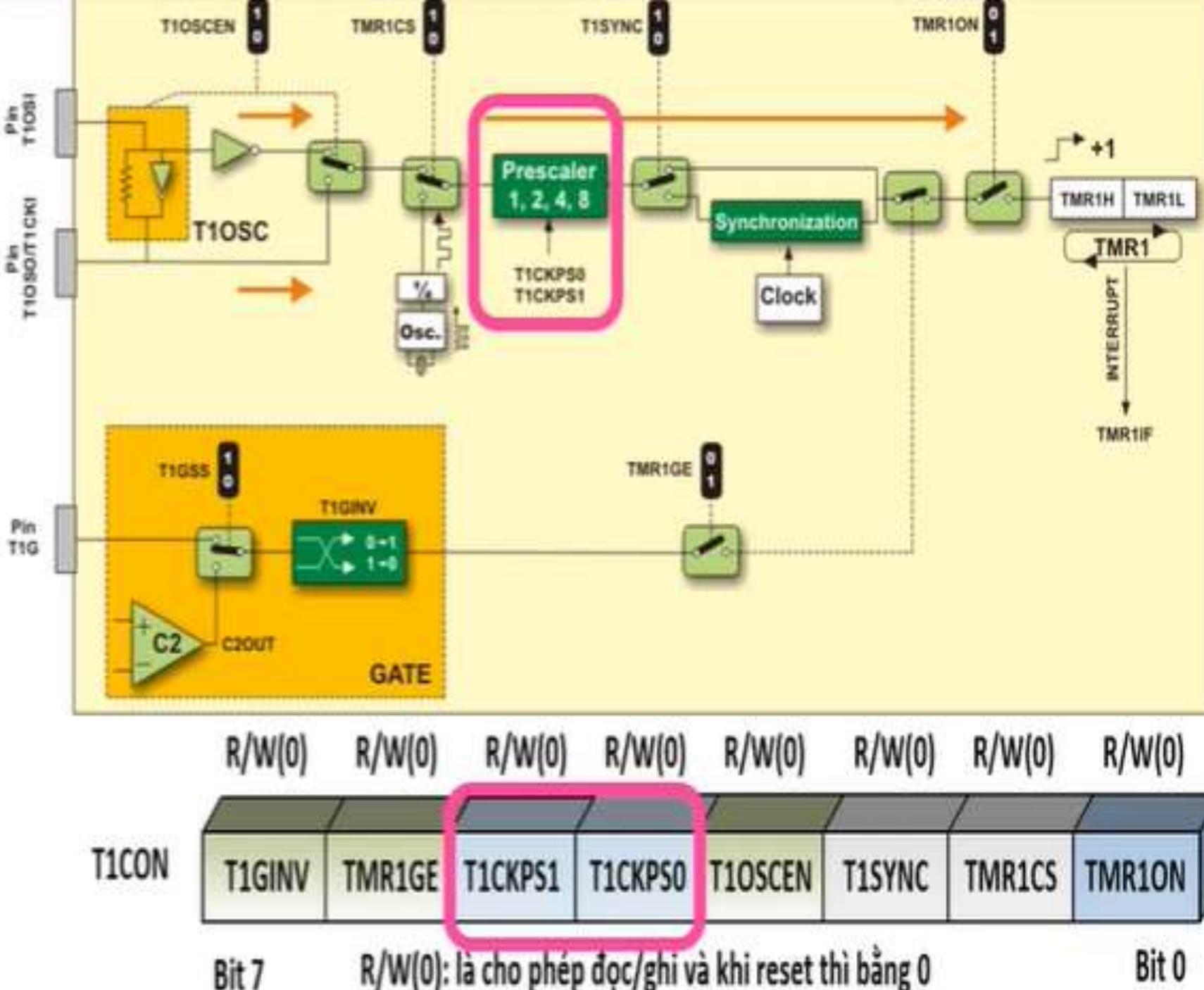
Nếu TMR1ON = 0:
không tác dụng



T1CKPS1:T1CKPS

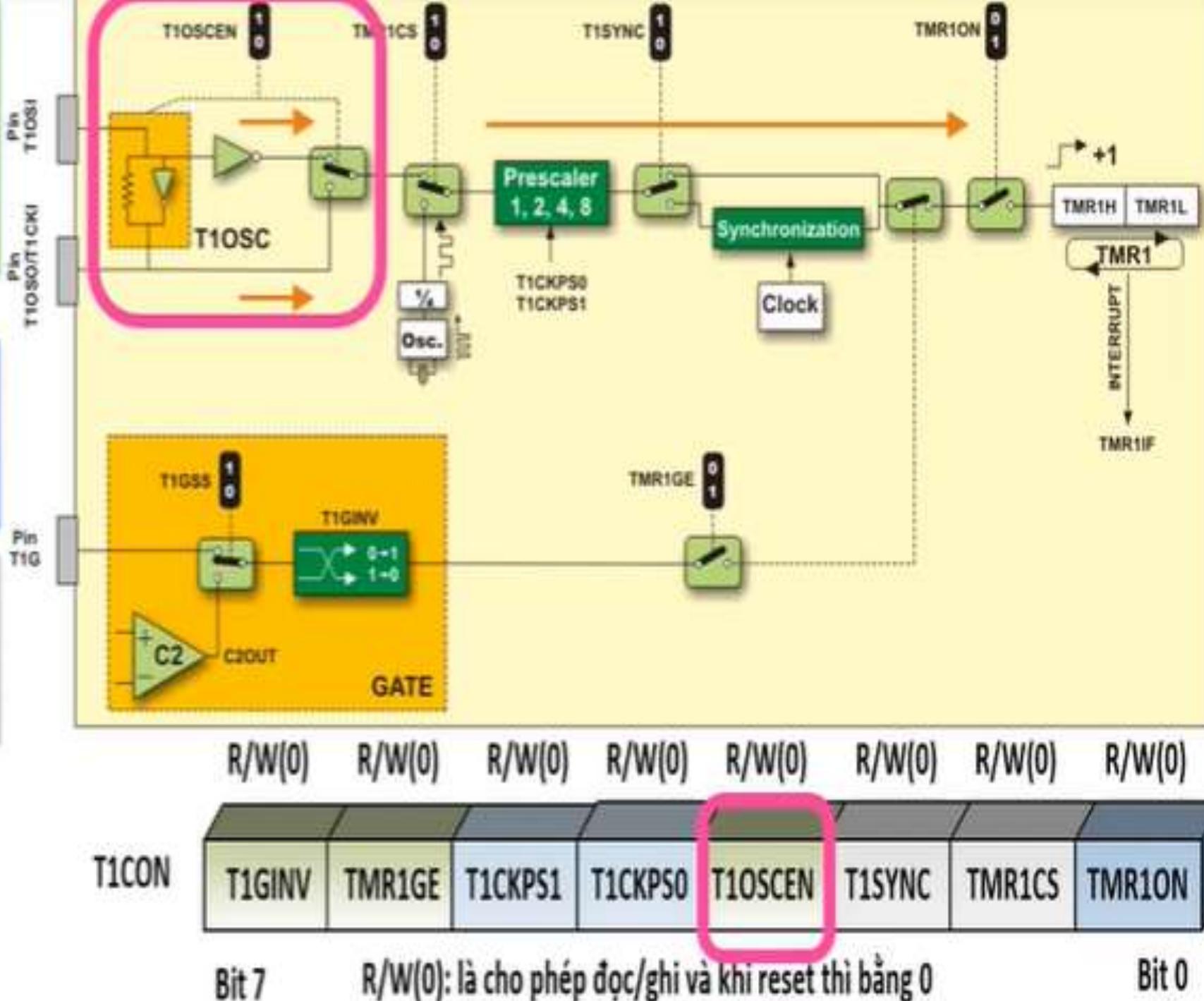
0: các bit lựa
chọn tỷ lệ chia
tần số

- =00: 1:1
- =01: 1:2
- =10: 1:4
- =11: 1:8



☐ T1OSCEN: bit ĐK cho phép bộ dao động Timer1

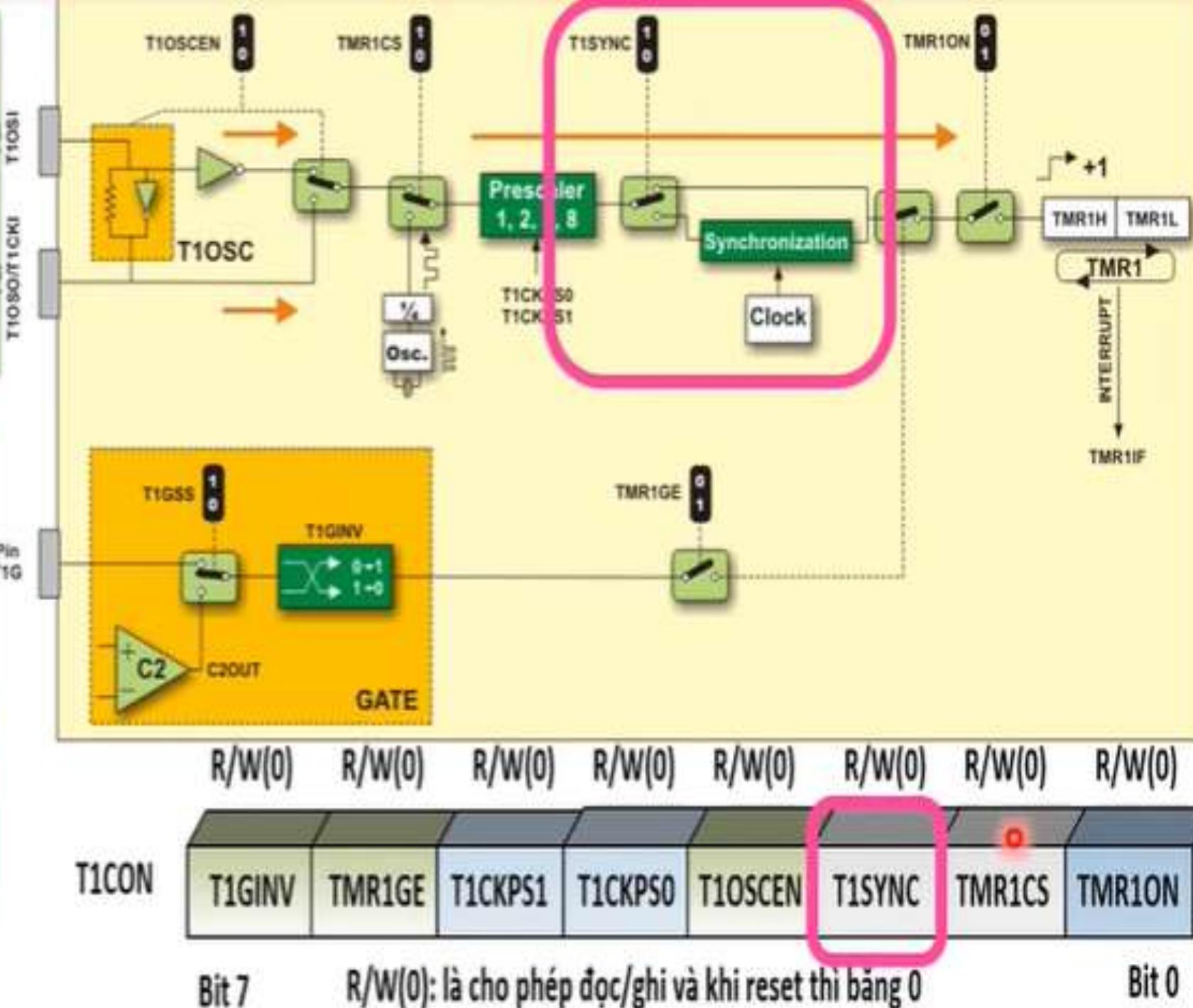
- =1: bộ dao động được phép.
- =0: Tắt bộ dao động.



- ☐ T1SYNC: bit ĐK đồng bộ ngõ vào xung clock bên ngoài của timer1:

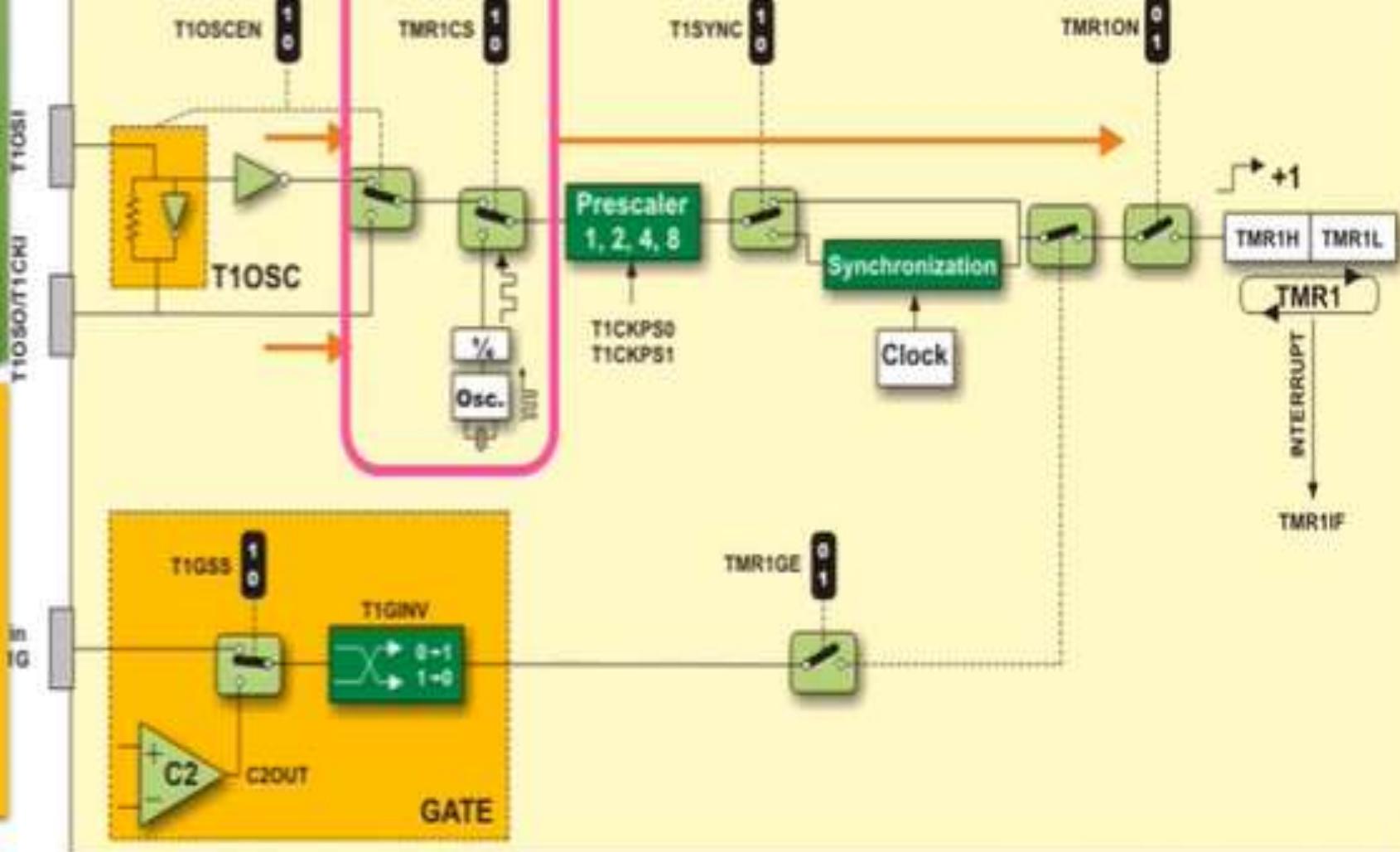
- =1: không đồng bộ ngoại vào với clock.

- =0: đồng bộ ngo
vào với clock.



□ TMR1CS: bit lựa chọn nguồn xung clock của timer1:

- =1: Chọn nguồn xung clock từ bên ngoài ở chân T1CKI (cạnh lên).
- =0: Chọn xung nội bên trong ($F_{osc}/4$).



	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON

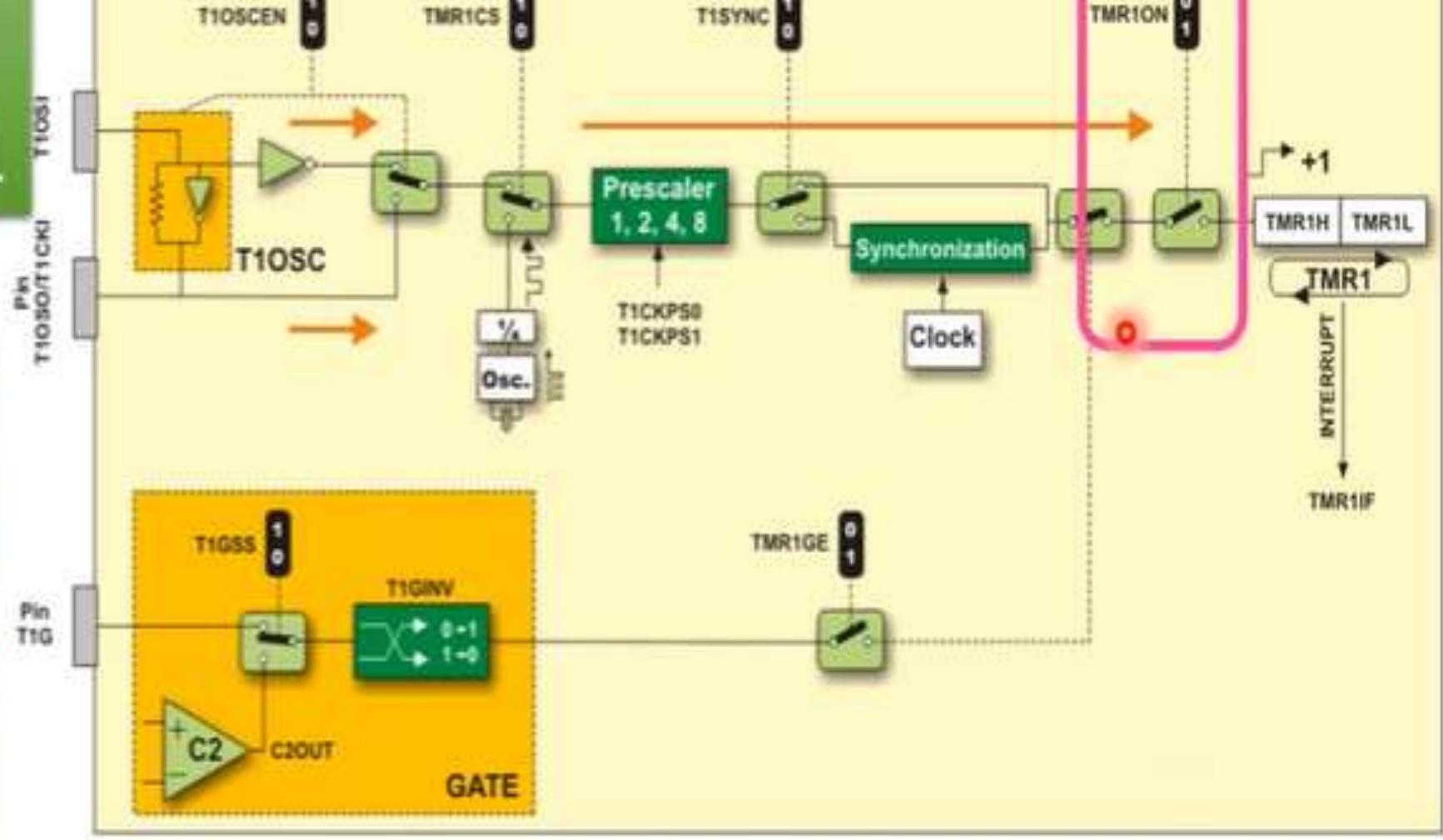
Bit 7

R/W(0): là cho phép đọc/ghi và khi reset thì bằng 0

Bit 0

□ TMR1ON: bit điều khiển tắt/mở Timer1

- =1: Cho phép Timer1 đếm.
- =0: Timer1 ngừng đếm.



	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)	R/W(0)
T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	T1SYNC	TMR1CS	TMR1ON

Bit 7

R/W(0): là cho phép đọc/ghi và khi reset thì bằng 0

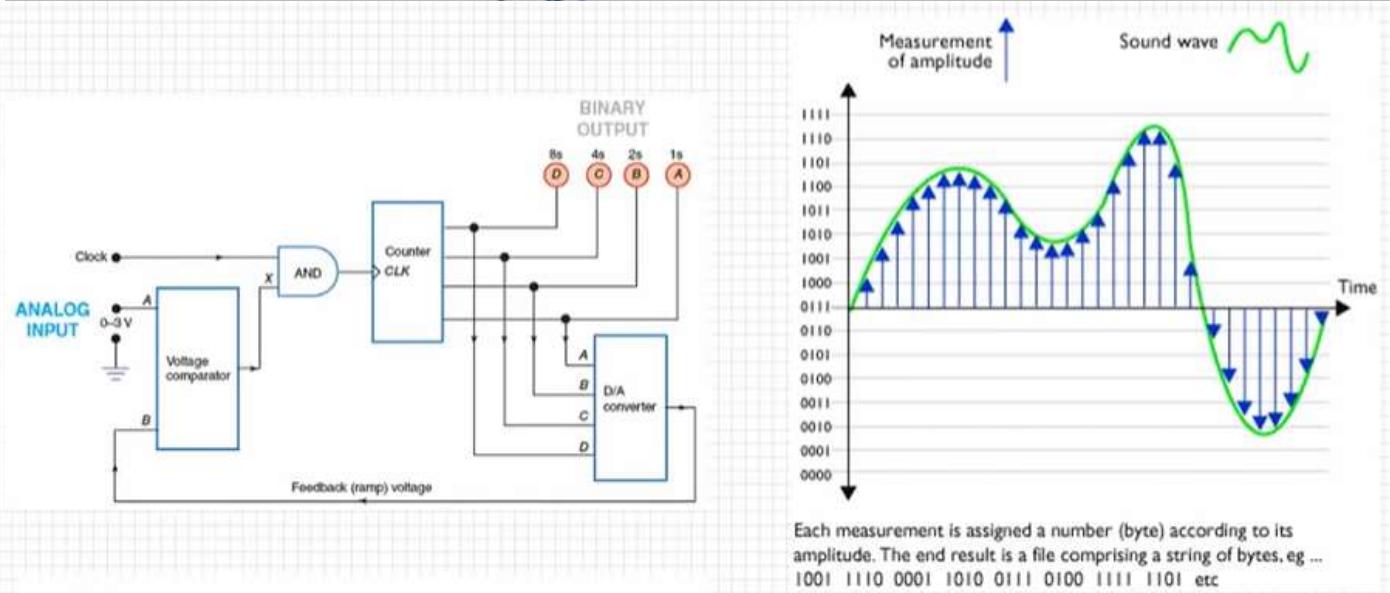
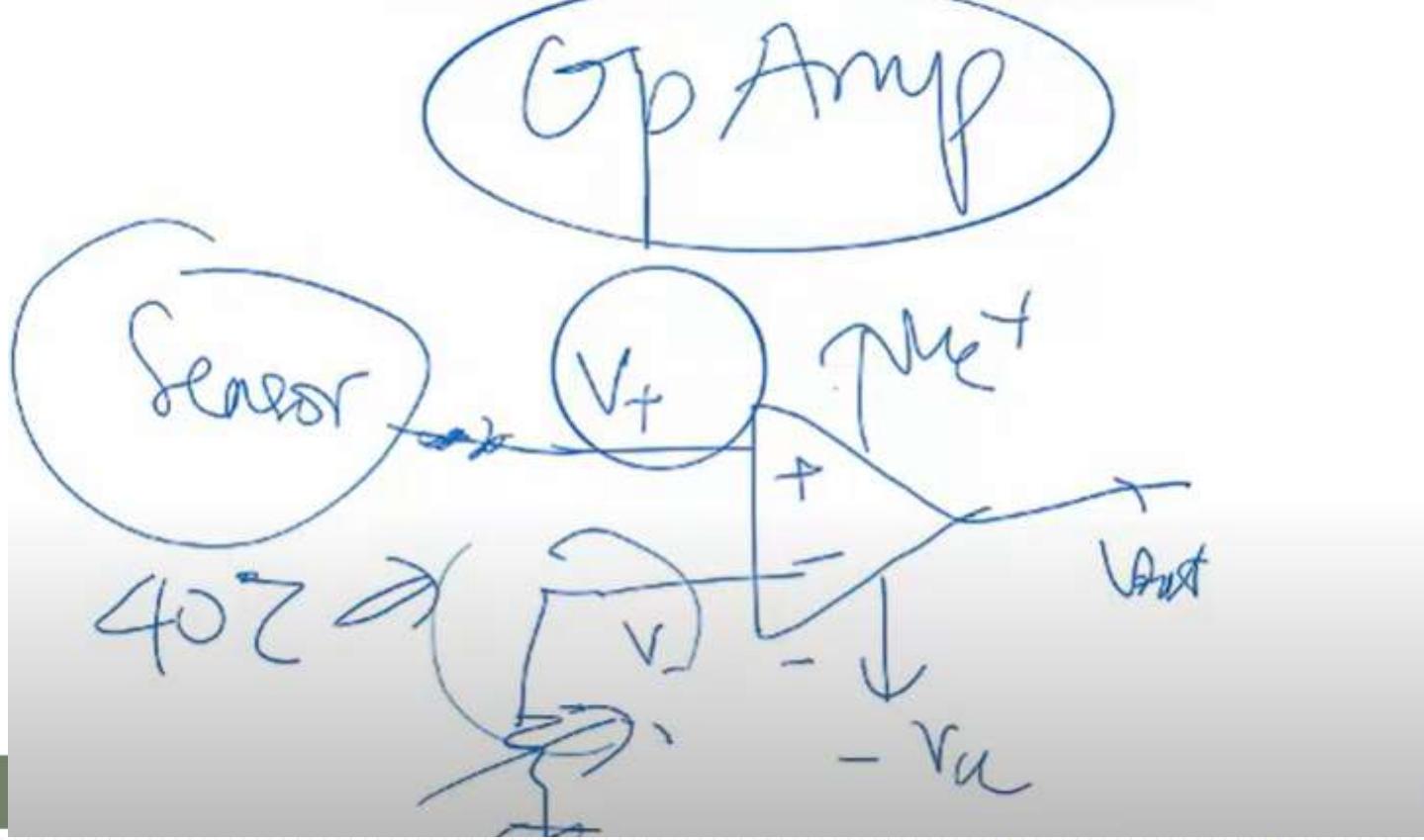
Bit 0

ADC

Tác dụng của bộ ADC Trong vi điều khiển/ vi xử lý

Chuyển đổi các tín hiệu vật lý -> tín hiệu digital





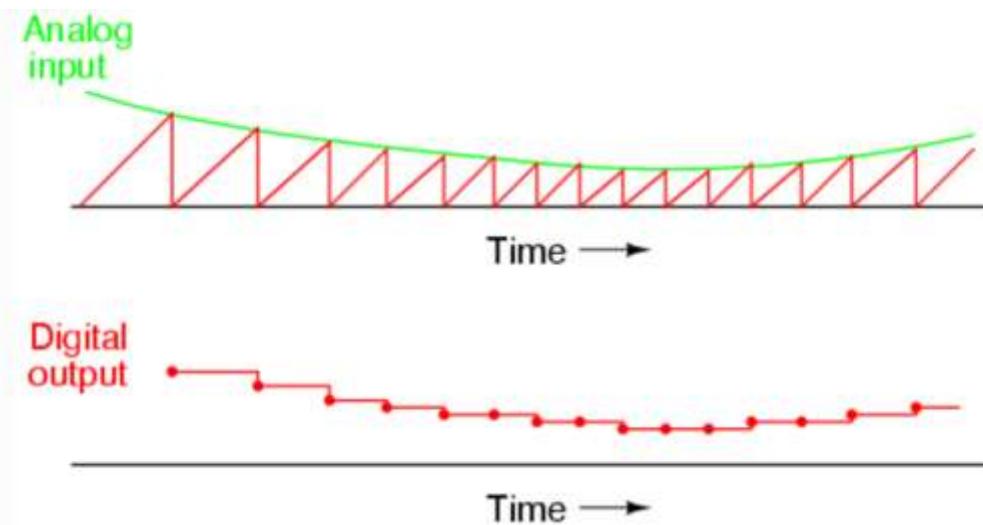
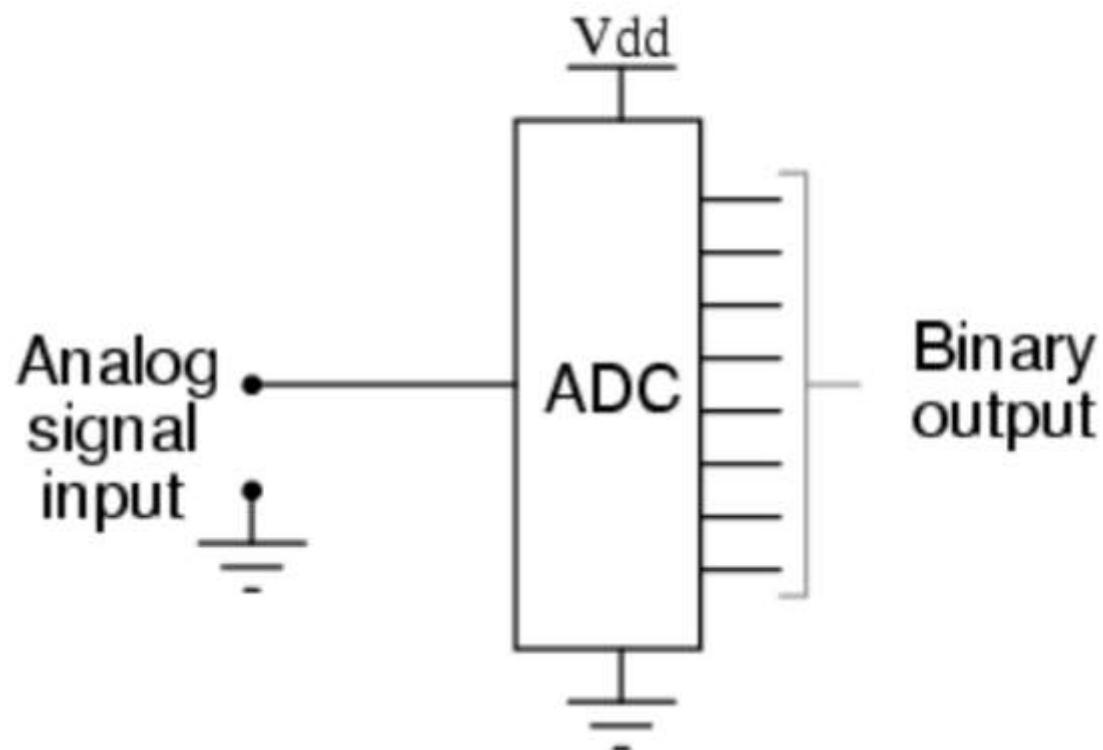
Khi ở dạng analog khó truyền

A->D

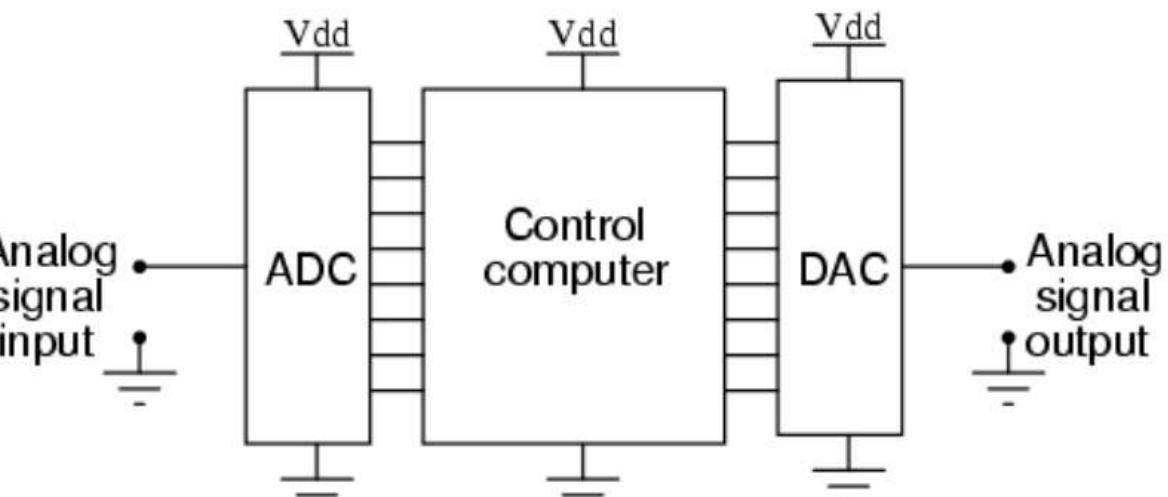
Gọn – thay đổi thông số bằng lập trình
Ít mất mát dữ liệu
An toàn

Introduction

- An ADC inputs an analog electrical signal such as voltage or current and outputs a binary number. In block diagram form, it can be represented as such:



Digital control system with analog I/O



$ADC = 10 \text{ bit}$

$$V_{ref+} = 5V$$

$$V_{ref-} = 0V$$

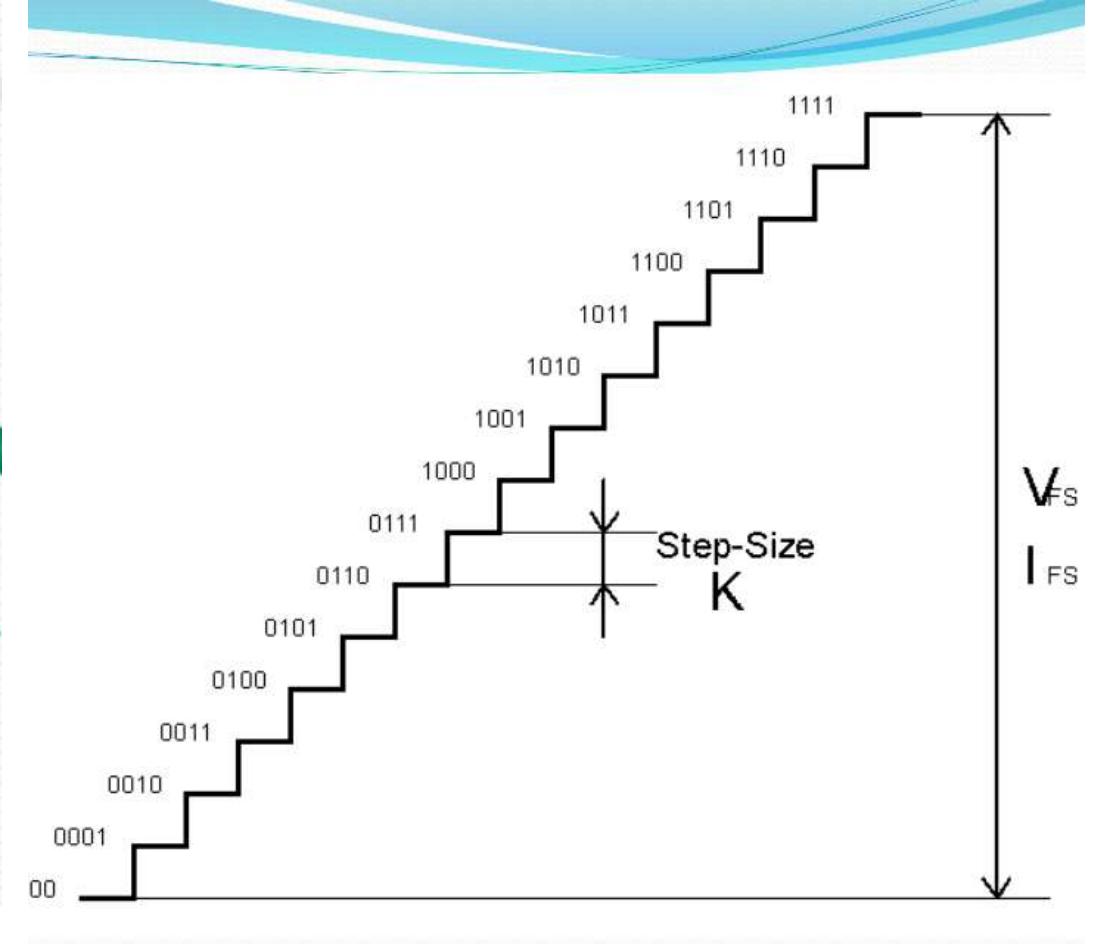
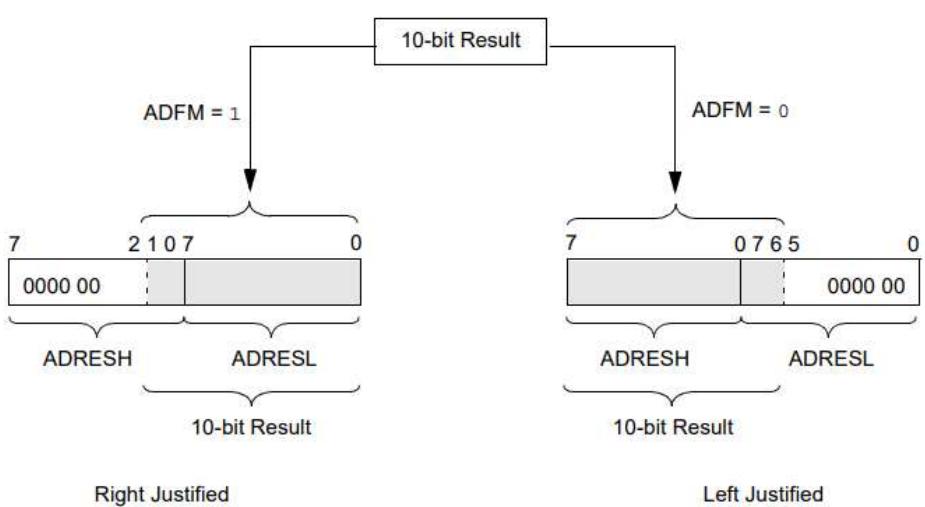


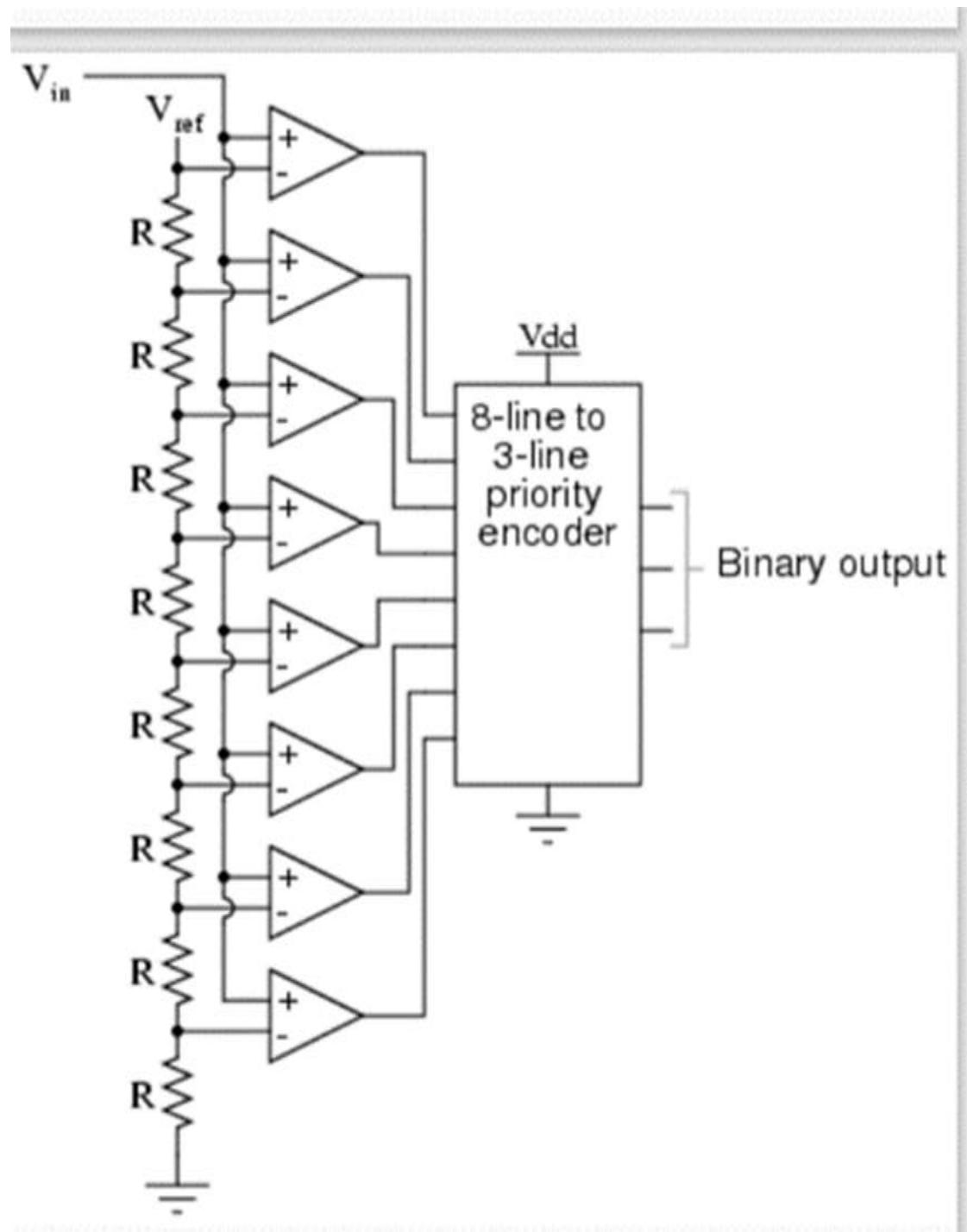
$$\text{Stepsize ADC} = \frac{5 - 0}{2^{\text{10}} - 1} = \frac{5(V)}{1023} = 4,887 \text{ mV}$$

$\approx 5 \text{ mV}$

$V_I \sim 5 \text{ mV}$
ATM

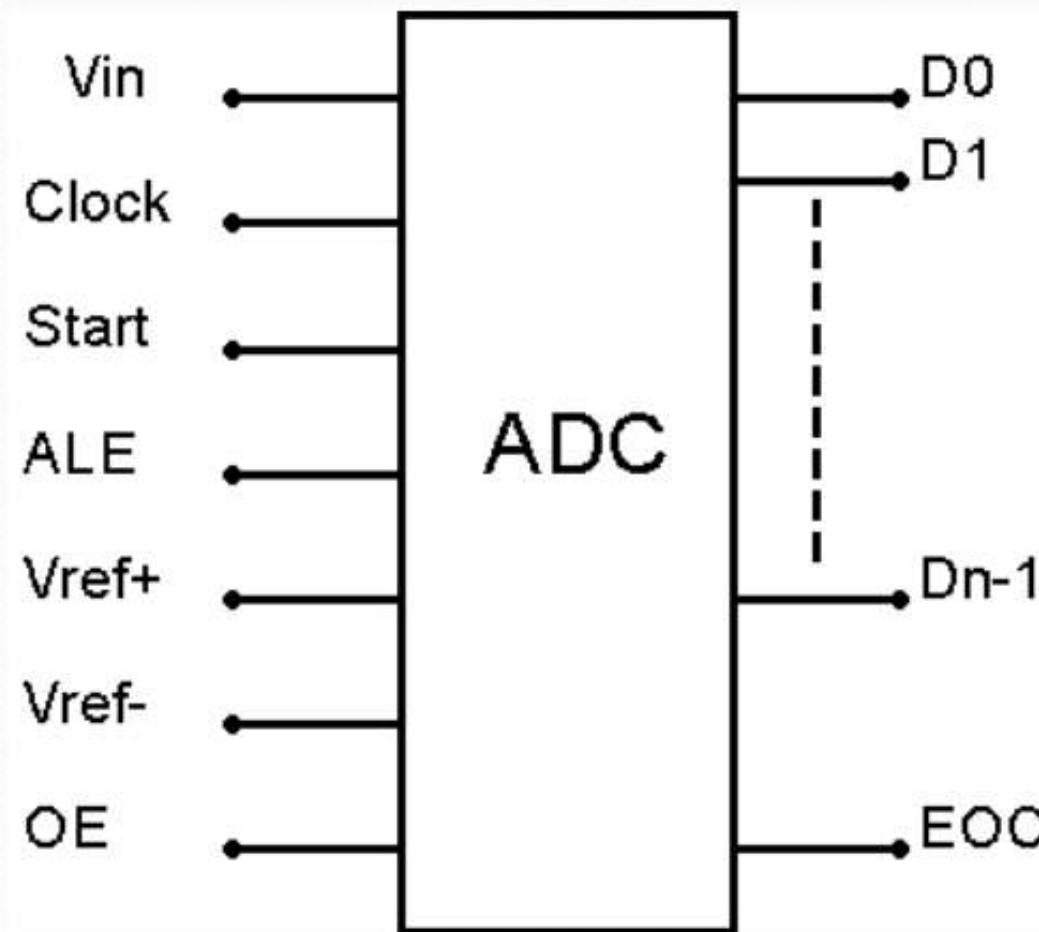
FIGURE 11-4: A/D RESULT JUSTIFICATION





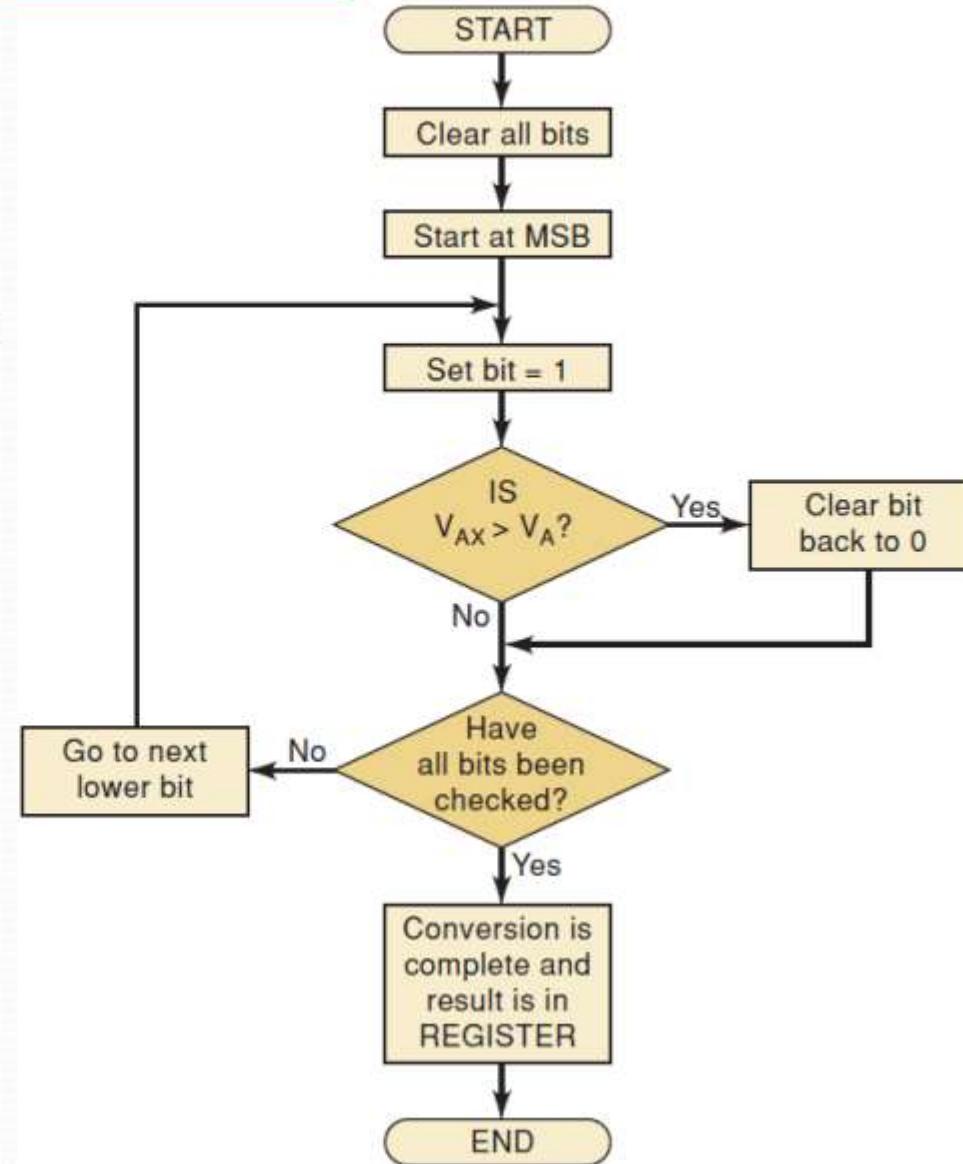
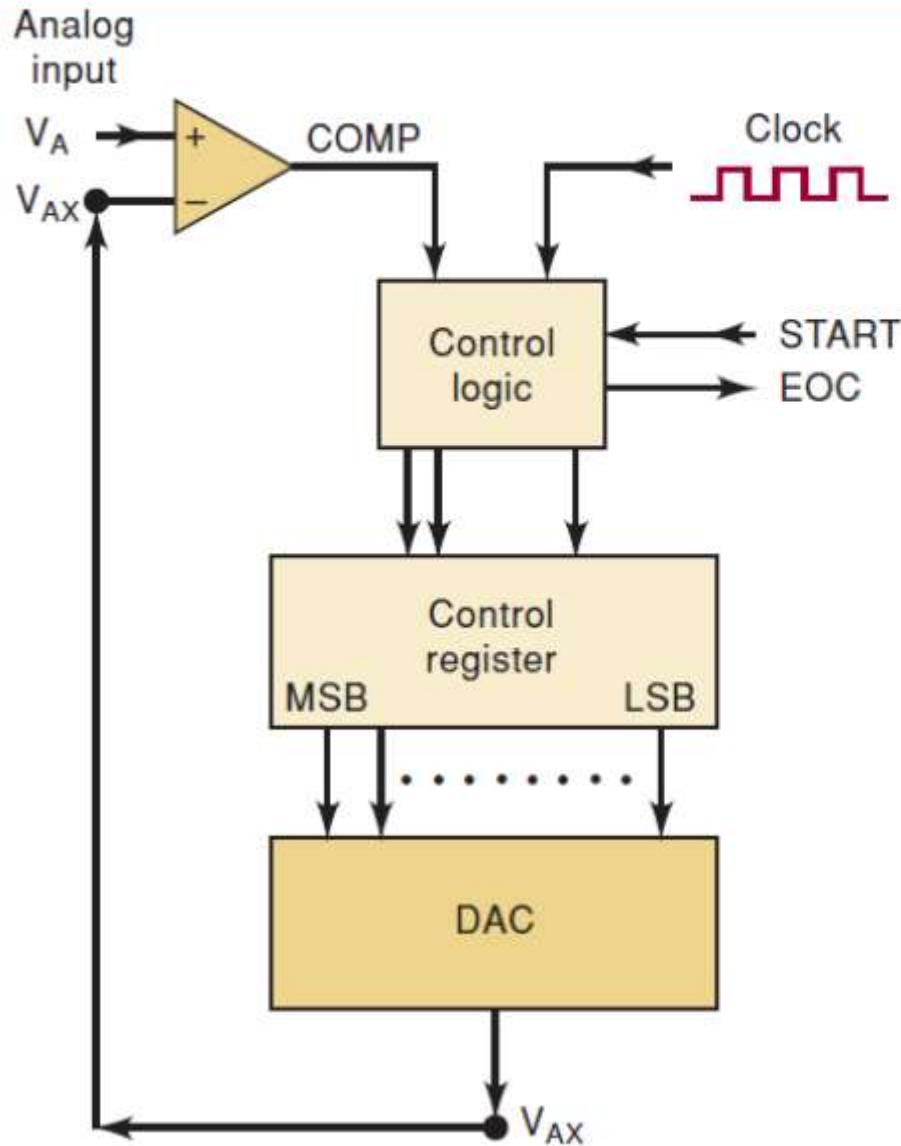
ADC

- Sơ đồ khối



- Vin: điện áp ngõ vào analog
- Clock: xung nhịp cho hệ thống
- Start: xung lệnh bắt đầu chuyển đổi
- ALE: chốt ngõ vào Vin
- Vref+ và Vref-: điện áp chuẩn, sử dụng để xác định độ lớn bậc thang và điện áp ngõ vào Vin
- $K = \frac{V_{ref}(+) - V_{ref}(-)}{2^n - 1}$, với n là số bit của ADC
- OE: cho phép xuất dữ liệu ra
- EOC: tín hiệu thông báo chuyển đổi kết thúc
- D₀ ÷ D_{n-1}: ngõ ra dữ liệu số

Successive approximation ADC



Temperature Sensor LM35: Linear sensor



=

$$V_{out} : 10mV/{}^{\circ}\text{C}$$

$$t = 0 {}^{\circ}\text{C} \Rightarrow V_o = 0 \text{ mV}$$

$$t = 1 {}^{\circ}\text{C} \Rightarrow V_o = 10 \text{ mV}$$

$$t = 10 {}^{\circ}\text{C} \Rightarrow V_o = 100 \text{ mV}$$

ADC pic 16F887 : 10 bit

$$\begin{aligned} \text{Chọn } V_{ref+} &= V_{DD} = 5V_{DC} \\ V_{ref-} &= V_{SS} = 0V_{DC} \end{aligned} \quad) \quad SS_{ADC} = \frac{V_{ref+} - V_{ref-}}{2^h - 1}$$

Như vậy có sự chênh lệch \neq nhau LM35
và ADC

$$= \frac{5 - 0 \text{ V}}{1023} = \frac{5000 \text{ mV}}{1023} = 4,88$$

$$\frac{SS_{LM35}}{SS_{ADC}} = \frac{10 \text{ mV}}{4,887 \text{ mV}} = 2,046$$

RCSTA	18h	TXSTA	98h
TXREG	19h	SPBRG	99h
RCREG	1Ah		9Ah
CCPR2L	1Bh		9Bh
CCPR2H	1Ch	CMCON	9Ch
CCP2CON	1Dh	CVRCON	9Dh
ADRESH	1Eh	ADRESL	9Eh
ADCON0	1Fh	ADCON1	9Fh
	20h	General Purpose Register 80 Bytes	A0h
General Purpose Register 96 Bytes	7Fh	accesses 70h-7Fh	EFh F0h FFh

ADCON0

ADCON0 REGISTER (ADDRESS: 1Fh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	I/O	R/W-0
ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	—	ADON

bit 7

bit 0

bit 7-6 **ADCS1:ADCS0:** A/D Conversion Clock Select bits

00 = FOSC/2

01 = FOSC/6

10 = FOSC/32

11 = FRC (clock derived from the internal A/D module RC oscillator)

bit 5-3

CHS2:CHS0: Analog Channel Select bits

000 = channel 0, (RA0/AN0)

001 = channel 1, (RA1/AN1)

010 = channel 2, (RA2/AN2)

011 = channel 3, (RA3/AN3)

100 = channel 4, (RA5/AN4)

101 = channel 5, (RE0/AN5)⁽¹⁾110 = channel 6, (RE1/AN6)⁽¹⁾111 = channel 7, (RE2/AN7)⁽¹⁾

bit 2

GO/DONE: A/D Conversion Status bitIf ADON = 1:

1 = A/D conversion in progress (setting this bit starts the A/D conversion)

0 = A/D conversion not in progress (this bit is automatically cleared by hardware when the A/D conversion is complete)

bit 1

Unimplemented: Read as '0'

bit 0

ADON: A/D On bit

1 = A/D converter module is operating

0 = A/D converter module is shut-off and consumes no operating current

ADCON1

U-0	U-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	—	—	—	PCFG3	PCFG2	PCFG1	PCFG0
bit 7							bit 0
1	0	0	0	1	1	1	0

ADCON1 = 0x8E



LM

SNIS159H-AUGUST 1999-REVISED DECEMBER 1999

LM35 Precision Centigrade Temperature Sensors

1 Features

- Calibrated Directly in Celsius (Centigrade)
- Linear + 10-mV/°C Scale Factor
- 0.5°C Ensured Accuracy (at 25°C)
- Rated for Full -55°C to 150°C Range
- Suitable for Remote Applications
- Low-Cost Due to Wafer-Level Trimming
- Operates From 4 V to 30 V
- Less Than 60- μ A Current Drain
- Low Self-Heating, 0.08°C in Still Air
- Non-Linearity Only $\pm\frac{1}{4}$ °C Typical
- Low-Impedance Output, 0.1 Ω for 1-mA Load

2 Applications

- Power Supplies
- Battery Management
- HVAC
- Appliances

3 Description

The LM35 series are precision integrated-circuit temperature devices with an output voltage linearly proportional to the Centigrade temperature. The LM35 device has an advantage over linear temperature sensors calibrated in Kelvin, as the user is not required to subtract a large constant voltage from the output to obtain convenient Centigrade scaling. The LM35 device does not require external calibration or trimming to provide typical accuracies of $\pm\frac{1}{4}$ °C at room temperature and $\pm\frac{1}{2}$ °C over a full -55°C to 150°C temperature range. Low cost is assured by trimming and calibration at wafer level. The low-output impedance, linear output and precise inherent calibration of the LM35 device makes interfacing to readout or control circuits especially easy. The device is used with single power supplies, or with plus and minus supplies. As the LM35 device draws only 60 μ A from the supply, it has very low self-heating of less than 0.1°C in still air. The LM35 device is rated to operate over a -55°C to 150°C temperature range, while the LM35C device is rated for a -40°C to 110°C range (-10°C improved accuracy). The LM35-series devices are available packaged in hermetic TO-5 packages, while the LM35C, LM35CA, and LM35B are

thank you