

Questão 1

Resposta salva

Vale 1,00 ponto(s).

🚩 Marcar questão

Um sistema microcontrolado com o microcontrolador MSP430G2553 precisa **gerar sinais PWM**, conforme os requisitos de frequência (Freq.) e razão cíclica (RC) abaixo. Considere que as portas estão devidamente configuradas e que o sistema de clock disponibiliza os seguintes sinais: ACLK = 32.768 Hz; SMCLK = 2 MHz;

>>> 1 sinal PWM, sendo: Freq.: 50 Hz e RC = 25%.

↶

A ▾

B

I

↵

↶

🔍

🔗

!

🖨

😊

</>

✖

TA0CTL = TASSEL0 + MC0; //Clock ACLK e Modo UP
TA0CCTL1 = OUTMOD0 + OUTMOD1 + OUTMOD2 + OUT; //modo reset/set e saída inicia em nível alto
TACCR0 = 654; // TA1CCR0 = Clock/Freq - 1
TACCR1 = 163; //TACCR1 = (Clock/Freq)*RC - 1

Questão 2

Resposta salva

Vale 1,25 ponto(s).

🚩 Marcar questão

Um sistema microcontrolado com o microcontrolador MSP430G2553 precisa **gerar sinais PWM**, conforme os requisitos de frequência (Freq.) e razão cíclica (RC) abaixo. Considere que as portas estão devidamente configuradas e que o sistema de clock disponibiliza os seguintes sinais: ACLK = 32.768 Hz; SMCLK = 2 MHz;

>>> 2 Sinais PWM, sendo: fa = fb = 1 kHz, RCa = 25% e RCb = 75%.

↶

A ▾

B

I

↵

↶

🔍

🔗

!

🖨

😊

</>

✖

TA1CTL = TASSEL1 + MC0; //Clock SMCLK e Modo UP
TA1CCTL1 = OUTMOD0 + OUTMOD1 + OUTMOD2 + OUT; //modo reset/set e saída inicia em nível alto
TA1CCTL2 = OUTMOD0 + OUTMOD1 + OUTMOD2 + OUT;
TA1CCR0 = 19999; // TA1CCR0 = Clock/Freq - 1
TA1CCR1 = 499; //TA1CCR1 = (Clock/Freq)*RC - 1 //SINAL 1
TA1CCR2 = 1499; //TA1CCR2 = (Clock/Freq)*RC - 1 //SINAL 2

Questão 3

Resposta salva

Vale 1,25 ponto(s).

🚩 Marcar questão

Um sistema microcontrolado com o microcontrolador MSP430G2553 precisa **gerar sinais PWM**, conforme os requisitos de frequência (Freq.) e razão cíclica (RC) abaixo. Considere que as portas estão devidamente configuradas e que o sistema de clock disponibiliza os seguintes sinais: ACLK = 32.768 Hz; SMCLK = 2 MHz;

>>> 2 Sinais PWM, sendo: fa = fb = 100Hz, RCa = 12% e RCb = 73%.

↶

A ▾

B

I

↵

↶

🔍

🔗

!

🖨

😊

</>

✖

TA1CTL = TASSEL1 + MC0; //Clock SMCLK e Modo UP
TA1CCTL1 = OUTMOD0 + OUTMOD1 + OUTMOD2 + OUT; //modo reset/set e saída inicia em nível alto
TA1CCTL2 = OUTMOD0 + OUTMOD1 + OUTMOD2 + OUT;
TA1CCR0 = 19999; // TA1CCR0 = Clock/Freq - 1
TA1CCR1 = 2399; //TA1CCR1 = (Clock/Freq)*RC - 1 //SINAL 1
TA1CCR2 = 14599; //TA1CCR2 = (Clock/Freq)*RC - 1 //SINAL 2

Questão 4

Resposta salva

Vale 1,25 ponto(s).

🚩 Marcar questão

Um sistema microcontrolado com o microcontrolador MSP430G2553 precisa **gerar sinais PWM**, conforme os requisitos de frequência (Freq.) e razão cíclica (RC) abaixo. Considere que as portas estão devidamente configuradas e que o sistema de clock disponibiliza os seguintes sinais: ACLK = 32.768 Hz; SMCLK = 2 MHz;

>>> 2 Sinais PWM, sendo: fa = fb = 20kHz, RCa = 15% e RCb = 85%.

↶

A ▾

B

I

↵

↶

🔍

🔗

!

🖨

😊

</>

✖

TA1CTL = TASSEL1 + MC0; //Clock SMCLK e Modo UP
TA1CCTL1 = OUTMOD0 + OUTMOD1 + OUTMOD2 + OUT; //modo reset/set e saída inicia em nível alto
TA1CCTL2 = OUTMOD0 + OUTMOD1 + OUTMOD2 + OUT;
TA1CCR0 = 99; // TA1CCR0 = Clock/Freq - 1
TA1CCR1 = 14; //TA1CCR1 = (Clock/Freq)*RC - 1 //SINAL 1
TA1CCR2 = 84; //TA1CCR2 = (Clock/Freq)*RC - 1 //SINAL 2

Questão **5**

Resposta salva

Vale 1,25 ponto(s).

🚩 Marcar questão

Um **servo motor** precisa ser controlado a partir de um **sinai PWM** com as seguintes características: **período de 20ms** e com **duração do nível alto de 0,75 a 2,25ms** para uma faixa de 0º a 180º. **O ângulo inicial do servo deve ser de 45º**. De acordo com estas especificações, apresente as configurações do **Timer0 A**, considerando o uso de **ACLK = LFXT1 = 32768 Hz**.

↶

A ▾

B

I

↵ ▾

▽ ▾

🔍

🔄

!

🖨

😊

</>

✖

```
TA0CTL = TASSEL0 + MC0; //Clock Aux e Modo Up
TA0CCTL1 = OUTMOD0+OUTMOD1+OUTMOD2; // Modo Reset/Set (7 ou 111)
TA0CCR0 = 654; // 32768*2ms - 1 ~= 654
// RC ini -> TA0CCR1 = (32768*0,75ms) - 1 ~= 24 (0 graus)
// RC max -> TA0CCR1 = (32768*2,25ms) - 1 ~= 81 (180 graus)
// ((2,25ms-0,75ms)/4 + 0,75ms)*32768 - 1 ~= 38 (45 graus)
TA0CCR1 = 38;
```

Questão **7**

Resposta salva

Vale 1,50 ponto(s).

🚩 Marcar questão

Um **gerador de sinal** precisa gerar **2 (dois) sinais senoidais**, ambos **defasados de 90 graus**, com frequências de **50 Hz**. Este gerador vai utilizar um microcontrolador MSP430G2553. O **Timer 1** do uCon precisa ser configurado para gerar estes 2 sinais, tendo como fonte de clock o sinal **SMCLK** com frequência de **16 MHz**. **O cristal do oscilador LFXT1 não é utilizado**. Cada ciclo dos sinais é formado por 64 ciclos de um sinal PWM, cuja razão cíclica é estabelecida a partir de um vetor **const unsigned int seno50[64]** inicializado com os valores adequados para serem atribuídos nos registradores do Timer 1. Para isso, é necessário efetuar:

>>> **Configurações do Timer 1.**

↶

A ▾

B

I

↵ ▾

▽ ▾

🔍

🔄

!

🖨

😊

</>

✖

```
//SMCLK = 16MHz;
//ts = 20ms;
//t_PWM = 20/64 = 312,5us
TA1CCR0 = (16M * 20ms/64) - 1 = 4999;
TA1CTL = TASSEL1 + MC0;
TA1CCTL1 = OUTMOD0+OUTMOD1+OUTMOD2;
TA1CCTL2 = OUTMOD0+OUTMOD1+OUTMOD2;
TA1CCR0 = seno50[n];
TA1CCR1 = seno50[m];
```