

八通道 AD 采集模块 用户手册

AN706

REV 1.0 版

芯驿电子科技（上海）有限公司

黑金动力社区

[Http://www.heijin.org](http://www.heijin.org)

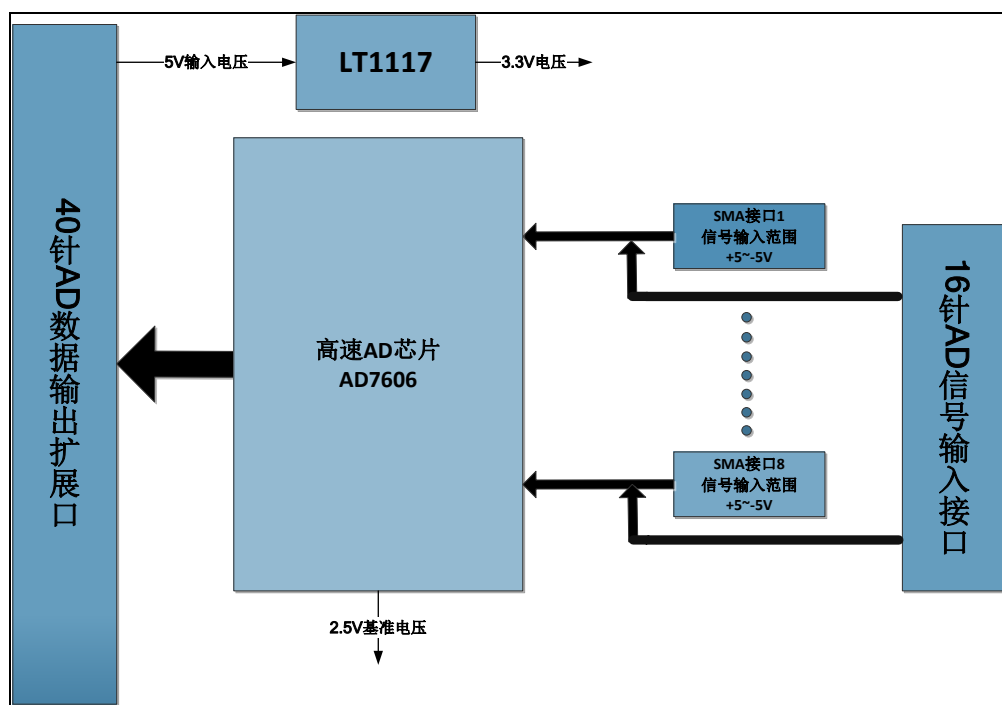
目录

一、	模块参数	3
二、	模块结构	3
三、	AD7606 简介	3
四、	AD7606 功能框图.....	4
五、	AD7606 时序图	5
六、	AD7606 配置	5
七、	AD7606 AD 转换.....	6
八、	接口定义 (PCB 上带方框的引脚为 1 脚)	7
九、	AD 实验操作步骤	8
十、	AD 测量精度.....	10
十一、	AD 测试程序说明.....	10

一、 模块参数

- 模块型号：AN706；
- AD 型号：AD7606；
- 通道数：8 通道；
- AD 位数：16bit；
- 最高采样率：200KSPS；
- 输入电压范围：-5V~+5V；
- 模块 PCB 层数：4 层，独立的电源层和 GND 层；
- 模块接口：40 针 2.54mm 间距排座，方向向下；
- 工作温度：-40°~85° 模块使用芯片均满足工业级温度范围
- 输入接口 8 路 SMA 接口和 2.54 间距的 16Pin 的排针(每路正负两 Pin)；
- 测量精度：0.5mV 以内；

二、 模块结构

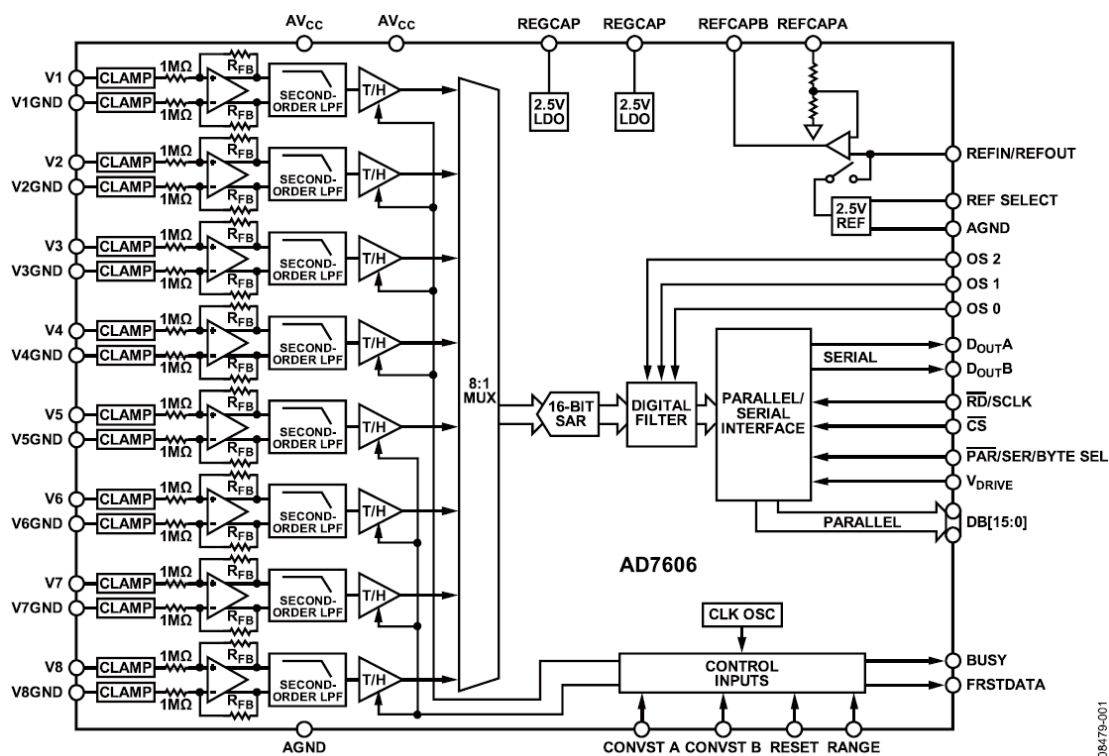


三、 AD7606简介

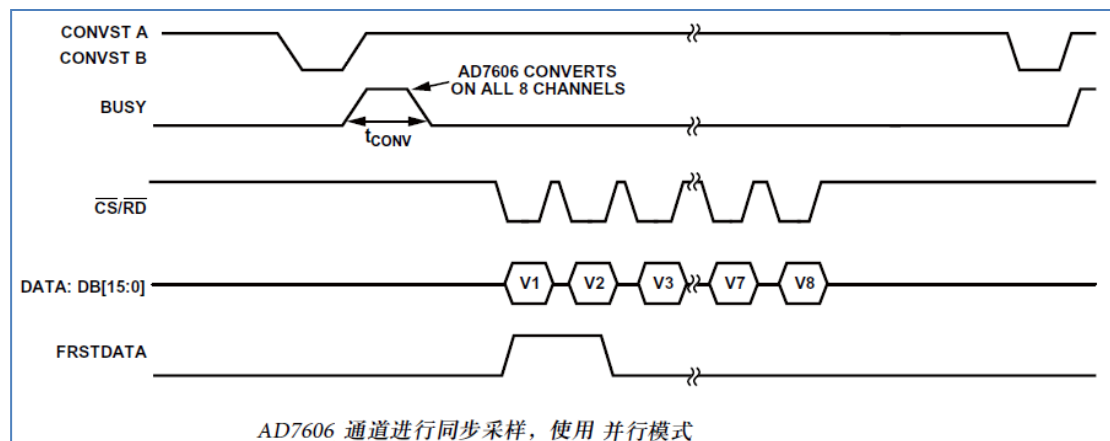
AD7606 是一款集成式 8 通道同步采样数据采集系统，片内集成输入放大器、过压保护电路、二阶模拟抗混叠滤波器、模拟多路复用器、16 位 200 kSPS SAR ADC 和一个数字滤波器, 2.5 V 基准电压源、基准电压缓冲以及高速串行和

AD7606 采用+5V 单电源供电, 可以处理 $\pm 10\text{V}$ 和 $\pm 5\text{V}$ 真双极性输入信号, 同时所有通道均以高达 200KSPS 的吞吐速率采样。输入钳位保护电路可以耐受最高达 $\pm 16.5\text{V}$ 的电压。

AD7606 抗混叠滤波器的 3dB 截至频率为 22kHz; 当采样速率为 200kSPS 时, 它具有 40dB 抗混叠抑制特性。灵活的数字滤波器采用引脚驱动, 可以改善信噪比(SNR), 并降低 3dB 带宽。



五、AD7606时序图



AD7606 可以对所有 8 路的模拟输入通道进行同步采样。当两个 CONVST 引脚(CONVSTA 和 CONVSTB)连在一起时，所有通道同步采样。此共用 CONVST 信号的上升沿启动对所有模拟输入通道的同步采样(V1 至 V8)。

AD7606 内置一个片内振荡器用于转换。所有 ADC 通道的转换时间为 t_{CONV} 。BUSY 信号告知用户正在进行转换，因此当施加 CONVST 上升沿时，BUSY 变为逻辑高电平，在整个转换过程结束时变成低电平。BUSY 信号下降沿用来使所有八个采样保持放大器返回跟踪模式。BUSY 下降沿还表示，现在可以从并行总线 DB[15:0]读取 8 个通道的数据。

六、AD7606配置

在 AN706 8 通道的 AD 模块硬件电路设计中，我们对 AD7606 的 3 个配置 Pin 脚通过加上拉或下拉电阻来设置 AD7606 的工作模式。

1. AD7606 这款芯片支持外部基准电压输入或内部基准电压。如果使用外部基准电压，芯片的 REFIN/REFOUT 需要外接一个 2.5V 的基准源。如果使用内部的基准电压。REFIN/REFOUT 引脚为 2.5V 的内部基准电压输出。REF SELECT 引脚用于选择内部基准电压或外部基准电压。在本模块中，因为考虑到 AD7606 的内部基准电压的精度也非常高(2.49V~2.505V)，所以电路设计选择使用了内部的基准电压。

Pin 脚名	设置电平	说明
REF SELECT	高电平	使用内部的基准电压 2.5V

2. AD7606 的 AD 转换数据采集可以采用并行模式或者串行模式，用户可以通过设置 PAR/SER/BYTE SEL 引脚电平来设置通信的模式。我们在设计的时候

候，选择并行模式读取 AD7606 的 AD 数据。

<i>Pin 脚名</i>	<i>设置电平</i>	<i>说明</i>
PAR/SER/BYTE SEL	低电平	选择并行接口

3. AD7606 的 AD 模拟信号的输入范围可以设置为 $\pm 5V$ 或者是 $\pm 10V$ ，当设置 $\pm 5V$ 输入范围时， $1LSB=152.58\mu V$ ；当设置 $\pm 10V$ 输入范围时， $1LSB=305.175\mu V$ 。用户可以通过设置 RANGE 引脚电平来设置模拟输入电压的范围。我们在设计的时候，选择 $\pm 5V$ 的模拟电压输入范围。

<i>Pin 脚名</i>	<i>设置电平</i>	<i>说明</i>
RANGE	低电平	模拟信号输入范围选择： $\pm 5V$

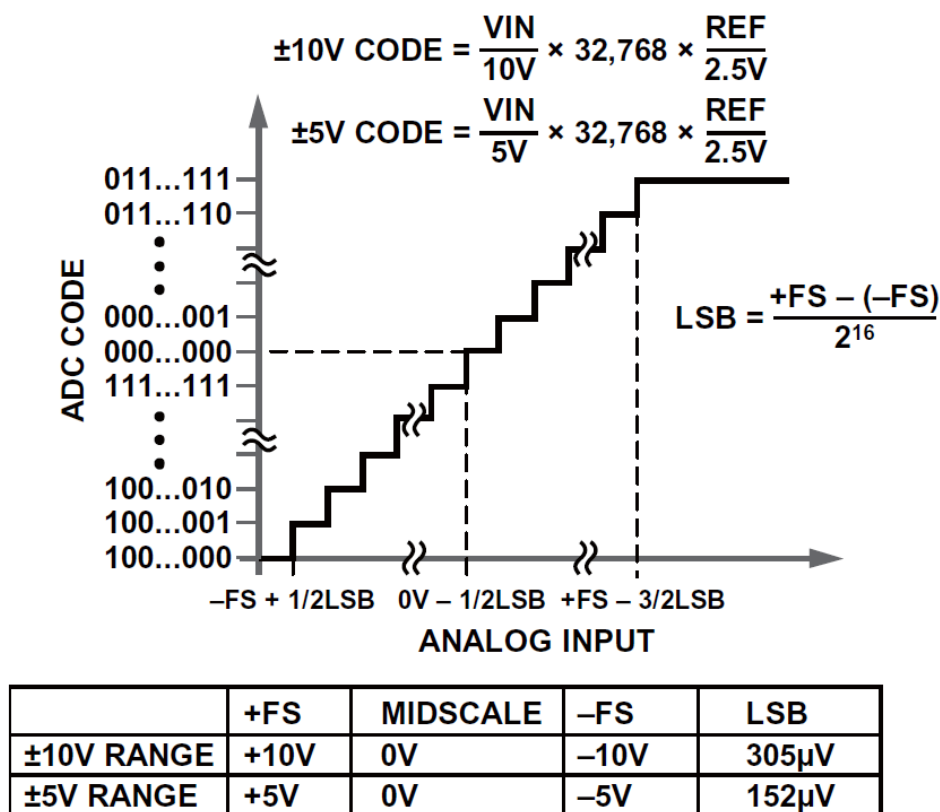
4. AD7606 内置一个可选的数字一阶 sinc 滤波器，在使用较低吞吐率或需要更高信噪比的应用中，应使用滤波器。数字滤波器的过采样倍率由过采样引脚 OS[2:0]控制。下表提供了用来选择不同过采样倍率的过采样位解码。

表9. 过采样位解码						
OS[2:0]	过采样倍率	5 V范围 SNR(dB)	10 V范围 SNR(dB)	5 V范围 3 dB带宽 (kHz)	10 V范围 3 dB带宽 (kHz)	最大吞吐量 CONVST 频率 (kHz)
000	No OS	89	90	15	22	200
001	2	91.2	92	15	22	100
010	4	92.6	93.6	13.7	18.5	50
011	8	94.2	95	10.3	11.9	25
100	16	95.5	96	6	6	12.5
101	32	96.4	96.7	3	3	6.25
110	64	96.9	97	1.5	1.5	3.125
111	无效					

在 AN706 模块的硬件设计中，OS[2:0] 已经引到外部的接口中，FPGA 或 CPU 可以通过控制 OS[2:0]的管脚电平来选择是否使用滤波器，以达到更高的测量精度。

七、 AD7606 AD转换

AD7606 的输出编码方式为二进制补码。所设计的码转换在连续 LSB 整数的中间(既 $1/2LSB$ 和 $3/2LSB$)进行。AD7606 的 LSB 大小为 $FSR/65536$ 。AD7606 的理想传递特性如下图所示：



八、接口定义 (PCB上带方框的引脚为1脚)

引脚	内容	备注	引脚	内容	备注
1	GND	地	2	VCC	+5V
3	OS1	过采样选择	4	OS0	过采样选择
5	CONVSTAB	数据转换	6	OS2	过采样选择
7	RD	数据读	8	RESET	复位
9	BUSY	数据转换忙	10	CS	数据读片选
11			12	FIRSTDATA	第一个数据
13			14		
15	DB0	AD 数据总线	16	DB1	AD 数据总线
17	DB2	AD 数据总线	18	DB3	AD 数据总线
19	DB4	AD 数据总线	20	DB5	AD 数据总线
21	DB6	AD 数据总线	22	DB7	AD 数据总线
23	DB8	AD 数据总线	24	DB9	AD 数据总线
25	DB10	AD 数据总线	26	DB11	AD 数据总线

27	DB12	AD 数据总线	28	DB13	AD 数据总线
29	DB14	AD 数据总线	30	DB15	AD 数据总线
31			32		
33			34		
35			36		
37	GND	地	38	GND	地
39	D3V3	3.3V	40	D3V3	3.3V

九、AD实验操作步骤

1. 首先，将 AD 模块与 FPGA 黑金开发板的 34 针标准扩展口相连接（在开发板断电情况下）。
2. 将您的信号源与 AD 输入接口相连（注：AD 口输入范围：-5V~+5V）。
3. 利用 Quartus II 或 ISE 软件，将程序下载到 FPGA 中（测试程序在我们论坛中可以下载）。
4. 打开串口调试助手工具，设置串口的通信波特率如下。

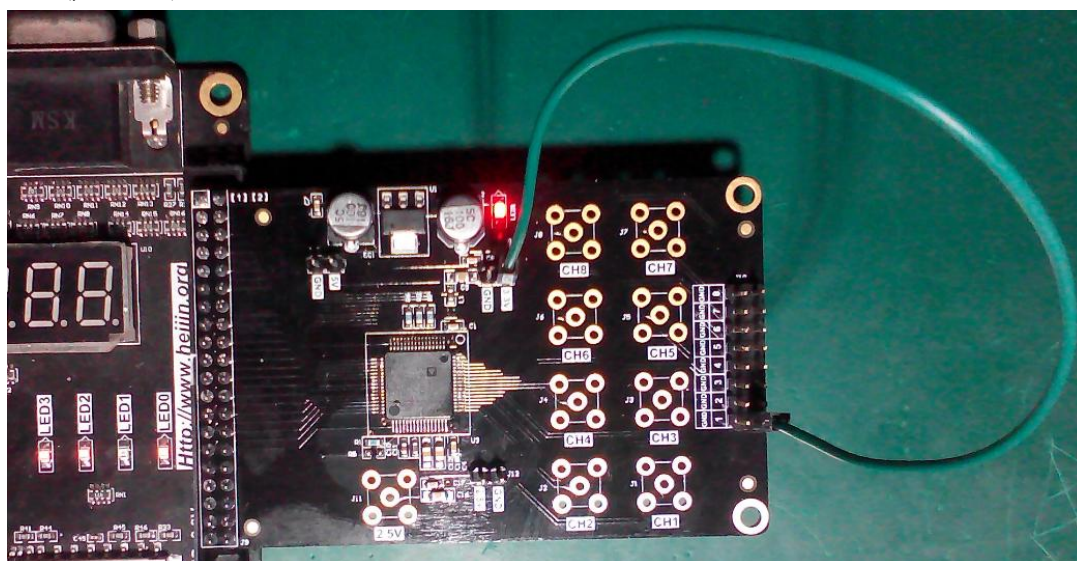


5. 串口通信里会出现 AN706 AD 模块的 8 路信号输入的电压值。（因为 8 路数据在串口调试助手的一行中显示，我们需要把界面拉大一些。

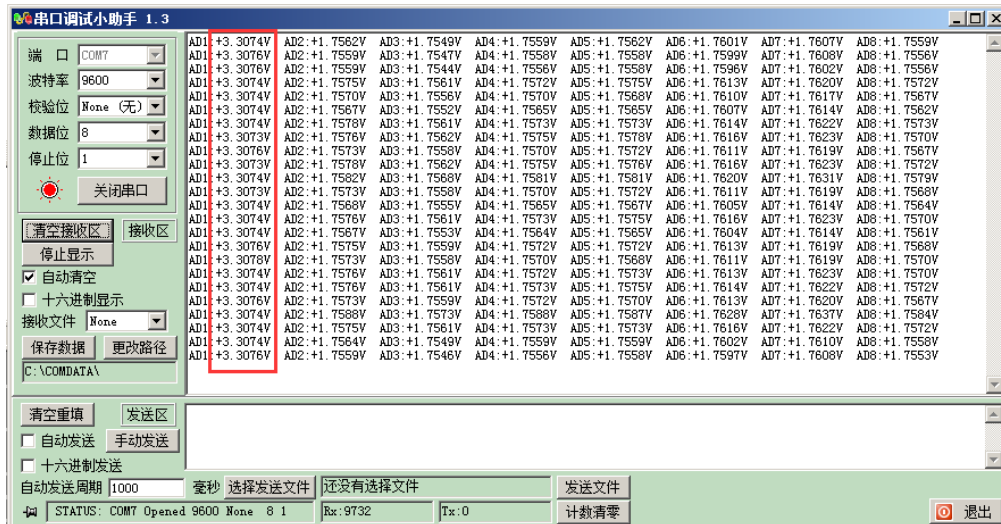


以上的数据为 8 路没有信号输入的数据，因为 AD 信号输入处于悬空的状态，AD 转换输出的数据为 1.75V 左右。

示例：如果我们把通道 1 的输入和 AN706 模块上的 3.3V 测试针用杜邦线相连来测试模块上 3.3V 的电压。



这时串口界面上显示 AD1 的测量数据为+3.3074 左右。



十、 AD 测量精度

通过外加电压和高精度的电压表的测量比较，AD706 的实际测量精度在 - 5 V ~ + 5 V 电压输入范围之内高达 0.5mV 以内。

下表为我们 8 个通道对四个模拟电压的测试结果，第一列基准电压为高精度数字万用表测量的数据，后面 8 列为 AN706 的 AD 模块测量的结果。

基准(mV)	CH1测量值 (mV)	CH2测量值 (mV)	CH3测量值 (mV)	CH4测量值 (mV)	CH5测量值 (mV)	CH6测量值 (mV)	CH7测量值 (mV)	CH8测量值 (mV)
64	63.7	64.2	64	63.7	63.7	63.6	64.5	63.3
1542.6	1542.9	1543.2	1543.4	1543.1	1543.1	1543.0	1543.8	1542.6
3050	3050.9	3050.3	3051.6	3050.6	3050.3	3050.9	3051.3	3050
4528.7	4529.2	4529.8	4530.6	4530	4529.7	4530.1	4530.4	4529.1

在本测试例程，尚未使用过采样倍率使能过滤器来提高 AD 的精度，对于想进一步提高采样的精度的用户而对采样的速度要求不高的情况下，可以在程序里采用设置过采样倍率的方法。

十一、 AD 测试程序说明

以下为对 AD 测试程序中的每个 verilog 程序的思路说简单的说明，用户也可以具体参考代码里的备注说明来理解。

1. 顶层程序：ad706_test.v

定义 FPGA 和 AN706 模块及串口接收发送的信号输入输出，实例化 3 个子程序(ad7606.v, volt_cal.v 和 uart.v)。

2. AD 数据采集程序：ad7606.v

根据 AD7606 的时序，采样 8 路模拟信号 AD 转换后的 16bit 的数据。程序先发送 CONVSTAB 信号给 AD7606 启动 AD 数据转换，等待 Busy 信号为低后依次读取 AD 通道 1 到通道 1 的数据。

3. AD 数据的电压转换程序：volt_cal.v

程序把从 ad7606.v 采集来的 16bit 的数据，Bit[15]转换为正负符号，Bit[14:0]先通过以下的公式转换成电压值，再把十六进制的电压值转换成 20 位 BCD 码。

$$\text{AD 电压换算(1 LSB)} = 5V / 32758 = 0.15mV$$

4. 串口发送程序：uart.v

定时通过 uart 发送 8 路的电压数据到 PC，串口的发送时钟通过 50Mhz 的分频得到，发送的波特率为 9600bps。