



Reloj Digital con VGA

Diseño Digital VLSI

Edgar Daniel Barcenas Martinez

MI Rafael Prieto Melendez

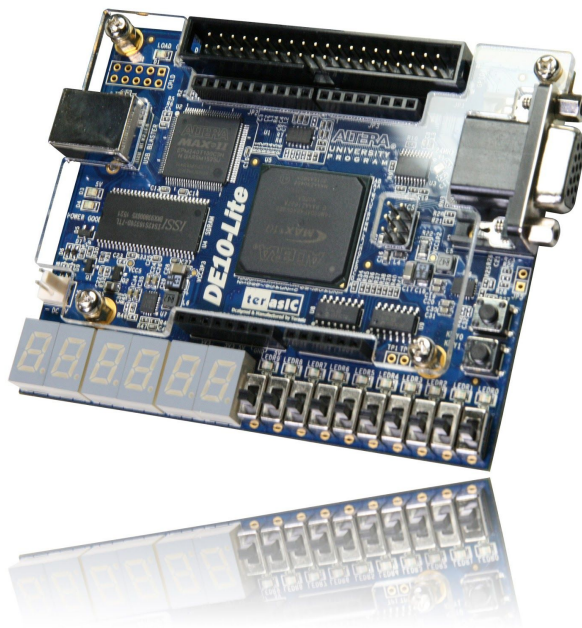
Grupo:4

2019-1

Introducción:

El problema a resolver es implementar un reloj digital que se visualice en una pantalla a través del cable VGA. Como proyecto final he decido utilizar los conceptos aprendidos en la Práctica 1 y en la práctica 11 con la finalidad de implementar un reloj digital en la pantalla con el motivo de mostrar mis conocimientos adquiridos durante el transcurso del semestre en la materia de diseño digital VLSI.

Material Utilizado:

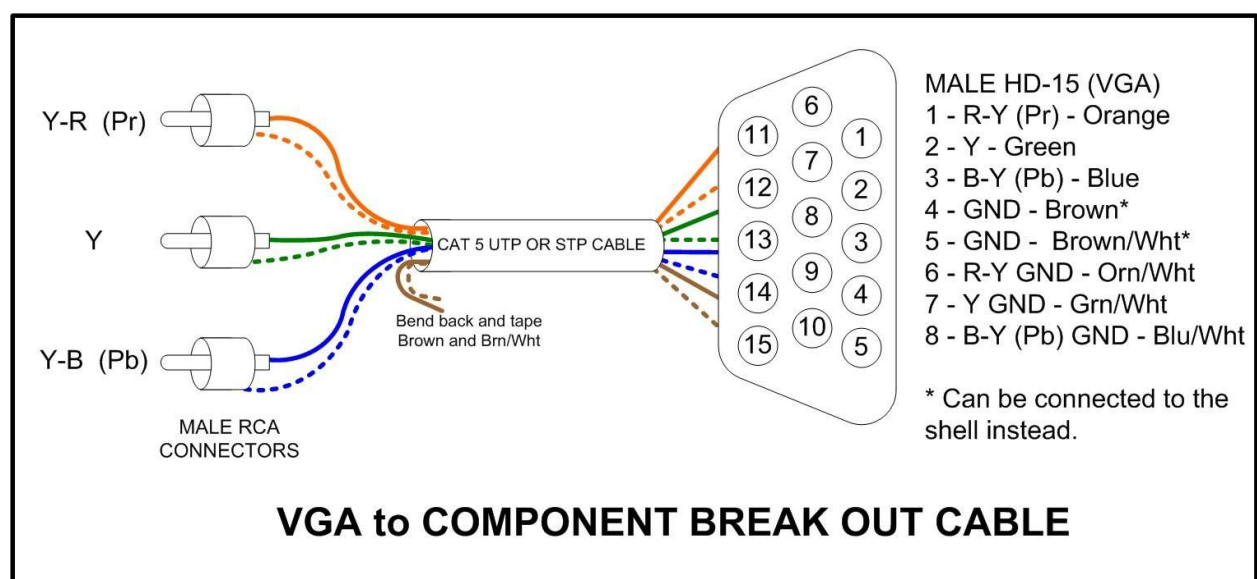


Las matrices programables de la puerta de campo (FPGA), en la tecnología de hoy, son alternativas confiables a los microcontroladores. Se utilizan para describir el hardware, en lugar de programar un microcontrolador. Puesto que describen un hardware y no tienen un sistema secuencial de la instrucción, proporcionan la operación paralela en el prototipo del sistema. La operación paralela proporciona más velocidad. Puesto que son rápidos, son ampliamente utilizados en usos del DSP como el vídeo y el proceso sano, junto con los usos militares del

autobús que requieren alta velocidad. Las virutas de FPGA se describen con HDL (idiomas de la descripción del hardware). Dos de los ejemplos más comunes de las lenguas HDL son VHDL y Verilog HDL. En este trabajo, utilizamos el lenguaje VHDL, que cuenta con bibliotecas compatibles con IEEE y orientada a objetos, con el fin de implementar dos grandes relojes digitales usando video Graphics array (VGA). En las aplicaciones de vídeo, VGA juega un papel importante en mostrar el vídeo procesado o incluso mostrar una interfaz. Con este proyecto diseñamos un Introducion.

Video Graphics array (VGA) se refiere específicamente al hardware de pantalla introducido por primera vez con la línea de ordenadores PS/2 de IBM en 1987, pero a través de su adopción generalizada también ha llegado a significar ya sea un estándar de visualización de computadora modulada de amplitud, el 15-pin D'Subminiature conector VGA o la resolución 640x480 sí mismo [2]. VGA fue el último estándar de gráficos de IBM en el que la mayoría de los fabricantes de clones de PC se conformaron, convirtiéndolo en el denominador común más bajo que prácticamente todos los hardware de gráficos de PC post-1990 se puede esperar que implementen. Fue seguido oficialmente por el estándar de IBM Extended Graphics array (XGA), pero fue reemplazado efectivamente por numerosas extensiones ligeramente diferentes a VGA hechas por fabricantes de clones, conocido colectivamente como Super VGA [2].

Hoy, el interfaz análogo del VGA se utiliza para el vídeo de la alta definición, incluyendo resoluciones de 1080p y más arriba. Mientras que la anchura de banda de la transmisión del VGA es bastante alta apoyar incluso una reproducción más alta de la resolución, puede haber degradación de la calidad del cuadro dependiendo de calidad y de longitud del cable. Lo perceptible que es esta degradación depende de la vista del individuo y de la pantalla, aunque se nota más cuando se cambia a y desde entradas digitales como HDMI o DVI [2]. En la aplicación, las señales H-SYNC y V-SYNC definen la posición horizontal y vertical del píxel, mientras que las señales rojo, verde y azul se utilizan para crear color en el píxel seleccionado. La clavija de un conector VGA se indica en la Fig 2.

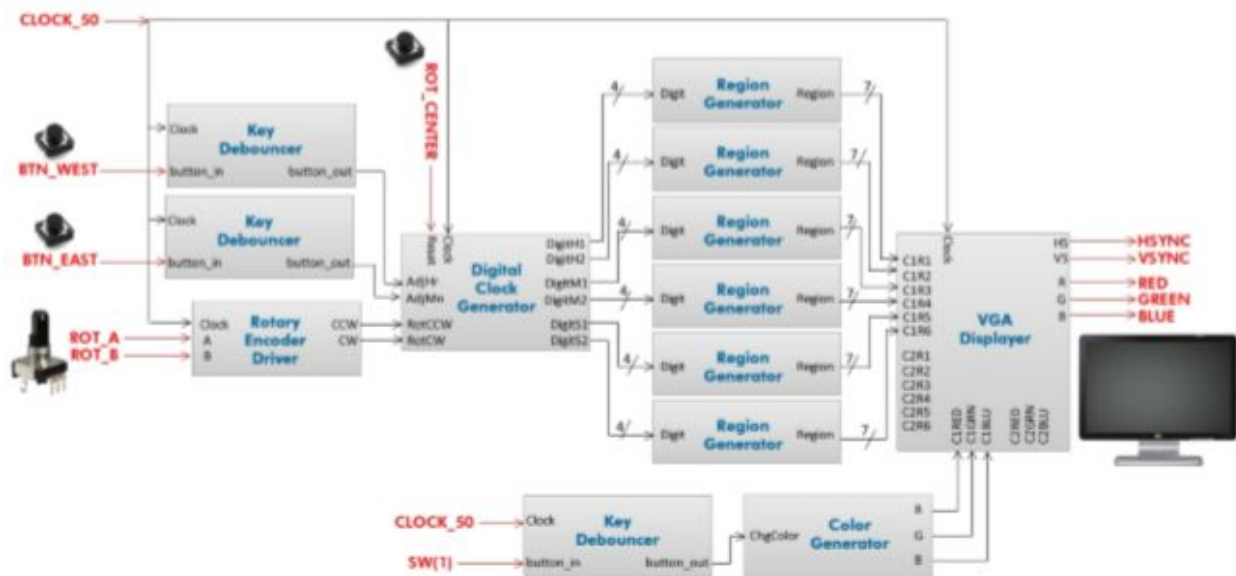


Descripción del proyecto a desarrollar:

El proyecto consiste en generar un reloj digital en un monitor, la imagen llega a través de un cable VGA. El reloj digital contará con una señal de reloj, un push button para aumentar los minutos, un push button para aumentar las horas, un Switch para reiniciar el reloj, un switch para cambiar de color el reloj.

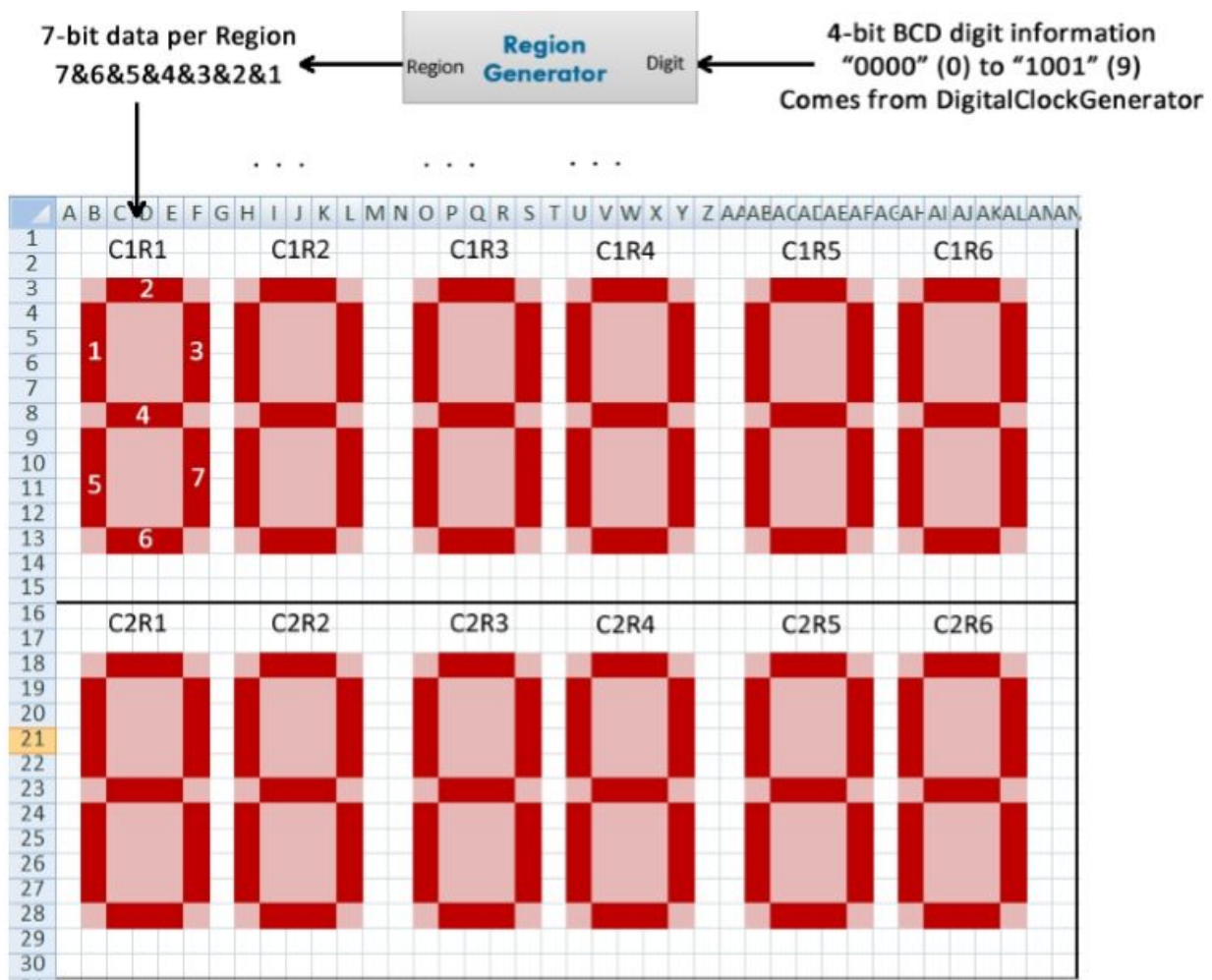
Desarrollo del proyecto:

Durante la consideración del diseño del sistema, se diseñan las estructuras separadas de la entidad para cada módulo funcional. Esto nos permite depurar el código fácilmente usando bancos de pruebas para entidades separadas. El diagrama de sistema diseñado del bloque (con clock1 conectado) se da abajo



La figura muestra solo una instancia de Digital Clock Generator conectado a la región correspondiente del módulo VGA Displayer. RotaryEncoderDriver es la entidad que impulsa el codificador rotatorio y detecta los bordes ascendentes y descendentes de los canales A y B para emitir si la rotación es en el sentido de las agujas del reloj, en sentido contrario a las agujas del reloj o si no hay ninguna rotación. Cuando se pulsa un botón de ajuste, el codificador giratorio se activa hasta que se presiona de nuevo el mismo botón. Esto permite a los usuarios utilizar 4 botones de configuración y un codificador rotatorio para ajustar los dos relojes. DigitalClockGenerator es la entidad que obtiene los botones de ajuste y el codificador rotatorio junto con el reloj del sistema de 50MHz para crear 6 dígitos para el reloj (hora de 2 dígitos,

minuto de 2 dígitos, segundos de 2 dígitos). La forma en que DigitalClockGenerator crea el reloj es que está diseñado para tener un divisor de reloj que es un contador de 1 segundo. El registro de "minutos" se incrementa cuando el registro de "segundos" llega a 59. Del mismo modo, el registro de "horas" se incrementa hasta 23 cuando el registro de "minutos" llega a 59. También hay registros de dígitos separados de estos registros que se utilizan para la interfaz directa a Los bloques de RegionGenerator. La salida de dígitos de 4 bits de DigitClockGenerator se encuentra esencialmente entre "0000" (0) y "1001" (9) que muestra qué número es el dígito correspondiente. Estas informaciones de dígitos se someten a un decodificador que se llama RegionGenerator. El RegionGenerator crea un dato de 7 bits que consiste en las regiones que construyen un patrón numérico de 7 segmentos, que se muestra en la Figura 6.



En la Fig. 6, la simulación de los bloques de píxeles se realiza en Microsoft Excel. En esta simulación, cada bloque cuadrado se considera que es de 16 píxeles, lo que hace que la distancia horizontal sea de 640 píxeles, y la distancia vertical de 480 píxeles. Se ve que la pantalla debe tener información de 12 dígitos (6 para el reloj # 1 y 6 para el reloj # 2)

proveniente de los bloques de RegionGenerator, de su entidad correspondiente de DigitalClockGenerator. Uno de los bloques más importantes del sistema que muestra toda la información es el bloque VGADisplayer. Este bloque toma información de 12 dígitos (en información de región de 7 bits) junto con señales de color R, G, B para cada uno de los relojes. El bloque ColorGenerator está diseñado para ser una máquina de estado básica que proporciona un modo de color diferente cada vez que se presiona el botón ChngColor. El bloque VGADisplayer se ha incorporado en el código del controlador VGA clásico escrito en VHDL, que crea contadores para las señales hsync y vsync para aplicar los valores R, G, B cuando se alcanza el bloque de píxeles deseado; Utilizando 25MHz de reloj en el proceso. Para mostrar los dígitos, los 12 dígitos se escriben en matrices y se indexan a través de una señal llamada digIn. El siguiente proceso determina si se alcanza la sección deseada de la pantalla en términos de hsync. y los contadores VSYNC y la señal digIn correspondiente (0 a 12) se produce en consecuencia.

Presentación del prototipo resultante, mostrando su forma de operación

Conclusiones