



UNIVERSIDADE FEDERAL DO CEARÁ  
CAMPUS DE CRATEÚS

### CIRCUITOS DIGITAIS 2020.2

#### Lista 02 – Mintermos e Maxtermos, Latches, Flip-Flops e Leitura de Datasheets

Prof. Marciel Barros

1. Minimize as expressões abaixo usando para tal o diagrama de Veitch-Karnaugh:

a.  $\bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}C\bar{D} + \bar{A}\bar{B}CD + A\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D$

b.  $(\bar{A}\bar{B}C) + (\bar{A}BC) + (\bar{A}B\bar{C}) + (ABC) + (AB\bar{C})$

c.  $(\bar{A}\bar{B}\bar{C}\bar{D}) + (\bar{A}B\bar{C}\bar{D})$

d.  $\overline{ABCD} + \overline{CD} + \overline{AB}$

2. Represente os itens (a) a (d) da questão 1 na forma canônica de:

a. Soma de produtos (mintermos)  $\Sigma m$ ;

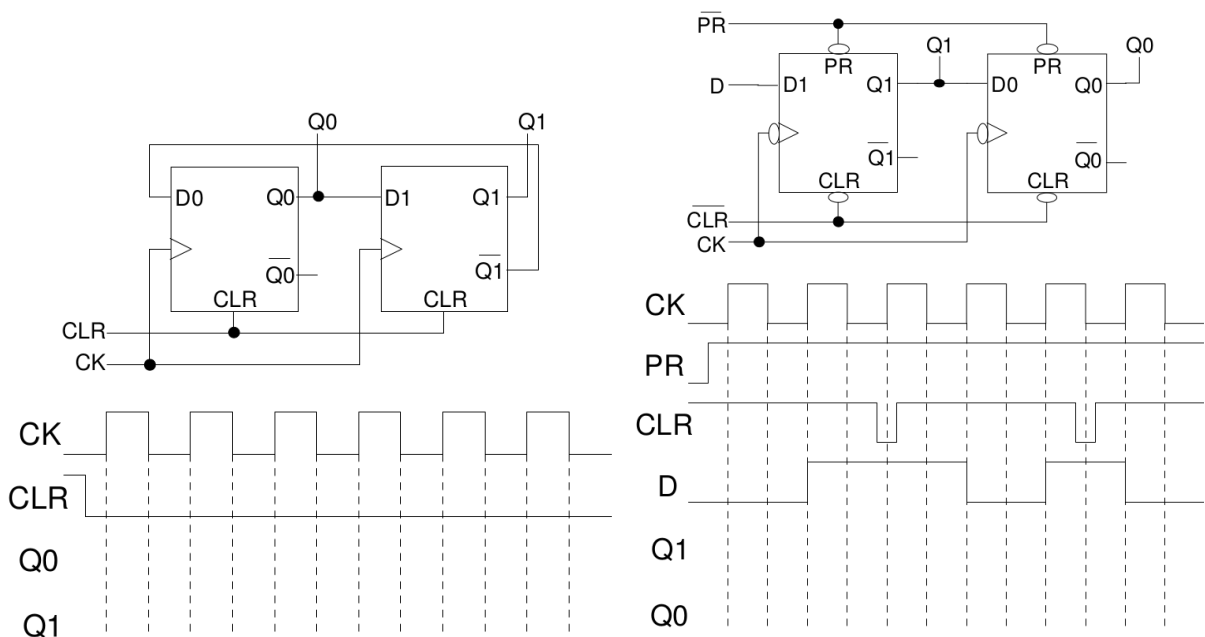
b. Produto de somas (maxtermos)  $\prod M$ ;

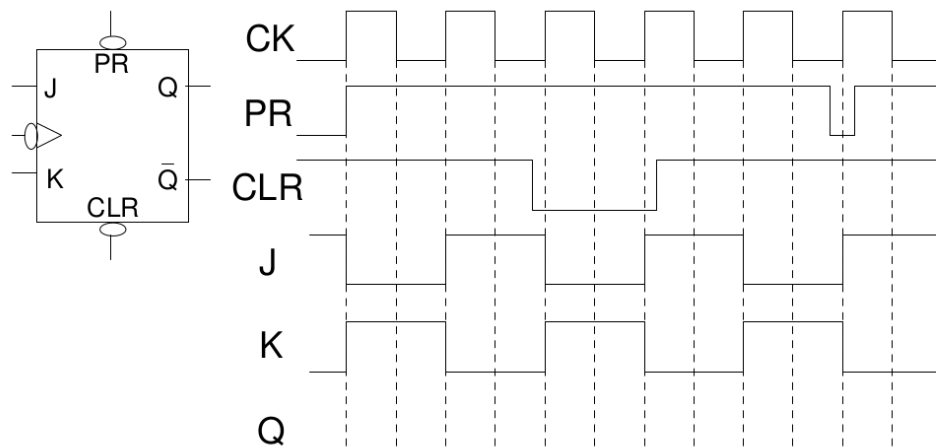
3. Dada a expressão lógica a seguir:

$$(A \cdot B) + B \cdot \bar{C} + \overline{(C \cdot D)}$$

Represente o mapa de Karnaugh correspondente ao circuito e implemente o circuito utilizando portas lógicas.

4. Para o circuito da figura abaixo, desenhe as formas de onda de saída em função dos sinais aplicados:

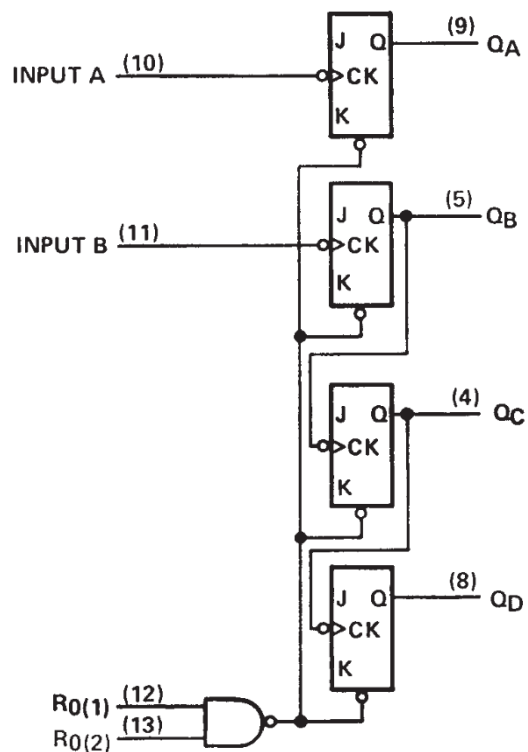




5. O circuito SN74LS293 implementa um contador de 4 bits, conforme tabela de contagem e diagrama lógico a seguir. Utilize dois circuitos flip-flops JK SN74LS73A e um circuito NAND SN74HC00 para implementar um SN74LS293. Exiba detalhadamente o diagrama de montagem de entradas e saídas (alimentação, chaves e leds).

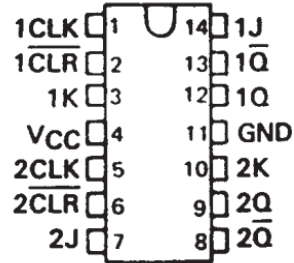
**'293, 'LS293  
COUNT SEQUENCE**  
(See Note C)

COUNT	OUTPUT			
	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H



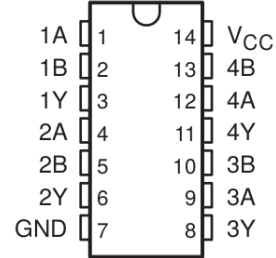
**SN5473, SN54LS73A . . . J OR W PACKAGE**  
**SN7473 . . . N PACKAGE**  
**SN74LS73A . . . D OR N PACKAGE**

(TOP VIEW)



**SN5400 . . . J PACKAGE**  
**SN54LS00, SN54S00 . . . J OR W PACKAGE**  
**SN7400, SN74S00 . . . D, N, OR NS PACKAGE**  
**SN74LS00 . . . D, DB, N, OR NS PACKAGE**

(TOP VIEW)



6. Com base no Datasheet do circuito [SN74HC74](#) (dois flip-flops tipo D), determine: (OBS: considere  $V_{CC} = 5V$ )
  - a. Seu atraso de propagação;
  - b. Tempo de setup e tempo de hold;
  - c. Clock máximo;
  - d. Largura mínima de pulso;
7. Compare os valores obtidos na questão anterior com os parâmetros do circuito [SN74S74](#).