**ANTEPROYECTO DEL**

**TRABAJO DE FIN DE GRADO**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **INFORMACIÓN GENERAL** | | | | | |
| **Alumno/a** | Daniel Martín Millet | | | | |
| **Titulación:** | Ingeniería de Computadores | | | | |
| **Tutor/es:** | Sonia González Navarro  Francisco Javier Corbera Peña | | | | |
| **Título** | Librería para el diseño de procesadores sobre FPGA con fines docentes | | | | |
| **Subtítulo** *(solo si en grupo)* |  | | | | |
| **Título en inglés** | Library to implement processor on FPGA for teaching purposes | | | | |
| **Subtítulo en inglés** *(solo si en grupo)* |  | | | | |
| **Trabajo en grupo:** | **Sí** |  | **No** | X |  |
| **Otros integrantes del grupo:** |  | | | | |

|  |
| --- |
| **INTRODUCCIÓN** |
| *Contextualización del problema a resolver. Describir claramente de dónde surge la necesidad de este TFG y el dominio de aplicación.En caso de que el TFG se base en trabajos previos, debe aclararse cuáles son las aportaciones del TFG.* |
| En estos últimos años, los profesores del departamento de Arquitectura de Computadores, sobre todo los implicados en la docencia de las asignaturas Tecnología de Computadores y Estructura de Computadores, han intentado hacer más atractivas estas asignaturas a los estudiantes, ya que la motivación en el alumnado por este tipo de asignaturas centradas en el hardware es bastante baja. En este sentido, en dicho departamento, se han venido desarrollando diversos proyectos de innovación educativa enfocados a aumentar esta motivación y conseguir que los estudiantes afronten estas asignaturas con mayor ilusión.  Una de las acciones más exitosas en este sentido fue cambiar las prácticas de dichas asignaturas, basadas mayoritariamente en simuladores, para realizarlas en la plataforma Raspberry Pi, una plataforma que despierta el interés de los alumnos ya que está basada en componentes actuales (procesador ARM similar al que utilizan la mayoría de los móviles actuales). A esta plataforma se le añadió una placa de expansión con leds, altavoz y pulsadores, de manera que las prácticas de los alumnos son mucho más visibles e interactivas al tener que generar secuencias de luces, música, interacción al pulsar botones, etc. Los resultados de este cambio han sido muy positivos ya que se ha podido comprobar que la mayoría de los alumnos afrontaban las prácticas con una actitud mucho más positiva, muchos de ellos incluso comprándose su propio hardware para hacer estas prácticas y para sus propios proyectos.  Sin embargo, en la asignatura de Tecnología de Computadores, tiene además otro tipo de prácticas centrada en el diseño hardware, en concreto en el diseño de un procesador muy simple. Obviamente, este diseño hardware se ha tenido que hacer siempre con un simulador, con lo que los profesores de la asignatura se encuentran con problemas similares a la hora de motivar al alumno, que ve este tipo de prácticas muy abstractas y alejadas de la realidad.  En este sentido, últimamente están surgiendo proyectos denominados de “Hardware Libre” que consisten en la utilización de FPGAs desde el lado del *opensource*, de forma que se pueden obtener placas con FPGAs y diversos dispositivos de entrada/salida, a precios muy bajos y que se pueden programar con herramientas visuales y de software libre. Estas placas pueden suponer una plataforma idónea para el diseño de nuestros propios proyectos hardware. Con la idea de intentar ver si es posible cambiar las prácticas de diseño del procesador de la asignatura de Tecnología de Computadores, el departamento de Arquitectura de Computadores ha comprado unas cuantas placas ICEZUM Alhambra que llevan integrada una FPGA simple y entre las entradas salidas dispone de leds y pulsadores.  La idea de este trabajo fin de grado sería estudiar la viabilidad de realizar las prácticas de diseño de un procesador simple de la asignatura de Tecnología de Computadores con esta nueva placa, haciéndolas más atractivas para los estudiantes. |

|  |
| --- |
| **OBJETIVOS** |
| *Descripción detallada de en qué consistirá el TFG. En caso de que el objeto principal del TFG sea el desarrollo de software, además de los objetivos generalesdeben describirse sus funcionalidades a alto nivel.* |
| El TFG tiene tres objetivos fundamentales.  El primer objetivo de este TFG es estudiar la viabilidad de la realización de las prácticas de diseño de un procesador simple de la asignatura de Tecnología de Computadores utilizando una tarjeta FPGA de Hardware Libre (ICEZUM Alhambra).  El segundo es incluir nuevas instrucciones en el diseño del procesador (hasta ahora no implementadas), que hagan uso de las entradas (pulsadores) y salidas (leds) disponibles en la placa, además de diseñar e implementar en la librería los elementos hardware necesarios en el procesador para interactuar con dichas entradas/salidas.  El último objetivo de este TFG será el estudio e implementación de elementos que permitan la depuración del diseño. Al utilizar hardware real habrá que diseñar elementos que se puedan introducir en el procesador, a modo de sondas, y que muestren información de lo que está sucediendo dentro del diseño y que se comunique con el software que se ejecute en el ordenador, de forma que el estudiante pueda depurar fácilmente su diseño. |

|  |
| --- |
| **ENTREGABLES** |
| *Listado de resultados que generará el TFG (aplicaciones, estudios, manuales, etc.)* |
| Software utilizado (con sus mejoras en caso de que se hayan realizado). |
| Conjunto de códigos utilizados en el diseño del procesador y todos sus componentes. |
| Manual de uso de la aplicación. |

|  |
| --- |
| **MÉTODOS Y FASES DE TRABAJO** |
| **METODOLOGÍA:** |
| *Descripción de la metodología empleada en el desarrollo del TFG. Especificar cómo se va a desarrollar. Concretar si se trata de alguna metodología existente y, en caso contrario, describir y justificar adecuadamente los métodos que se aplicarán.* |
| Este TFG seguirá una metodología incremental a través de la cual se irán abordando uno a uno las funcionalidades descritas en cada una de las fases del trabajo. Además se realizará una supervisión periódica cada dos semanas donde se verificará la evolución del trabajo. |
| **FASES DE TRABAJO:** |
| *Enumeración y breve descripción de las fases de trabajo en las que consistirá el TFG.* |
| 1. Estudio de la placa ICEZUM Alhambra y del software libre *icestrom* que permite su programación. 2. Estudio del lenguaje Verilog que se utilizará para el diseño de los elementos básicos del procesador. 3. Estudio del diseño del procesador implementado en las prácticas de la asignatura de Tecnología de Computadores. 4. Modificación del diseño del procesador con la inclusión de instrucciones que hagan uso de las entradas/salidas de la placa 5. Implementación de los elementos básicos del procesador con Verilog y creación de una liberaría para el software *icestrom*. 6. Diseño, implementación y prueba del nuevo procesador y las nuevas instrucciones en la FPGA. 7. Diseño, implementación y prueba de elementos que permitan la depuración y la ejecución paso a paso en el procesador implementado en la FPGA. 8. Diseño de un programa de prueba para el procesador que haga uso de las instrucciones de entrada/salida vistoso y atractivo para los estudiantes. 9. Redacción de la documentación para el uso de los elementos de la librería y para la depuración/ejecución paso a paso. 10. Redacción de la memoria del TFG. |
| **TEMPORIZACIÓN:** |
| *La siguiente tabla deberá contener una fila por cada una de las fases enumeradas en la sección anterior. En caso de tratarse de un trabajo en grupo, se añadirá una columna HORAS por cada miembro del equipo. Debe especificarse claramente el número de horas dedicado por cada alumno/a y la suma de horas individual deberá ser también de 296.* |
| |  |  | | --- | --- | | **FASE** | **HORAS** | | *Nombre Apellidos* | | Estudio de la placa ICEZUM | **10** | | Estudio del lenguaje Verilog | **11** | | Estudio del diseño del procesador | **10** | | Inclusión de instrucciones de I/O | **50** | | Creación liberaría para *icestrom* | **75** | | Verificación del procesador | **10** | | Diseño, implementación y prueba de elementos que permitan la depuración/ejecución paso a paso | **75** | | Diseño de un programa de prueba | **15** | | Redacción documentación de la librería y depuración/ejecución paso a paso | **15** | | Redacción de la memoria del TFG | **25** | |  | **296** | |

|  |
| --- |
| **ENTORNO TECNOLÓGICO** |
| **TECNOLOGÍAS EMPLEADAS:** |
| *Enumeración de las tecnologías utilizadas (lenguajes de programación, frameworks, sistemas gestores de bases de datos, etc.) en el desarrollo del TFG.* |
| Verilog, Ensamblador y C/C++ |
|  |
| **RECURSOS SOFTWARE Y HARDWARE:** |
| *Listado de dispositivos (placas de desarrollo, microcontroladores, procesadores, sensores, robots, etc.) o software (IDE, editores, etc.) empleados en el desarrollo del TFG.* |
| FPGA Libre Alhambra – Placa de desarrollo |
| SL IcarusVerilog – Software |
| Atom - Software |

|  |
| --- |
| **REFERENCIAS** |
| *Listado de referencias (libros, páginas web, etc.)* |
| Computer Organization and design - The hardware/software interface ARM EDITION |
| Digital Design and Computer Architecture ARM Edition |
| Sistemas Embebidos en FPGA |
| https://github.com/FPGAwars |
| https://github.com/FPGAwars/icezum |
| https://www.doulos.com/knowhow/verilog\_designers\_guide/ |
| http://www.asic-world.com/verilog/veritut.html |