

Computador Digital

HARDWARE:

Placas e fonte de alimentação

Circuitos Integrados

PORTAS LÓGICAS (nosso curso)

Transistores

Álgebra Booleana

Circuitos digitais são projetados, simplificados e têm seus comportamentos analisados, segundo a disciplina matemática chamada como Álgebra Booleana.

-1854 George Boole publicou os princípios básicos;

-1938 Claude Shannon, em sua tese de mestrado, sugeriu e mostrou que a álgebra de Boole poderia ser utilizada na solução e simplificação de circuitos chaveamento;

Embora ao longo do tempo surgiram técnicas mais modernas de simplificação de projetos de circuitos digitais. A álgebra booleana, seus postulados e outras identidades é a forma inicial, mais divulgada para descrever funções lógicas e simplificações de circuitos digitais.

Uma Álgebra Booleana

Faz uso de variáveis e operações lógicas ;

Operações lógicas básicas:

- Sejam A, B e C, variáveis booleanas e só podem assumir valores verdadeiro e falso (V e F);

exemplos de operações e expressões (equações) :

$C = A \text{ AND } B$

$A = A \text{ OR } B$

$B = \text{NOT } (A);$

Em eletrônica digital:

$V \rightarrow \text{nível lógico "1"} ;$

$F \rightarrow \text{nível lógico "0"} ;$

Operadores Booleanos

| Entrada | entrada | | | | | | |
|---------|---------|--------|---------|--------|---------|----------|---------|
| A | B | not(A) | A AND B | A OR B | A XOR B | A NAND B | A NOR B |
| 0 | 0 | 1 | 0 | 0 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 | 1 | 1 | 0 |
| 1 | 1 | 0 | 1 | 1 | 0 | 0 | 0 |

$$A \text{ NAND } B = \text{NOT} (A \text{ AND } B) = \overline{A \cdot B} = \overline{AB}$$

$$A \text{ NOR } B = \text{NOT} (A \text{ OR } B) = \overline{A + B}$$

PRINCIPAIS IDENTIDADES BOOLEANAS

Postulados Básicos

| | | |
|---------------------------|---------------------------|------------------|
| $A + B = B + A$ | $A.B = B.A$ | COMUTATIVIDADE |
| $A + (B.C) = (A+B).(A+C)$ | $A.(B+C) = (A.B) + (A.C)$ | DISTRIBUTIVIDADE |
| $0 + A = A$ | $1.A = A$ | IDENTIDADE |
| $A + \overline{A} = 1$ | $A.\overline{A} = 0$ | ELEMENTO INVERSO |

Outras identidades

| | | |
|--|--|-----------------|
| $A + (B+C) = (A+B) + C$ | $A.(B.C) = (A.B).C$ | ASSOCIATIVIDADE |
| $A+A = A$ | $A.A = A$ | IDEMPOTÊNCIA |
| $1 + A = 1$ | $0.A = 0$ | ELEMENTO NULO |
| $\overline{\overline{A}} = A$ | | INVOLUÇÃO |
| $A + A.B = A$ | $A.(A+B) = A$ | ABSORÇÃO |
| $\overline{(A+B)} = \overline{A} . \overline{B}$ | $\overline{(A.B)} = \overline{A} + \overline{B}$ | DEMORGAN |

PORTAS LÓGICAS:

Bloco fundamental na construção de circuitos digitais;

É um circuito eletrônico que produz um sinal de saída que é o resultado de uma operação booleana sobre os sinais de entrada.

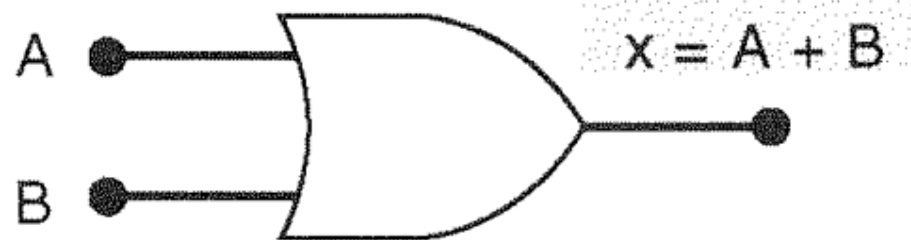
Conjunto de portas lógicas que são funcionalmente completas:

- **AND, OR, NOT**
- **AND, NOT**
- **OR, NOT**
- **NAND**
- **NOR**

OR

| A | B | $x = A + B$ |
|---|---|-------------|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

(a)



Porta OR

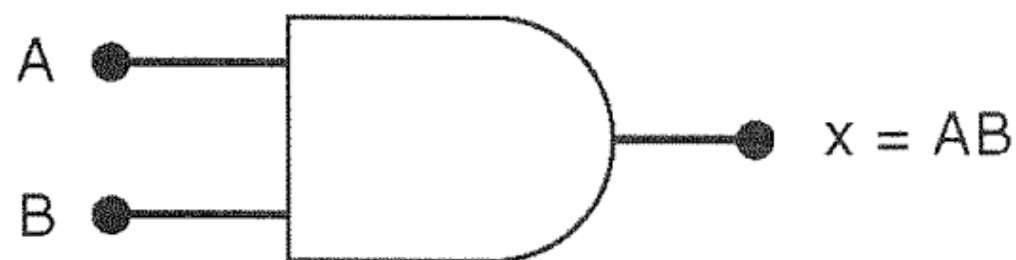
(b)

Fig. 3-2 (a) Tabela-verdade que define a operação OR; (b) símbolo para uma porta OR de duas entradas.

AND

| A | B | $x = A \cdot B$ |
|---|---|-----------------|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

(a)



Porta AND

(b)

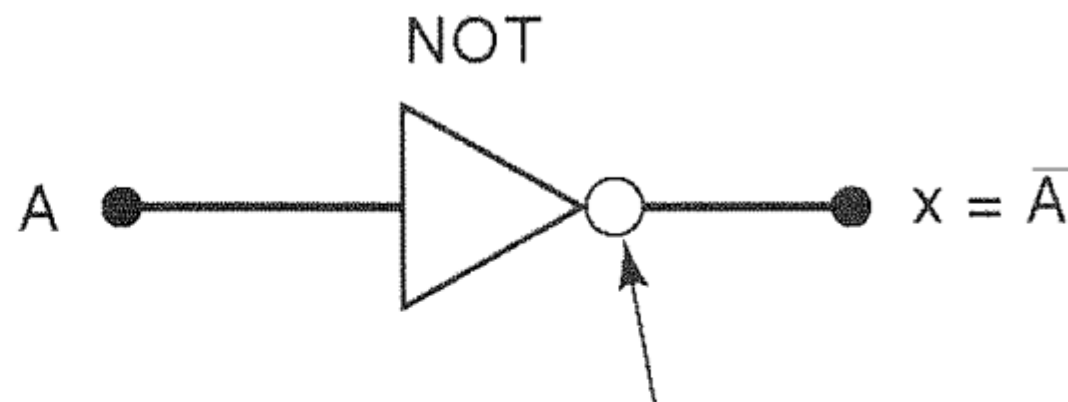
Fig. 3-7 (a) Tabela-verdade para a operação AND; (b) símbolo da porta AND.

Inversor ou porta not

NOT

| A | $x = \bar{A}$ |
|---|---------------|
| 0 | 1 |
| 1 | 0 |

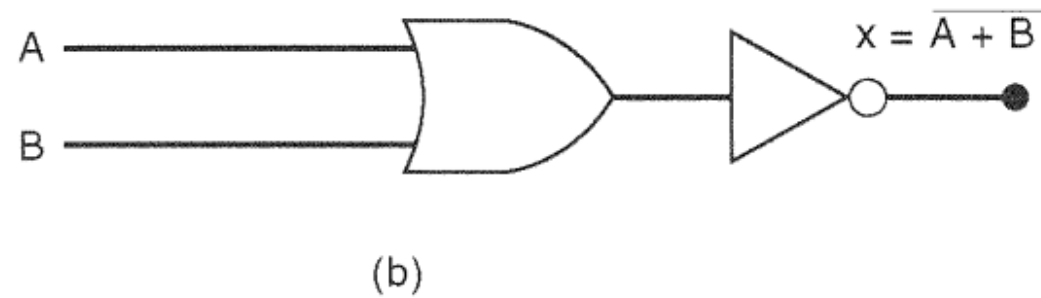
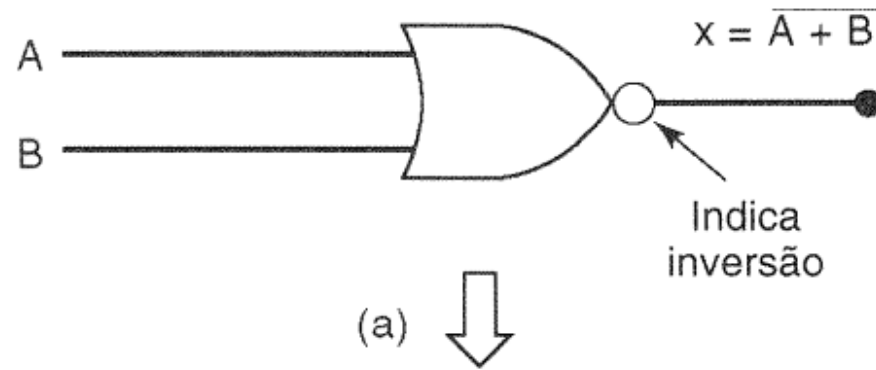
(a)



A presença do pequeno círculo sempre indica inversão

(b)

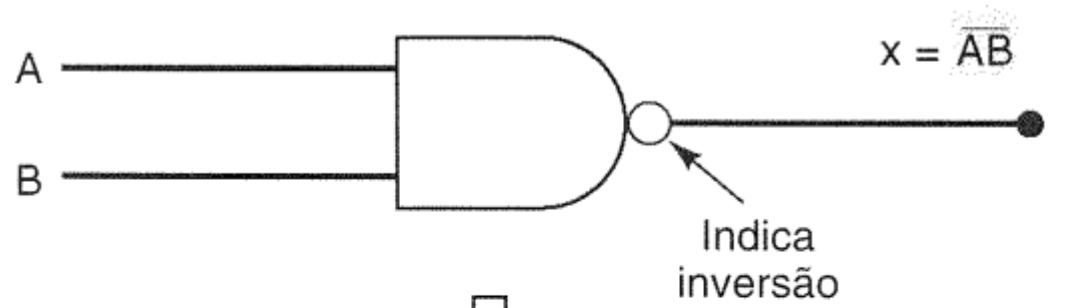
PORTA NOR



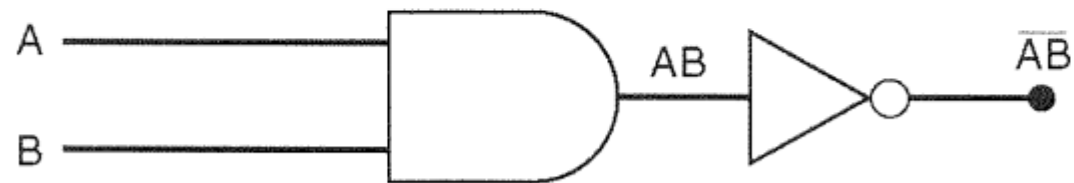
| | | OR | | NOR | |
|---|---|----|---------|-----|--------------------|
| A | B | | $A + B$ | | $\overline{A + B}$ |
| 0 | 0 | | 0 | | 1 |
| 0 | 1 | | 1 | | 0 |
| 1 | 0 | | 1 | | 0 |
| 1 | 1 | | 1 | | 0 |

(c)

porta nand



(a) ↓

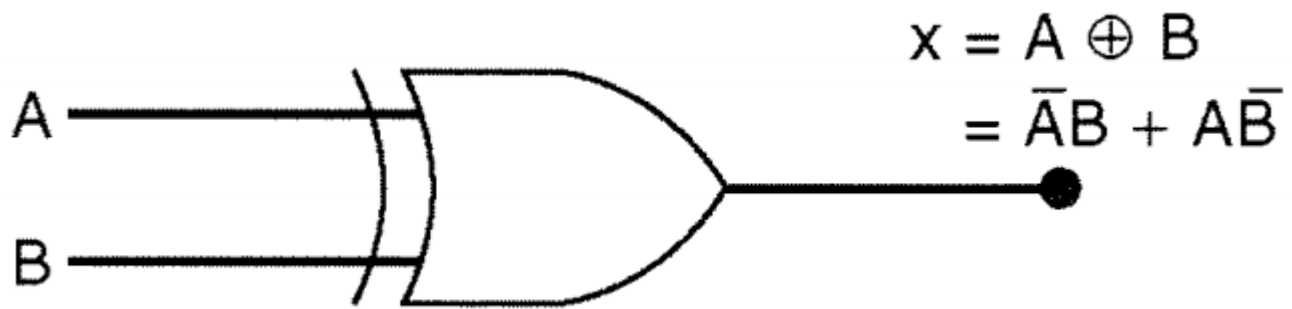


(b)

| | | AND | | NAND | |
|---|---|-----|----|------|-----------------|
| A | B | | AB | | \overline{AB} |
| 0 | 0 | | 0 | | 1 |
| 0 | 1 | | 0 | | 1 |
| 1 | 0 | | 0 | | 1 |
| 1 | 1 | | 1 | | 0 |

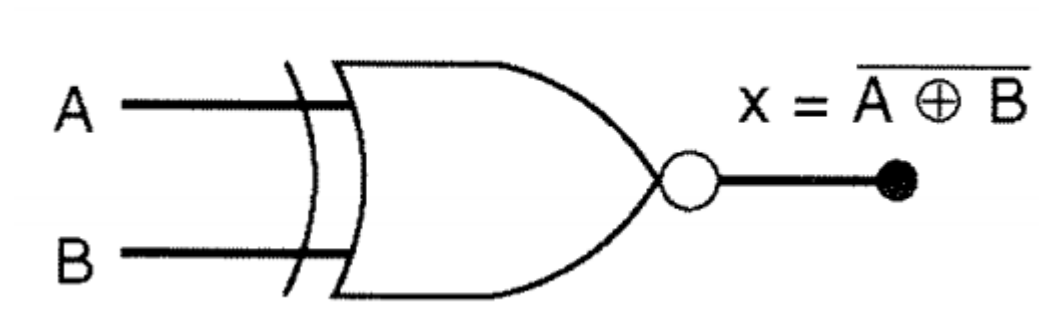
(c)

Porta ou exclusivo



| A | B | x |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Porta exclusive nor



| A | B | x |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |