# Comunicação Série Sincrona

# **SPI (Serial Peripheral Interface)**

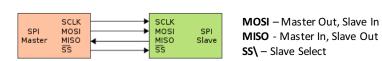
ABF - AC II\_Com.Série\_SPI\_I2C

1

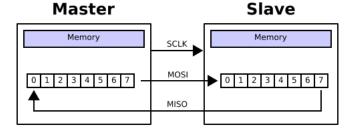
# Serial Peripheral Interface (SPI)

- Comunicação série síncrona em 4 linhas
- Standard de facto introduzido pela Motorola (1980)
- Usado para comunicar a curta distância com um ou mais dispositivos periféricos
- Bus Síncrono com um único master (usualmente um microcontrolador) que opera por troca de informação entre o master e um slave
- Utilizado para ligar 2 circuitos integrados no mesmo tipo de aplicações que o I2C
  - Sensores de temperatura, pressão, controladores de jogos vídeo, touchscreens, ...
  - Codecs audio, potenciómetros digitais, DAC, ADC
  - Memória Flash e EEPROM
  - \_ ..

ABF - AC II\_Com.Série\_SPI\_I2C



SPI - transferência feita por troca de informação entre o Master e um Slave



PIC32: SDIx = MISO; SDOx = MOSI; SCKx = SCLK; SSx $\$  = SS $\$ 

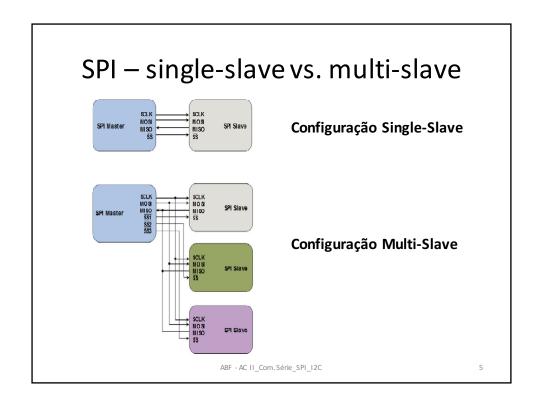
ABF - AC II\_Com.Série\_SPI\_I2C

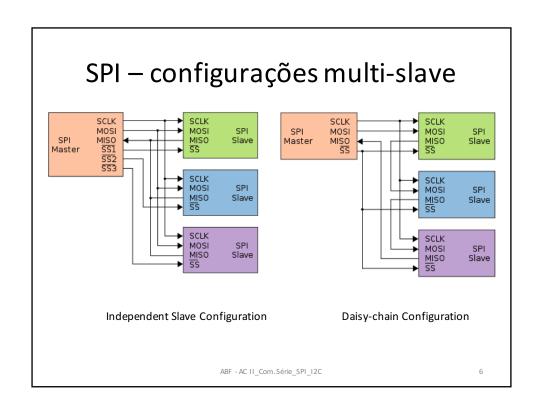
.

### As linhas do Bus SPI

- MISO (Master In Slave Out) linha do slave para enviar dados para o master
- MOSI (Master Out Slave In) linha do master para enviar dados para o slave
- SCK (Serial Clock) o relógio gerado pelo master que sincroniza a transmissão de dados
- SS (Slave Select) o pin em cada dispositivo que o master pode usar para fazer o enable/disable do dispositivo
  - **SS** = **0** o dispositivo comunica com o master
  - SS = 1 o dispositivo ignora o master

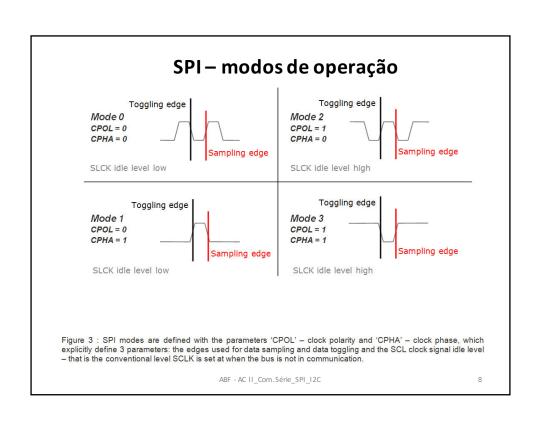
ABF - AC II\_Com.Série\_SPI\_I2C

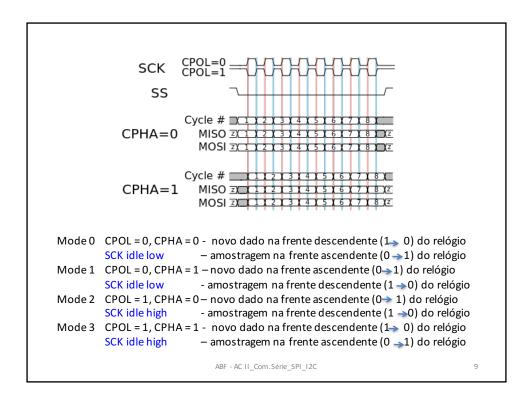




# SPI — comunicação (troca) de dados SCLK SS# MOSI MISO Mode 0 Figure 2: A simple SPI communication. Data bits on MOSI and MISO toggle on the SCLK falling edge and are sampled on the SCLK rising edge. The SPI mode defines which SCLK edge is used for toggling data and which SCLK edge is used for sampling data.

ABF - AC II\_Com.Série\_SPI\_I2C





# SPI – o que o protocolo não define

- Taxa máxima de transferência
- Mecanismo de endereçagem
- Mecanismo de Acknowledgement para confirmar receção
- Modos de controlo do fluxo de dados
- Caraterísticas do interface físico (valores das tensões,...)
- Inicialmente a maior parte das implementações usava um relógio não contínuo e transferências byte a byte. Atualmente existem muitas variantes que usam um relógio contínuo e transferências de comprimento arbitrário
  - relógio contínuo: SS\ usado como para sincronizar as frames

ABF - AC II\_Com.Série\_SPI\_I2C

### PIC32 SPI

- 4 módulos SPI
- Transferências de 8, 16 ou 32 bits configuradas pelo utilizador
- 2 modos de operação:
  - Normal relógio não contínuo
  - Framed (SSx\ sinal que sincroniza a frame) relógio contínuo (free running)
- Data Register implementado como um duplo FIFO
- Designação dos pins:
  - SDIx Serial Data Input (MISO)
  - SDOx Serial Data Output (MOSI)
  - SCKx Serial Clock (SCLK)
  - SSx\ Slave Select/Frame Synchronization (SS\)

ABF - AC II\_Com.Série\_SPI\_I2C

1

## SPI: Data Register: SPIxBUF

- Implementado como um duplo buffer circular (2 FIFOs):
  - Receive Buffer armazena os dados recebidos do periférico
    - Receive Buffer Head CRPTR (CPU Read Pointer)
    - Receive Buffer Tail SWPTR (SPI Write Pointer)
  - Transmit Buffer onde o master coloca os dados a enviar para o periférico
    - Transmit Buffer Head SRPTR (SPI Read Pointer)
    - Transmit Buffer Tail CWPTR (CPU Write Pointer)

ABF - AC II\_Com.Série\_SPI\_I2C

### SPI Control Registers: SPIxCON, SPIxCON2

- SPIxCON<28> MSSEN Master Mode <u>Slave Select</u> Enable
  - 1 pin SSx\ automaticamente ativado durante a transmissão em modo Master
- SPIxCON<26-24> FRMCNT controla o nº de bytes, 1 a 32, transmitidos por frame
- SPIxCON<15> ON SPI module enabled
- SPIxCON<11-10> Communication select bits
  - SPIxCON<11-10> = 1x 32-bit data
  - SPIxCON<11-10> = 01 16-bit data
  - SPIxCON<11-10> = 00 8-bit data
- SPIxCON<6> CKP Clock Polarity select
  - CKP = 1 Clock idle level high
  - CKP = 0 Clockidle level low
- SPIxCON<8> CKE Clock Edge select
  - CKE = 1 Toggling edge active -> idle
     CKE = 0 Toggling edge idle -> active
- SPIxCON<5> MSTEN Master Enable: 1 Master mode; 0 Slave
- SPIxCON<3-2>- STXISEL Transmit Buffer Empty IT bits
- SPIxCON<1-0> SRXISEL Receive Buffer Full IT bits

ABF - AC II Com. Série SPI 120

### SPI Status Register: SPIxSTAT

- SPIBUSY: 1 módulo com transações em curso
- SPIROV Receive Overflow Flag
  - 1 um novo dado foi recebido e perdido; o programa do utilizador não leu o dado anterior no registo SPIxBUF
- SPITBE Transmit Buffer Empty
- SPITBF Transmit Buffer Full
- SPIRBE Receiver Buffer Full
- SRMT Shift Register Empty

ABF - AC II\_Com.Série\_SPI\_I2C

