



UNIVERSIDADE FEDERAL DA FRONTEIRA SUL  
BACHARELADO EM CIÊNCIA DA COMPUTAÇÃO  
SISTEMAS DIGITAIS 2018/01

## **CÍRCUITO SOMATÓRIO**

CHAPECÓ – SC

2018 /07

# **CÍRCUITO SOMATÓRIO**

Trabalho de Conclusão da disciplina de sistemas digitais do curso de ciências da computação, com a orientação dos professores Adriano Sanick Padilha e Emilio Wuerges, na Universidade Federal da Fronteira Sul.

CHAPECÓ – SC

2018/07

## **RESUMO**

O trabalho final da disciplina de sistemas digitais tem como objetivo construir um circuito digital combinacional que realize o somatório de um valor de 8 bits, armazenando em cada interação de soma as variáveis responsáveis pela operação de modo que elas fiquem estáveis durante um momento para que o processo prossiga e seja bem sucedido.

Assim que calculado, o circuito retorna o resultado obtido e volta para o estado inicial de introdução de valores para a operação ser reiniciada quando for solicitado.

## SUMÁRIO

<b>1.0 SOMADOR E MEIO SOMADOR .....</b>	<b>5</b>
1.2 METODOLOGIA :TABELA VERDADE.....	5
1.2 OBJETIVO E FUNDAMENTO .....	7
<b>2.0 ELEMENTOS DO SISTEMA.....</b>	<b>7</b>
2.1 UNÇÃO DOS BLOCOS .....	9
2.2 SEQUÊNCIA DE FUNCIONAMENTO .....	9
<b>3 ANALISE DO DIAGRAMA SEQUENCIAL .....</b>	<b>11</b>
3.1 EQUAÇÕES DE ENTRADAS DOS FLIP - FLOPS.....	11
3.2 MAPA DE KARNAUGH .....	11
<b>4.0 CONSIDERAÇÕES FINAIS .....</b>	<b>12</b>
<b>5.0 REFERÊNCIAS .....</b>	<b>12</b>

## 1.0 SOMADOR COMPLETO E MEIO SOMADOR (explicação)

O circuito combicional que executa 2 bits é denominado de semi-Somador, consiste em 2 entradas e 2 saídas. Podemos designar as 2 entradas pelos 2 bits a serem de entrada que serão somados e as 2 saídas que são a Soma. Entretanto, o somador completo possibilita efetuar a soma de números binários com 8 algarismo (de 0 a 255 em decimal). Mas no mundo real se faz necessário que esta soma seja efetuada com um número maior de algarismos. Para satisfazer estas condições o circuito necessita de uma entrada de transporte proveniente de uma saída de transporte da casa binária anterior.

Para melhor compreensão, vamos analisar o caso da soma a seguir:

$$\begin{array}{r}
 1111 \\
 1011011 \\
 + \quad 11110 \\
 \hline
 1111001
 \end{array}$$

## 1.1 METODOLOGIA

Com seu objetivo exposto sobre a leitura dos valores e a execução do cálculo, para começarmos a montar o circuito precisamos de suas equações e a partir delas obtemos a tabela verdade.

- Onde ~Pronto = B', Início = C, ~Q2 = D', Q1 = E, Carry = A.
- Equação correspondente à entrada S do primeiro flip-flop.

$$S1 = (\sim\text{Pronto} \cdot \text{Início} \cdot \sim Q2) + (Q1 \cdot Q2)$$

B	C	D	E	$(B'.C.D')+(E.D)$
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

- Equação correspondente à entrada R do primeiro flip-flop.

$$R1 = (\text{Carry}.Q1.\sim Q2) + (Q2.\sim Q1)$$

A	D	E	$(A.E.D')+(D.E')$
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

- Equação correspondente à entrada S do segundo flip-flop.

$$S2 = (Q1 \cdot \sim Q2)$$

D	E	(E.D')
0	0	0
0	1	1
1	0	0
1	1	0

- Equação correspondente à entrada R do segundo flip-flop.

$$R2 = (Q2)$$

D	D
0	0
1	1

## 1.2 OBJETIVOS E FUNDAMENTOS

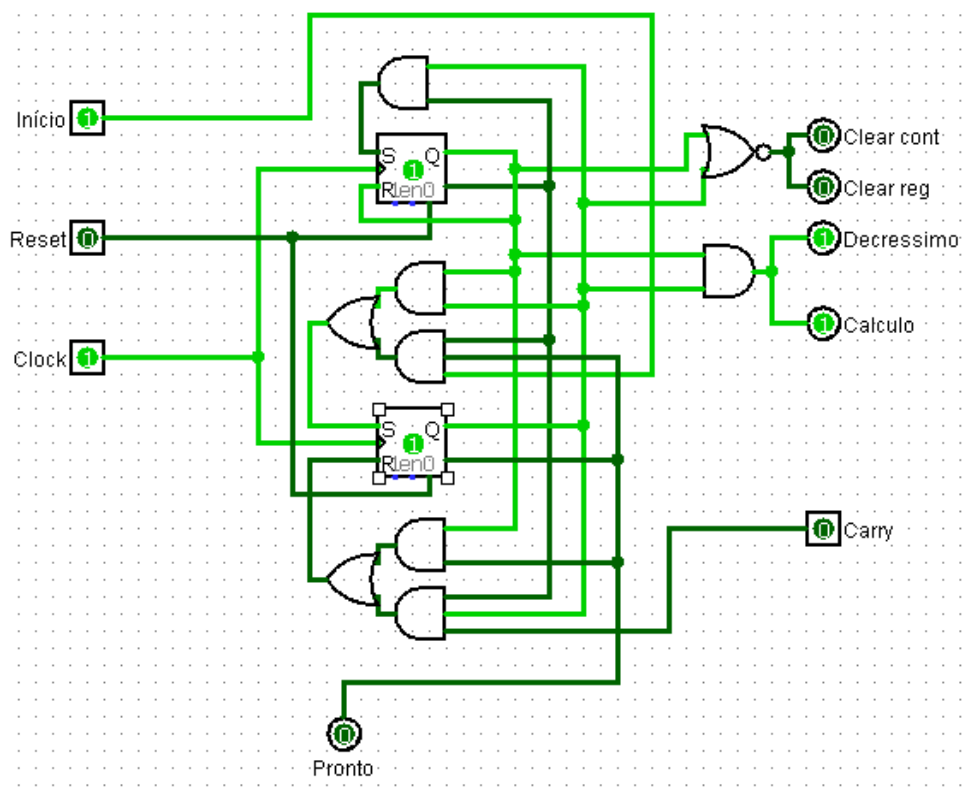
O objetivo do trabalho é criar um circuito digital que efetue a operação matemática aritmética de soma utilizando-se de conceitos de máquina de estado e circuitos sequenciais aplicadas a um circuito combinacional, fundamentada na leitura um número que será representado de acordo com o sistema de numeração binário. Onde o algarismo terá um valor igual à 8 bits que serão somados em até 31 vezes (interações do algoritmo de soma) e simultaneamente ao processo de leitura, o somatório também será calculado. Em virtude do cálculo feito, as variáveis envolvidas na operação serão atualizadas, tornando-se estáveis durante o tempo em que o pulso de energia (clock) é acionado antes do início da próxima interação e assim concluir o ciclo.

## 2.0 ELEMENTOS DO SISTEMA

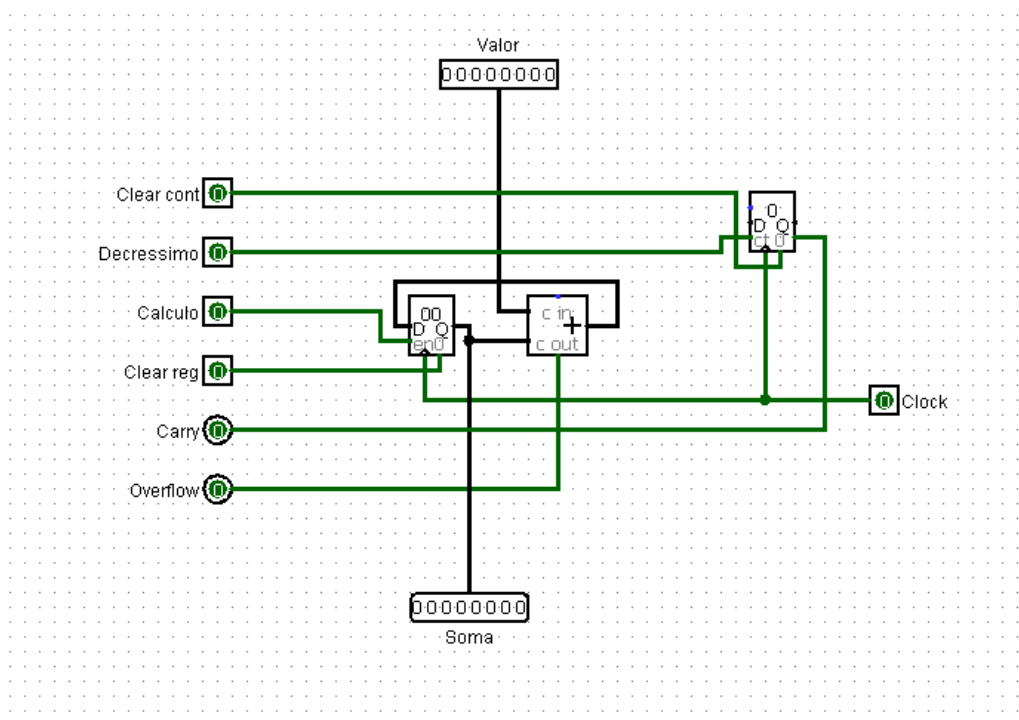
O circuito somador faz o uso de blocos para melhor projeção e melhor entendimento do sistema. Dois blocos são criados o Bloco Controlador e o Bloco Operador.

- Bloco Controlador (BC): nele será projetado parte do circuito que é responsável pelo pulso de decréscimo no contador, pulso que faz o registrador salvar o valor previamente calculado no somador, o "pronto" que informa que o cálculo chegou ao fim e liberar o pulso de clear do registrador e contador. É presente a entrada "Início" que "liga" o circuito possibilitando o funcionamento do clock

e reset dos dois flip-flop SR usados no bloco e uma entrada que seria a saída "Carry" do contador.



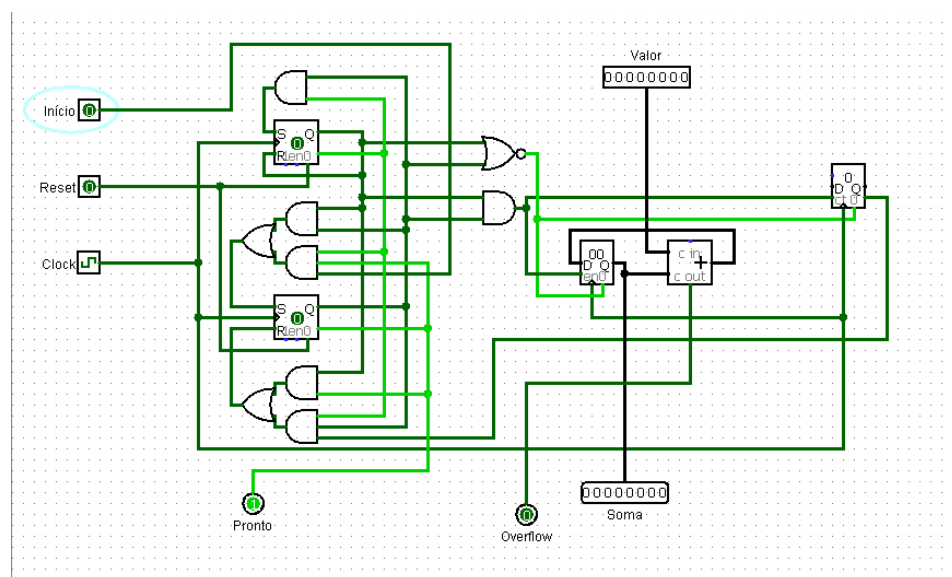
- Bloco Operador(BO): nele esta as entradas dos números em 8 bits a serem somados, o cálculo de soma, a saída da soma, o contador que contabiliza a quantidade de números a serem somados e o registrador que guarda o número previamente somado. Também como entrada estão as saídas do Bloco Controlador, como o "clear" do contador e registrador, "decrécimo" e "calcula".





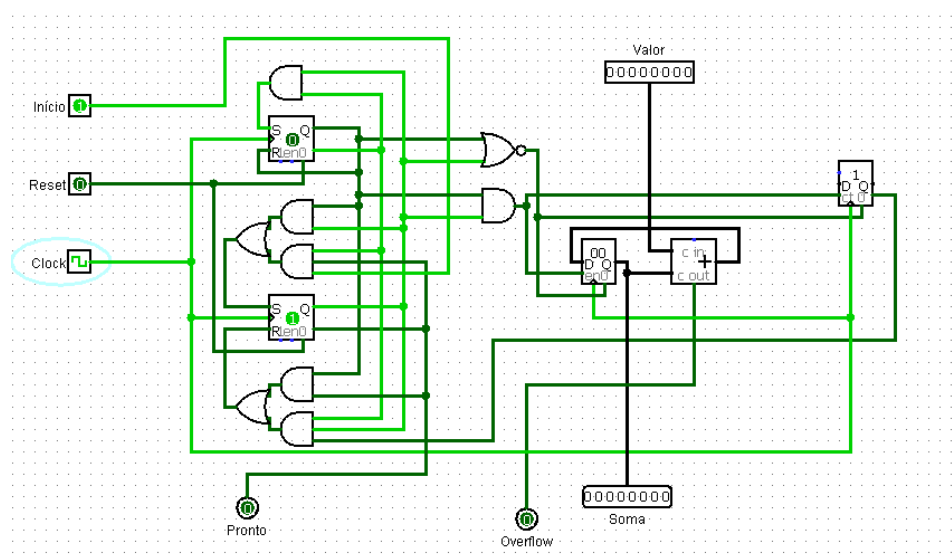
## 2.1 UNÇÃO DOS BLOCOS

Simplificando, as saídas do Bloco Controlado são as entradas no Bloco Operador.



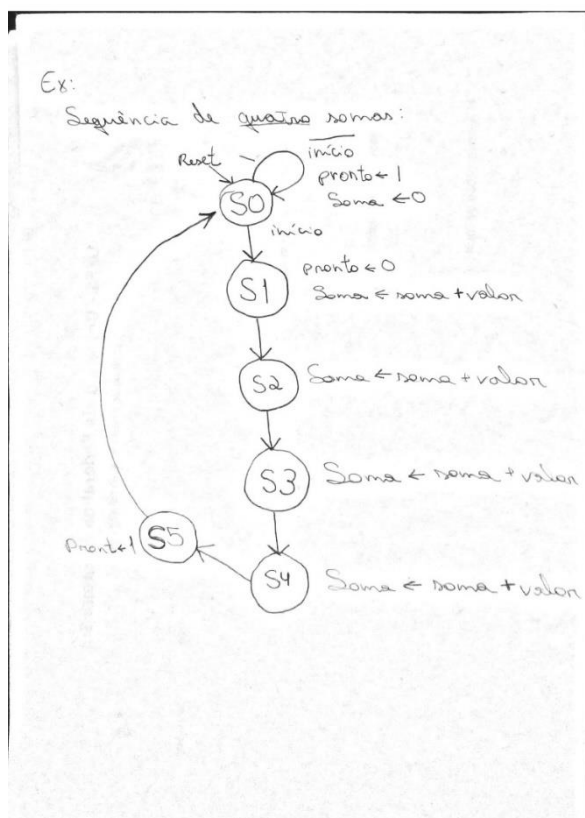
## 2.2 SEQUÊNCIA DE FUNCIONAMENTO

No Bloco Controlador muda-se o estado do "reset" logo o sistema estará com o "Início" desligado, assim como o "clock" dos flip-flops, e a saída "pronto" no estado 1. Deste modo ao dar o primeiro pulso de clock após mudar o estado do "Início" de 0 para 1 o primeiro flip-flop já carrega o valor 1, no próximo pulso de clock é carregado 1 no segundo flip-flop e no terceiro pulso de clock os valores carregados são passados ao "enable" do registrador e ao "count" do contador no Bloco Operador.





### 3.0 ANALISE DO DIAGRAMA SEQUENCIAL



### 3.1 EQUAÇÕES DE ENTRADAS DOS FLIPS- FLOPS

$$S1 = (\sim \text{Pronto} \cdot \text{Início} \cdot \sim Q2) + (Q1 \cdot Q2)$$

$$R1 = (\text{Carry} \cdot Q1 \cdot \sim Q2) + (Q2 \cdot \sim Q1)$$

$$S2 = (Q1 \cdot \sim Q2)$$

$$R2 = (Q2)$$

### 3.2 MAPA DE KARNAUGH

	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	0	0	0	1
10	0	0	0	1

De forma empírica o sistema foi criado. Não existe uma sequência como de uma tabela verdade, que altera as saídas de acordo com o número binário representado. Deste modo o mapa de Karnaugh do sistema em questão possui alteração em apenas dois estados, neles estariam as mudanças de estado do clock, mudança do estado do "Início" e "Restart".

#### 4.0 CONSIDERAÇÕES FINAIS

A implementação do somador, foi trivial, devido á simplicidade e implementação intuitiva dele, o que mais exigiu tempo foi o BC. Pois esse bloco controla o componente operador do somatório.

#### 5.0 REFERÊNCIAS

LIMA, Thiago. "**Somador Completo (full adder)**". Disponível em: <<https://www.embarcados.com.br/tutorial-de-verilog-somador-completo/>>. Acesso em: 01 de julho de 2018.

WIKIPEDIA. "**Circuito aritmético**". Disponível em: <[https://pt.wikipedia.org/wiki/Circuito\\_aritm%C3%A9tico](https://pt.wikipedia.org/wiki/Circuito_aritm%C3%A9tico)> . Acesso em: 28 de junho de 2018.

MOREIRA, Nelma. "**Somadores**". Disponível em: <<https://www.dcc.fc.up.pt/~nam/aulas/0001/ic/boole/node8.html>>. Acesso em: 3 de julho de 2018. .

CORRÊA, Alicia. "**Somador e subtrator de 8 bits**". Disponível em: <[https://prezi.com/vzdklwmaftd\\_/somador-e-subtrator-de-8-bits/](https://prezi.com/vzdklwmaftd_/somador-e-subtrator-de-8-bits/)>. Acesso em: 3 de julho de 2018.

SILVEIRA, Daniel D. "**Circuitos lógicos: Unidades aritméticas**". Disponível em: <[http://www.ufjf.br/daniel\\_silveira/files/2011/06/aula\\_6.pdf](http://www.ufjf.br/daniel_silveira/files/2011/06/aula_6.pdf)>. Acesso em: 3 de julho de 2018.