

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ

CAMPUS APUCARANA

ENGENHARIA DE COMPUTAÇÃO - CICO2A

DANIEL MARTINS DE CARVALHO, 2321386

FILIPPE AUGUSTO PARREIRA ALMEIDA, 2320622

GUSTAVO GEOVANE TAMIÃO DE SOUZA, 2271990

IAGO MACARINI BRITO, 2320665

JOÃO VITOR GARCIA CARVALHO, 2270340

MICHAEL PARIZ PEREIRA, 2321653

PEDRO HENRIQUE TEIXEIRA, 2270390

SANDRO PINHEIRO CRISTE, 2270404

RELATORIO SOBRE O DESENVOLVIMENTO DE UM PROCESSADOR DE 8 BITS

APUCARANA
AGOSTO, 2021

1. Introdução

Este relatório apresenta um projeto realizado em grupo, com objetivo de desenvolver um processador de 8 bits utilizando o Intel Quartus Prime, um software programável de design de dispositivos lógicos produzido pela Intel. Durante o seguimento deste documento serão apresentados os processos utilizados, assim como os resultados obtidos e o aprendizado adquirido durante o decorrer do projeto.

2. Instruções do Processador

Figura 1: Formato de Instrução do processador de 8 bits

Opcode (Código de Operação)				Dados ou endereço			
0	0	1	0	1	0	1	0

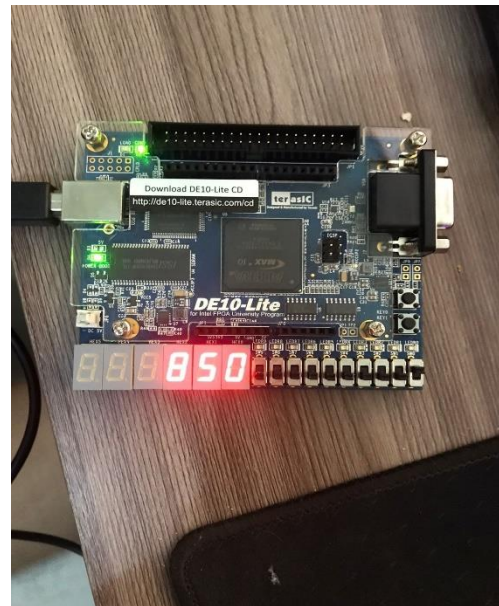
Fonte: Documento disponibilizado pelo professor, 2021

O processador contém instruções lógicas e aritméticas como: soma (figura 2), subtração (figura 3), multiplicação (figura 4), divisão (figura 5), maior (figura 6), menor (figura 6), igual (figura 7), maior ou igual ((figura 8), menor ou igual (figura 9) e diferente (figura 10). Além das instruções de: JUMP (figura 11) onde dado um endereço de memória o contador de programa pula para o endereço especificado no JMP, instrução de MOV (figura 12) no qual move o conteúdo de um registrador para outro, instrução de LOAD (figura 13) esta que carrega o conteúdo de um endereço de memória para um registrador e a instrução de STORE (figura 14) responsável por salvar o conteúdo de um registrador em um endereço de memória.

Figura 2: Processador Executando Operação Aritmética - Soma



Figura 3: Processador Executando Operação Aritmética - Subtração



Fonte: Autores - Quartus II, 2021.

Figura 4: Processador Executando Operação Aritmética - Multiplicação

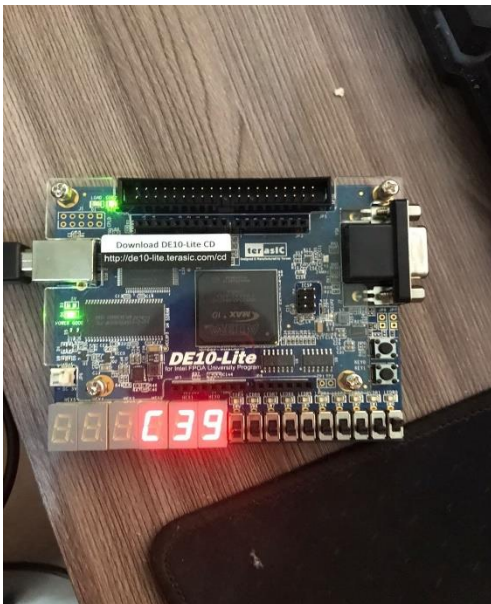


Figura 5: Processador Executando Operação Aritmética - Divisão



Fonte: Autores - Quartus II, 2021.

Figura 6: Processador Executando Operação Lógica - Maior



Figura 7: Processador Executando Operação Lógica - Menor



Fonte: Autores - Quartus II, 2021.

Figura 8: Processador Executando Operação Lógica - Igual



Figura 9: Processador Executando Operação Lógica - Maior ou Igual



Fonte: Autores - Quartus II, 2021.

Figura 10: Processador Executando Operação Lógica - Menor ou Igual



Figura 11: Processador Executando Operação Lógica - Diferente



Fonte: Autores - Quartus II, 2021.

Figura 12: Processador Executando a Operação JUMP



Figura 13: Processador Executando a Operação MOV



Fonte: Autores - Quartus II, 2021.

Figura 14: Processador Executando a Operação LOAD

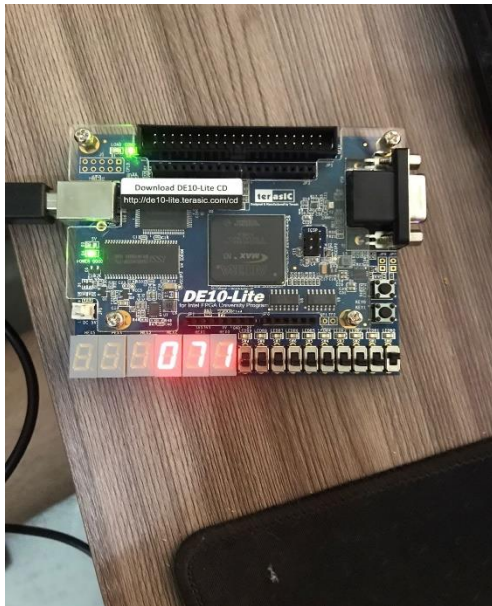


Figura 15: Processador Executando a Operação STORE



Fonte: Autores - Quartus II, 2021.

3. Comportamento do Processador

O contador receberá um sinal de clock (na borda de subida), e enviará um sinal para a unidade de memória de instrução que selecionará a sequência de dados que foram criados para cada instrução. Cada uma dessas possuirá um endereço de 4 bits e conteúdo de 8 bits, sendo os 4 primeiros a operação e os 4 últimos o endereço na memória de dados. A memória de instrução passará essa informação para a unidade de controle.

A unidade de controle recebe a operação e o endereço, as processa, e se comunica, tanto com a memória instrucional, quanto com a ULA. A mesma recebe a operação e o endereço, identifica e separa cada uma passando a informação adiante para a memória de dados, essa contém armazenada todas as 16 variáveis (4bits), e envia os dois valores que farão as operações das instruções de volta para a ULA e para a unidade de controle.

A unidade de controle é responsável por tratar das funções de JUMP, MOV, LOAD e STORE, enquanto a ULA faz as operações aritméticas citadas anteriormente.

4. Conclusão

Durante o desenvolvimento do projeto nos deparamos com diversos imprevistos, especialmente em relação à sintaxe do código em VHDL, felizmente conseguimos encontrar a solução em conjunto do grupo e com a ajuda do professor da turma, que nos instruiu para o caminho correto. Desta forma, ao final do projeto, podemos observar (figura 2 a 15) que o processador é capaz realizar todas as operações esperadas, assim como mostrar os resultados no display da placa.