Лабораторная работа №8

Схемы памяти

Цель работы

- 1. Используя программу «Electronic Workbench» (EWB), построить схему RS-триггера. Исследовать ее работу.
- 2. Используя программу EWB, построить схему синхронного RS-триггера. Исследовать ее работу.
- 3. В программе EWB построить схему синхронного D-триггера. Исследовать ее работу.
- 4. Открыть в программе EWB файл схемы 4-разрядного регистра. Исследовать ее работу.
- 5. Открыть в программе EWB файл схемы памяти 4х3. Исследовать ее работу.

Порядок работы

- 1. Используя программу «Electronic Workbench» (EWB), построить схему RS-триггера. Исследовать ее работу.
 - 1.1. Сохраните построенную схему на диске.
 - 1.2. Не запускайте схему при положении переключателей S и R, соответствующих логическому нулю. В этом случае (при $Q=\overline{Q}=0$) работа схемы будет неустойчивой.
 - 1.3. Проверить построенную схему, построив таблицу истинности. Записать полученные результаты.
- 2. Используя программу EWB, построить схему синхронного RS-триггера. Исследовать ее работу.
 - 2.1. Можно использовать схему RS-триггера, сохранив ее под другим именем и добавив необходимые компоненты: 2 вентиля *И*, переключатель.
 - 2.2. Запускайте схему при C=1, S=1 (или R=1).
 - 2.3. Проверить построенную схему, построив таблицу истинности. Записать полученные результаты.

- 3. В программе EWB построить схему синхронного D-триггера. Исследовать ее работу.
 - 3.1. Можно использовать схему синхронного RS-триггера, сохранив ее под другим именем и сделав необходимые изменения.
 - 3.2. Запускайте схему при C=1, иначе поведение схемы не будет устойчивым
 - 3.3. Проверить построенную схему, построив таблицу истинности. Записать полученные результаты.
- 4. Открыть в программе EWB файл схемы 4-разрядного регистра. Исследовать ее работу.
 - 4.1. Откройте файл Register.ewb.
 - 4.2. Исследуйте работу схемы в различных режимах.
 - 4.2.1. Запишите в регистр слово 1101. Обратите внимание, что запись в регистр происходит по фронту тактирующего сигнала C(Clock).
 - 4.2.2. В регистре присутствуют два вспомогательных входа Set (Установка) и Clear (Очистка). Оба входа являются активными с низким уровнем сигнала (Active Low Inputs). Это означает, что входы активизируются при подаче логического нуля (а не логической единицы, как обычно). Установите функции этих входов.
 - 4.2.3. Входы *Set* и *Clear* являются асинхронными (*Asynch Inputs*). Что это означает? Обоснуйте свое мнение.
- 5. Открыть в программе EWB файл схемы памяти 4х3. Исследовать ее работу.
 - 5.1. Откройте файл *Memory.ewb*.
 - 5.2. Выпишите названия и назначение всех входов и выходов схемы памяти.
 - 5.3. Исследуйте работу схемы в различных режимах.
 - 5.3.1. Запишите в память по адресу 10 слово 010.
 - 5.3.2. Запишите в память по адресу 00 слово 111.
 - 5.3.3. Прочитайте из памяти слово по адресу 10.
 - 5.3.4. Прочитайте из памяти слово по адресу 00.
 - 5.3.5. Отключите память от выходной шины данных.
 - 5.3.6. Отключите память от выходной шины данных с возможностью записи данных.

Требования к отчету

Отчет по лабораторной работе должен включать:

- 1. Схему и таблицу истинности RS-триггера.
- 2. Схему и таблицу истинности синхронного RS-триггера.
- 3. Схему и таблицу истинности синхронного D-триггера.
- 4. Схему и назначение входов и выходов 4-разрядного регистра. Продемонстрировать работу регистра.
- 5. Схему и назначение входов и выходов памяти 4х3. Продемонстрировать работу схемы памяти.