Министерство образования Республики Беларусь Учреждение Образования БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ ИНФОРМАТИКИ И РАДИОЭЛЕКТРОНИКИ

Кафедра электронных вычислительных средств

Лабораторная работа № 5 «Altium Designer. Создание и редактирование условных графических обозначений (УГО) компонентов»

Вариант № 83

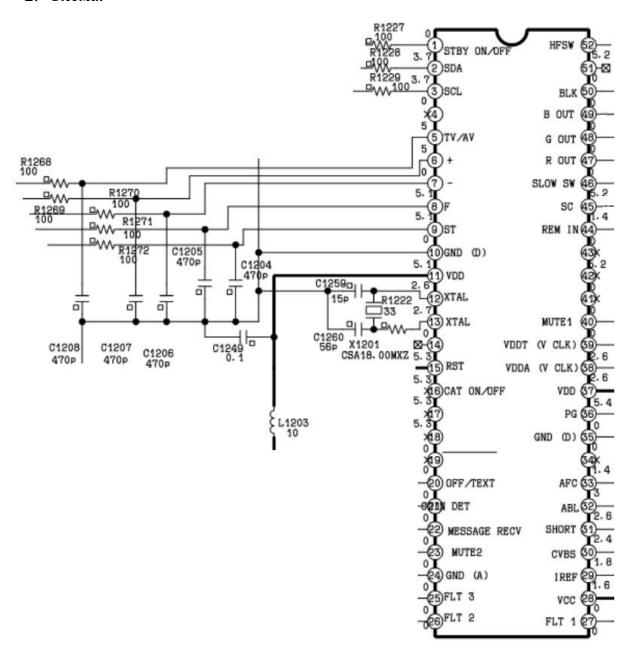
Проверил: Рыбенков Е.В.

Выполнил: ст. гр. 850701 Филипцов Д. А.

Ход работы

1. Цель: Получить практические навыки по созданию УГО компонентов с помощью программы Altium Designer.

2. Схема:



3. Выполнение задания:

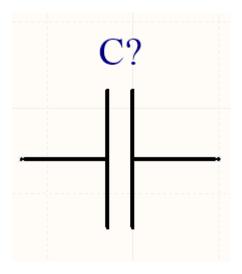


Рисунок 3.1 – УГО конденсатора

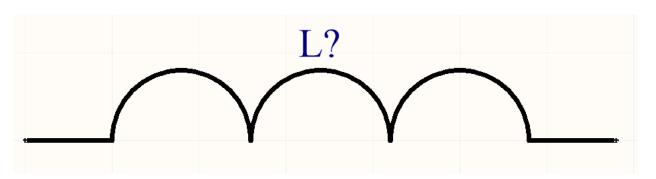


Рисунок 3.2 - УГО катушки индуктивности

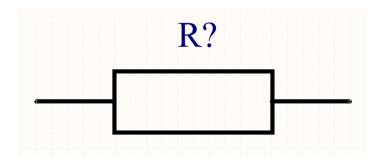


Рисунок 3.3 – УГО резистора

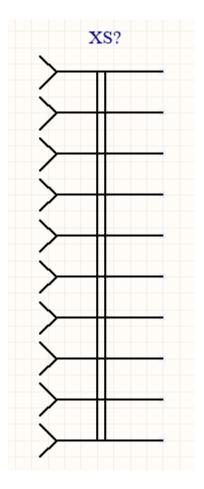


Рисунок 3.4 – УГО розетки разъёмного соединителя

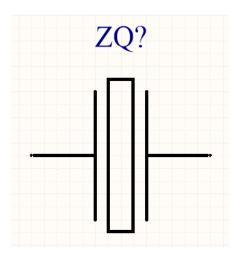


Рисунок 3.5 – УГО фильтра кварцевого

| | | | | 1 |
|------|--------------|------|--------------|------|
| 1 | STBY ON/OF | MPU? | HFSW | 52 |
| . 2 | SDA | | | 51 |
| : 3 | SCL | | BLK | 50 |
| . 4 | | | B OUT | 49 |
| 5 | TV/AV | | G OUT | 48_ |
| 6 | + | | R OUT | 47, |
| . 7 | | | SLOW SW | 46 |
| 8 | F | | SC | 45 |
| 9 | ST | | REM IN | 44,, |
| 10 | GND (D) | | | 43 |
| 11 | VDD | | | 42, |
| :.12 | XTAL | | | 41 |
| 13 | XTAL | | MUTE1 | 40_ |
| .14 | | | VDDT (V CLK) | 39 |
| 15 | RST | | VDDA (V CLK) | 38 |
| 16 | CAT ON/OF | | VDD | 37 |
| :.17 | | | PG | 36 |
| 18 | | | GND (D) | 35, |
| 19 | | | | 34 |
| 20 | OFF/TEXT | | AFC | 33 |
| 21 | DET | | ABL | 32 |
| . 22 | MESSAGE RECV | | SHORT | 31 |
| 23 | MUTE2 | | CVBS | 30 |
| 24 | GND (A) | | IREF | 29 |
| 25 | FLT 3 | | VCC | 28 |
| 26 | FLT 2 | | FLT 1 | 27 |
| | | | | |

Рисунок 3.6 – УГО микропроцессора SDA2252V21

4. Вывод: В ходе выполнения лабораторно работы были изучены описание редактора компонентов Altium Designer и порядок создания УГО компонентов. Были получены практические навыки по созданию УГО компонентов с помощью программы Altium Designer.