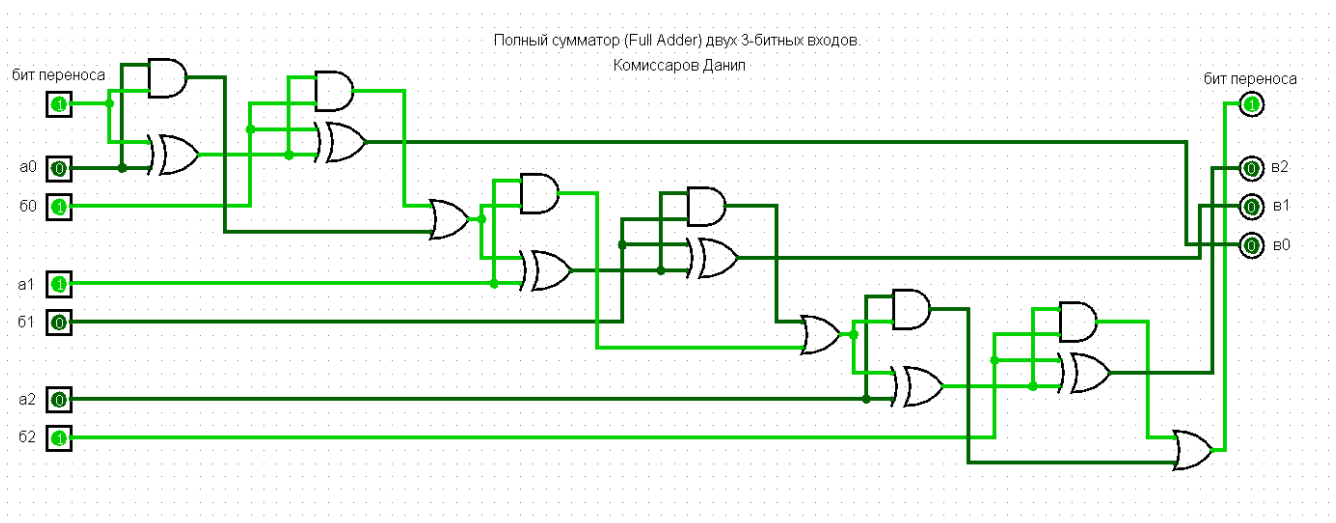
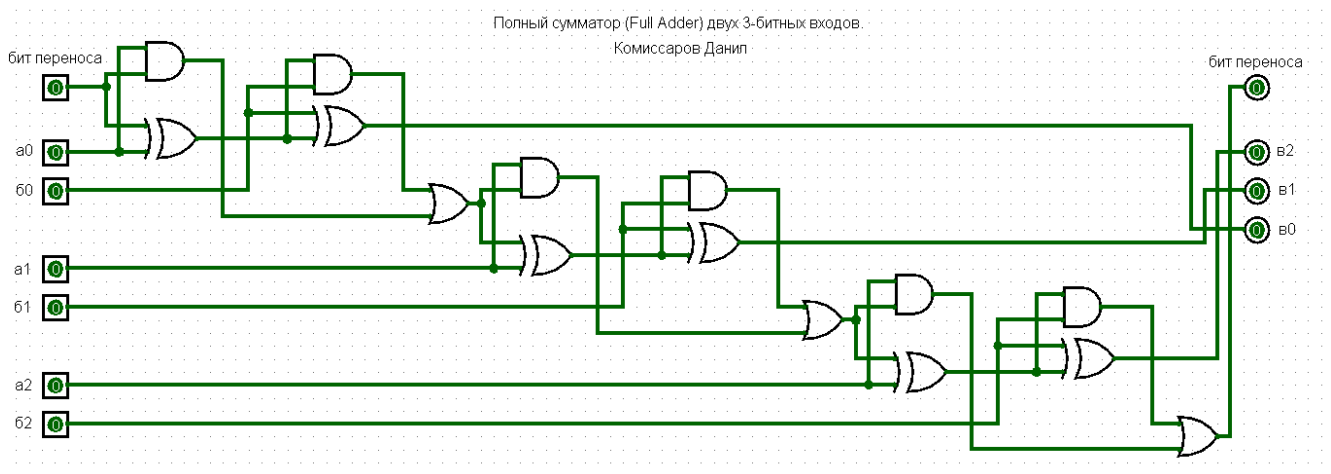
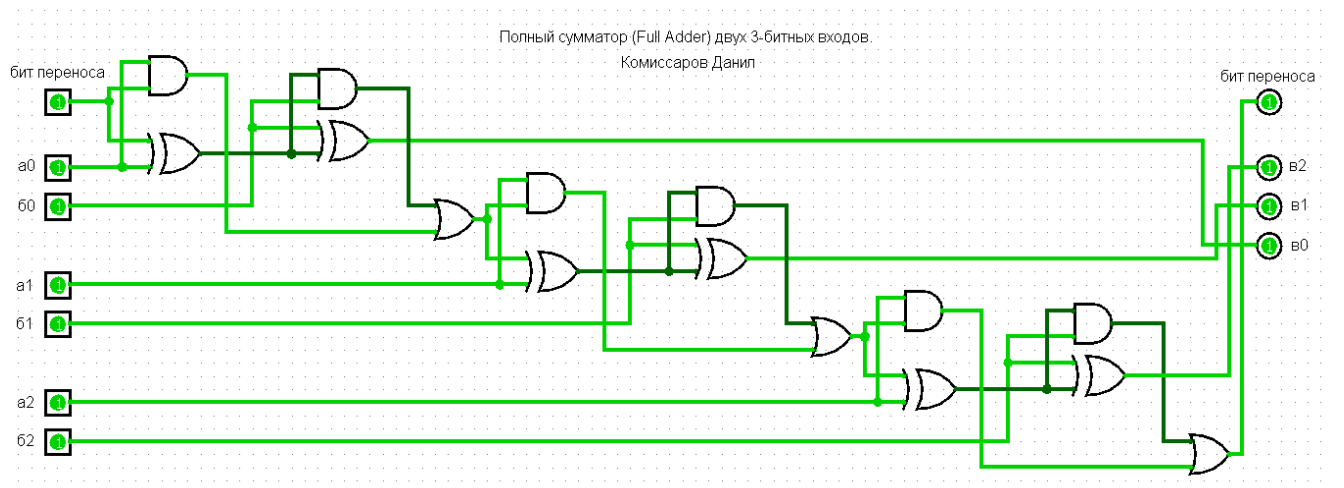
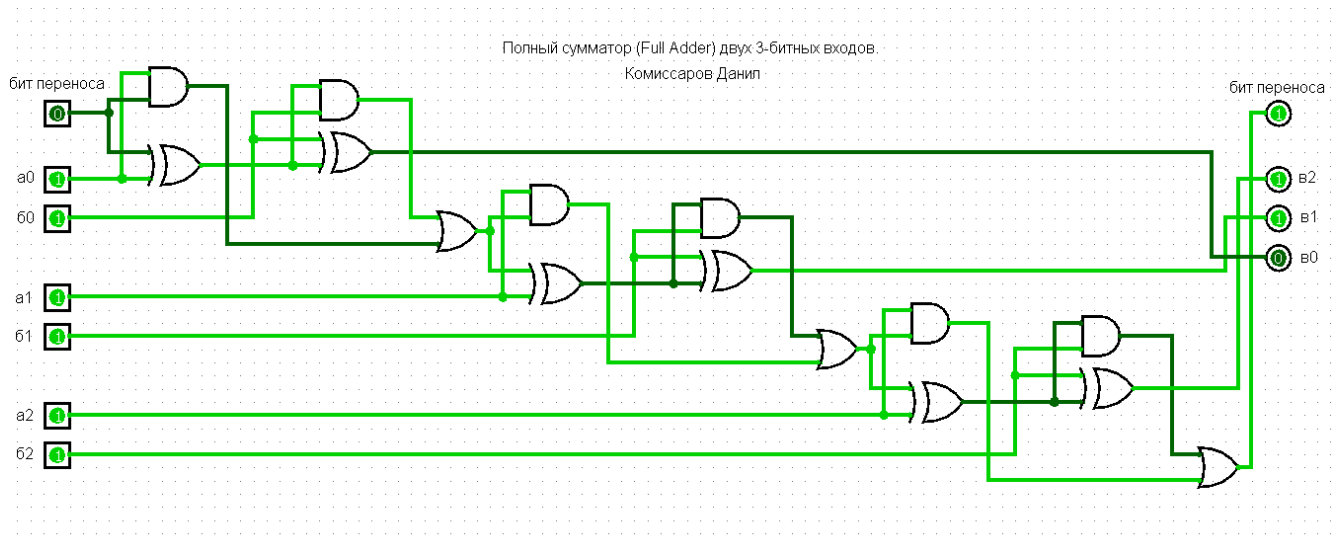


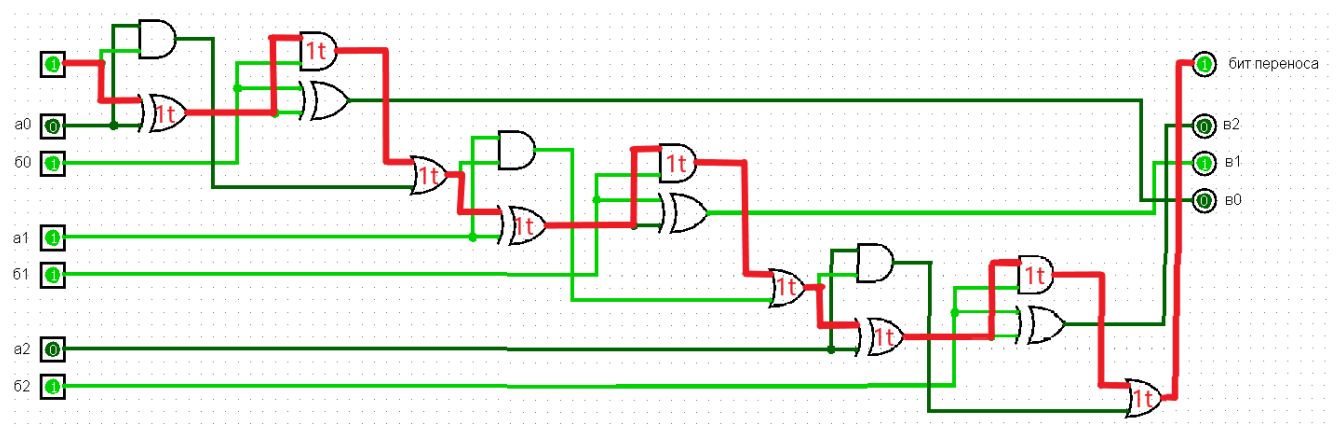
# 1 Формальный отчет

1. Выполнил: Комиссаров Данил Андреевич.
2. Студент группы Б01-304.
3. Выполненная схема - Полный сумматор (Full Adder) двух 3-битных входов.
4. Контакты: komissarov.da@phystech.edu
5. Полный сумматор — логическая схема, которая производит сложение двух трехбитных чисел и одного однобитного числа, обозначаемых А(а0 - младший бит, а1 - средний бит, а2 - старший бит), В(в0 - младший бит, в1 - средний бит, в2 - старший бит) и входной бит переноса. На выход подаются трехбитное число В(в0 - младший бит, в1 - средний бит, в2 - старший бит) и выходной бит переноса., где В — это сумма по модулю 8 (а в общем случае  $2^n$ ), а выходной бит переноса - это флаг, который говорит о переполнении выхода.
6. 4 Фото, включая все включенные и выключенные входы





7. Критическое время составляет  $9t$



8. Схема состоит из 60-ти полевых транзисторов.