

Generador de un “Abstract Syntax Graph” (Netlist) para representar digitalmente circuitos electrónicos a partir de una imagen

Trabajo Terminal No. 2020 – A035

*Alumnos: Morales López Laura Andrea, Ontiveros Salazar Alan Enrique, Rosas Hernandez Oscar Andres**

Director: Saucedo Delgado Rafael Norman

**e-mail: SoyOscarRH@gmail.com*

Resumen- El presente protocolo de Trabajo Terminal (TT) propone el desarrollo de un sistema de apoyo para generar un “netlist” a partir de una imagen de un circuito electrónico y una vez generada la “netlist” construir una representación digital de dicho circuito (sea en un esquema o archivo para simulación).

Palabras clave- Análisis de Imágenes, Circuitos electrónicos, Netlist, Redes Neuronales, Tecnologías para la web.

1. Introducción

Cualquier disposición de las diversas fuentes de energía eléctrica junto con los diferentes elementos del circuito se denomina red eléctrica [1] (circuito eléctrico/electrónico), los circuitos electrónicos son representados esquemáticamente con diferentes estándares tales como el ANSI o el IEEE.

Estos esquemas se ocupan en los diferentes simuladores que hay en el mercado los cuales nos permiten visualizar los resultados generados por dicha red. Además, generalmente es necesario generar un reporte técnico y para realizarlo se utilizan desde los mismos simuladores hasta aplicaciones de dibujo para crear esquemas.

Buscamos crear una herramienta de apoyo a la hora de digitalizar circuitos electrónicos minimizando el tiempo que el usuario dedica.

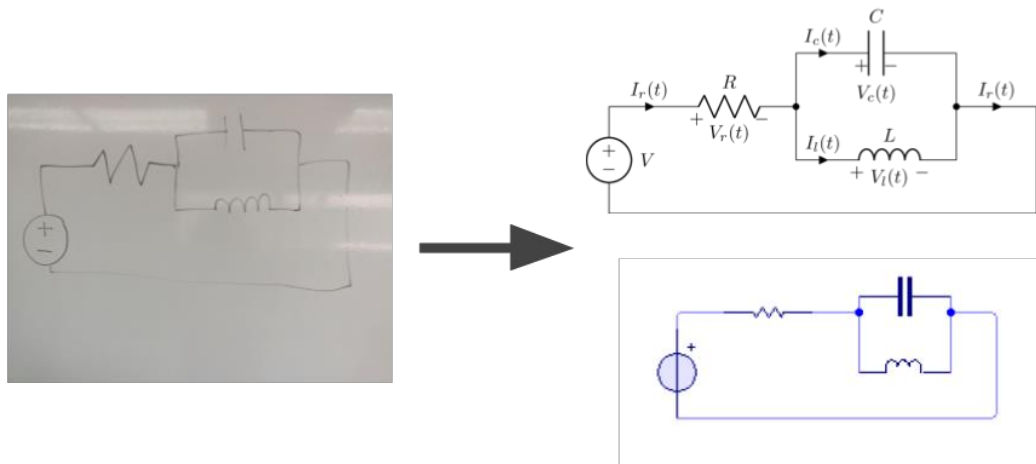


Diagrama 1: Ejemplo de propuesta

Estado del arte

A continuación, presentamos algunos de los trabajos de investigación y productos comerciales relacionados con la creación de una “netlist” y / o con la digitalización de circuitos electrónicos a partir de una imagen (generalmente una fotografía).

SOFTWARE	CARACTERÍSTICAS	PRECIO EN EL MERCADO
CircuitSense Project	Es un proyecto (originalmente una aplicación solo para IOS) que convierte una fotografía de un circuito esquemático a una netlist. Requiere de un conjunto de datos de entrenamiento, los cuales no están incluidos y actualmente utiliza versiones de librería que ya no están disponibles por lo que resulta muy difícil usarlo actualmente.	Gratis
NetlistViewer	Es una herramienta capaz de procesar una <i>netlist</i> de SPICE en texto plano y convertirla en un circuito gráfico.	Gratis
Circuit recognition using netlist [2]	Es un artículo que describe los pasos a seguir para poder transformar un circuito dibujado a mano a una <i>netlist</i> . Sin embargo, los autores no comparten la implementación.	N / A
Circuit Recognition with Deep Learning [3]	Es una conferencia en donde se explica un método usando redes neuronales convolucionales para detectar solo los elementos de circuitos, pero ya en un diagrama estandarizado.	N / A
Hand Drawn Optical Circuit Recognition [4]	Es un artículo que explica el método de la red neuronal artificial para poder leer símbolos eléctricos de una foto de un circuito dibujado a mano. Tampoco comparten la implementación.	N / A
Solución Propuesta	Será un sistema con un cliente que permita subir una imagen a un servidor donde se realizara todo el análisis de la imagen, se generará la netlist y se podrá configurar para regresarle al usuario un esquema digital que represente la imagen o un archivo que pueda ser abierto en un programa de simulación.	Por definir

Tabla 1. Resumen de productos similares

2. Objetivo

Objetivo general:

Crear un sistema capaz de generar un grafo abstracto (netlist) a partir de una imagen de un circuito para apoyo en su digitalización.

Objetivos específicos:

1. Segmentar la imagen en elementos electrónicos y conexiones de acuerdo al estándar IEEE (resistores, fuente de voltaje, capacitores, diodos, e inductores).
2. Identificar la naturaleza de cada uno de dichos elemento electrónico (el tipo de elemento que es: resistores, fuente de voltaje, capacitores, diodos, o inductores) y las conexiones entre ellos.
3. Generar un diagrama digital del circuito a partir de la netlist.
4. Generar un archivo compatible con algún software de simulación electrónica (por ejemplo: Ngspice, KtechLab o Proteus) del circuito de entrada.

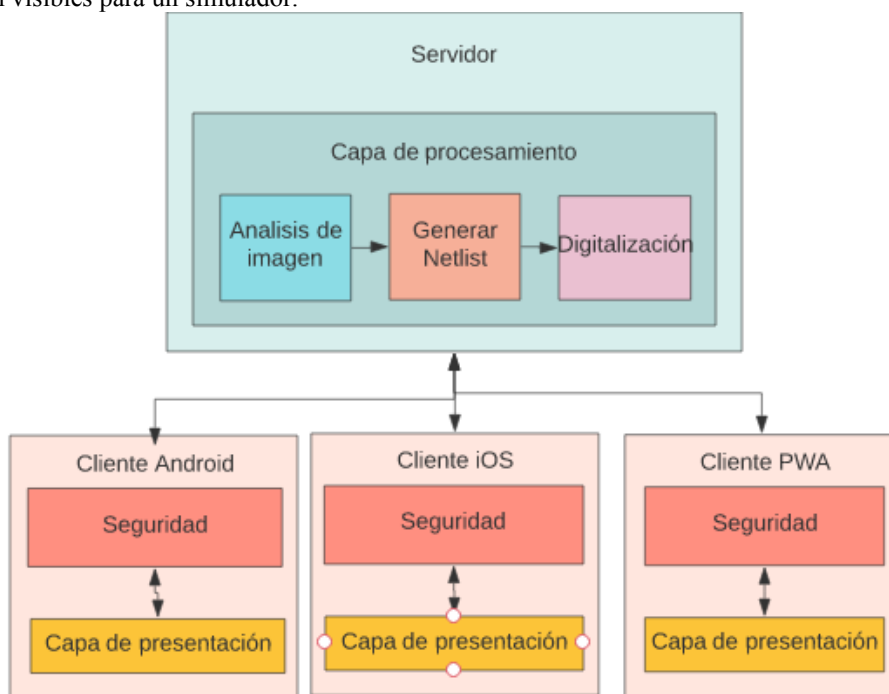
3. Justificación

Existen al menos 12 carreras de licenciatura en el Instituto Politécnico Nacional en las que tienen mínimo una unidad de aprendizaje relacionada directamente con circuitos electrónicos, al realizar diseños para dichas UA suele ser necesario simular los resultados o generar un reporte técnico con esquemas, este proceso donde se involucra la escritura a mano, el realizar la simulación y el reporte suele ser ocupar varias horas de trabajo, dependiendo de la experiencia con el simulador.

Generar un sistema para ayudar a la digitalización de dicho circuito nos minimizará tiempos de realización de prácticas y la posibilidad de realizar una simulación y obtener resultados en un menor tiempo.

4. Productos o Resultados esperados

1. La documentación técnica del sistema.
2. El manual de usuario.
3. Sistema prototipo generador de netlist a partir de una imagen de un circuito electrónico y digitalizar el circuito. El sistema usará la arquitectura cliente-servidor, se planea que implementen varios clientes: un cliente para Android, para iOS y una PWA (aplicación web).
4. Artículo de divulgación de las técnicas usadas en el análisis de imágenes y la creación de archivos que sean visibles para un simulador.



ORH AOSI ML
SCAR ALAN LAURA

Diagrama 2: Arquitectura propuesta.

5. Metodología

Para este proyecto se consideró como mejor opción la metodología basada en componentes puesto que nos permite trabajar con elementos de software ya establecidos y enfocarnos en el ensamblaje del sistema para que pueda generar el objetivo establecido.

Esta metodología también nos permite evolucionar el sistema además de ciclos de desarrollo más cortos, también nos simplifica las pruebas y el mantenimiento del sistema.

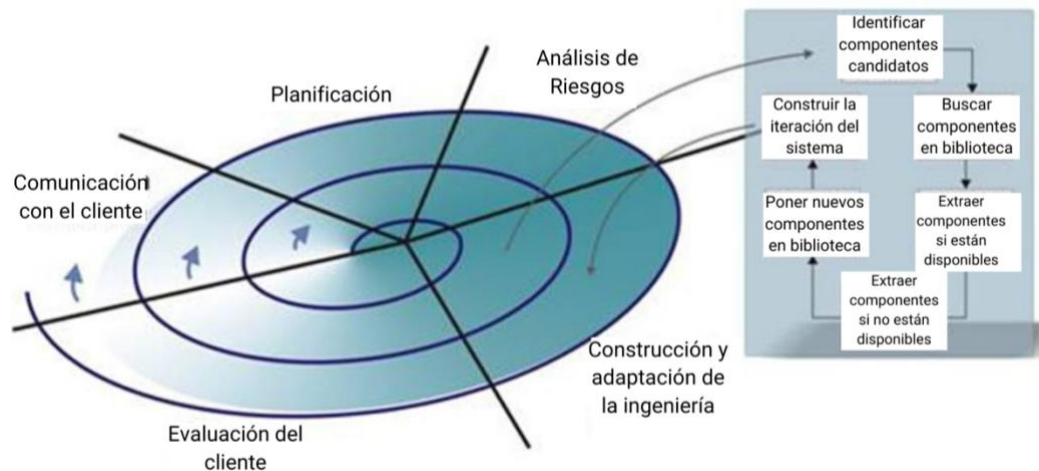


Diagrama 3: Metodología por componentes.

Un componente es una unidad de composición del sistema que ha de poder ser desarrollado, adquirido, incorporado al sistema y compuesto con otros componentes de forma independiente, en tiempo y espacio.

6. Cronograma

Ver Anexos

7. Referencias

- [1] U. A. Bakshi, A. V. Bakshi, «Electrical Networks» 1er Edición, India, Technical Publications Pune, 2007 [En línea]. Obtenido de <https://books.google.com.mx/books> [Último acceso: 3 Marzo 2020].
- [2] Sridar, Srikanth & Subramanian, Krishnan. (2013). Circuit recognition using netlist. 2013 IEEE 2nd International Conference on Image Information Processing, IEEE ICIP 2013. 242-246. 10.1109/ICIP.2013.6707591.
- [3] Dai, Yu-Yun & Braytont, Robert. (2017). Circuit recognition with deep learning. 162-162. 10.1109/HST.2017.7951826.
- [4] Rabbani, Mahdi & Khoshkangini, Reza & Nagendraswamy, H.S. & Conti, Mauro. (2016). Hand Drawn Optical Circuit Recognition. Procedia Computer Science. 84. 41-48. 10.1016/j.procs.2016.04.064.

8. Alumnos y Directores

Morales López Laura Andrea.- Alumna de la carrera de Ing. en Sistemas Computacionales en ESCOM, Boleta: 2013110568, Tel. 5536309416, Email: lala_andrea10@hotmail.com.

Firma: _____

Ontiveros Salazar Alan Enrique.- Alumno de la carrera de Ing. En Sistemas Computacionales en ESCOM, Boleta: 2014170836, Tel. 5560468997, Email: alan-enrique@live.com.mx

Firma: _____

Rosas Hernández Oscar Andrés.- Alumno de la carrera de Ing. En Sistemas Computacionales en ESCOM, Boleta: 2014090642, Tel. 5533456622, Email: SoyOscarRH@gmail.com

Firma: _____

Saucedo Delgado Rafael Norman.- Maestro en Ciencias de la Computación por el IIMAS-UNAM en 2004. Ingeniero en Sistemas Computacionales por la ESCOM-IPN en 2002. Profesor de la ESCOM-IPN en el Departamento de Ciencias e Ingeniería de la Computación desde 2005. Más de 100 trabajos terminales dirigidos desde 2006 a la fecha. Áreas de Interés: Gráficas por computadora y Realidad Virtual. Correo-e: rsaucedo@ipn.mx Teléfono: 57-29-6000 Extensión 52022

Firma: _____

CARÁCTER: Confidencial
FUNDAMENTO LEGAL: Artículo 11 Fracc. V
y artículos 108, 113 y 117 de la Ley Federal de
Transparencia y Acceso a la Información
Pública
PARTES CONFIDENCIALES: Número de
boleta y teléfono

CRONOGRAMA

Nombre del alumno(a): Morales López Laura Andrea

TT No.: 2020-A035

Nombre del alumno(a): Morales López Laura Andrea

Título del TT: Generador de un “Abstract Syntax Graph” (Netlist) para representar digitalmente circuitos electrónicos

[illegible]

CRONOGRAMA

Nombre del alumno(a): Ontiveros Salazar Alan Enrique

Título del TT: Generador de un “Abstract Syntax Graph” (Netlist) para representar digitalmente circuitos electrónicos

[illegible]

CRONOGRAMA
Nombre del alumno(a): Rosas Hernández Oscar Andres

TT No.: 2020-A035

Nombre del alumno(a): Rosas Hernández Oscar Andres

Titulo del TT: Generador de un “Abstract Syntax Graph” (Netlist) para representar digitalmente circuitos electrónicos

[illegible]



Rafael Norman Saucedo Delgado

<rsaucedo@ipn.mx>

Mié 01/09/2021 06:21 PM

Para: Usted



Este acuse pertenece a la validación del contenido del Protocolo TT2020-A035.

Atentamente

M. en C. Rafael Norman Saucedo Delgado

