实验报告

实验名称: 缓存模拟				
实验时间:2018/5/1				
实验人员:李子强(姓名)11510352(学号)1512(年级)				
实验目的: 掌握缓存机制的过程,深入理解缓存的设计理念和不同策略之间的优劣				
实验环境: Linux_				
实验步骤:				
1. 了解不同缓存的细节与思想				
2. 编写模拟程序				
实验陈述:				
1、基础知识回顾:				
1.direct mapped cache的内容: 一个内存地址能被映射到的Cache line是固定的。				
2. set associate cache 的内容: 组相联映射实际上是直接映射和全相联映射的折中方				
案。				
3. fully associate cache 的内容: 主存中的一个地址可被映射进任意 cache line				
4. TLB 原理以及和其他 cache 的不同之处: TLB 是一个小的,虚拟寻址的缓存,其中每一				
行都保存着一个由单个 PTE (Page Table Entry, 页表项) 组成的块。TLB:加速虚拟地址—>				
物理地址的转换,如果没有 TLB 的话每次进行地址转换都要访问内存。TLB 结构有点像				
cache。 cache:存放最近使用的数据和指令,对于上层来说 cache 是透明的。				
2、缓存模拟				
模拟程序使用的缓存策略是? <u>direct mapped cache</u>				
请写出地址、index、byteselect 大小的计算过程				
<u>index = 1KB/16B = 64 lines = 2^6</u>				
bytes elect = offset = 16byte = 2 ⁴				
采用的策略有哪些弊端?命中率低,效率较低。				
为什么我们不把 cache 设计的大一些? <u>成本限制</u>				
3、遇到的问题与解决方法				
问题 1:暂无				
解决方法				
实验总结:				
复习了缓存算法				