

## Curs 6

### 3.4 Automatele de ordinul 2. Automatele elementare

Structurile logice ce implementează automatele de ordinul 2 se caracterizează printr-o autonomie parțială, la limită totală, în raport cu evoluția intrărilor. O secvență binară aplicată la intrarea unei astfel de structuri va genera la ieșire un răspuns parțial dependent de aceasta și puternic influențat de secvențele anterioare prin “starea” în care s-a aflat structura logică la începutul secvenței. La aceste circuite în paralel cu evoluția ieșirilor are loc și o evoluție în spațiul stărilor ce conferă circuitelor autonomie sporită.

Structurări ulterioare vor oferi proprietăți mai complexe sistemelor numerice, dar toate vor fi marcate de autonomia conferită de evoluția în spațiul stărilor.

Schema de principiu cea mai simplă a unui automat de ordinul doi, numit și automat elementar, este dată în fig. 3.57 în care:

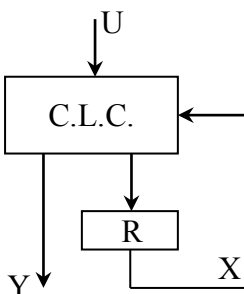


Figura 3.57

- R este un registru, adică un automat de ordinul 1, denumit în mod uzual registru de stare.
- CLC este un circuit logic combinațional ce calculează funcțiile  $f$  și  $g$ .
- U, Y, X – mulțimile mărimilor de intrare, ieșire și stare cu semnificațiile definite în paragraful 3.1.1.

#### 3.4.1. Circuitul basculant bistabil de tip T

Structura logică cea mai simplă care materializează fizic un automat de ordinul 2 este aceea la care dimensiunile mulțimilor U, X și Y sunt minime. Întrucât evoluția în spațiul stărilor este o caracteristică a automatelor de ordinul 2 rezultă că mulțimea X va trebui să aibă cel puțin două elemente. Mulțimea U poate avea un singur element sau două elemente. În primul caz avem însă un generator pur, în timp ce, în al doilea

caz, se poate vorbi de un control al evoluției automatului prin intermediul intrărilor. Indiferent de varianta luată în considerare pentru mulțimea  $U$ , rezultă că elementele mulțimilor  $U$  și respectiv  $X$  pot fi codificate cu ajutorul unei singure variabile binare.

În cazul în care mulțimea  $U$  are un singur element, evoluția în spațiul stărilor a automatului considerat va consta într-o tranziție continuă între cele două stări ale mulțimii  $X$ . Dacă mulțimea  $U$  are însă două elemente este posibilă și blocarea procesului de tranziție într-una din cele două stări.

Observație: pentru a simplifica și mai mult structura din fig. 3.57 vom considera că informația de la ieșirea automatului se referă nemijlocit la starea sa, deci  $x_i = y_i$ .

În continuare vom considera cele două situații disitincte în care mulțimea  $U$  are unul sau două elemente:

- în cazul în care  $U$  are un singur element el poate fi codificat cu o constantă logică. De asemenea fie  $x_1$  și  $x_2$  cele două elemente ale mulțimii  $X$  ce vor fi codificate cu variabila de stare  $x$  prin adoptarea convenției că  $x=0$  când automatul este în starea  $x_1$  și respectiv  $x=1$  când automatul este în starea  $x_2$ . Schema logică și tabelul tranzițiilor pentru un automat astfel definit sunt redată în fig. 3.58 și tab. 3.12. În această structură circuitul inversor implementează circuitul logic combinațional din fig. 3.57, iar bistabilul D îndeplinește funcția unui registru pe un bit.

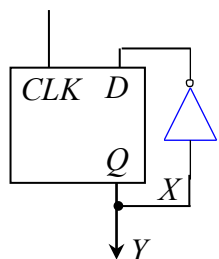


Figura 3.58

STARE VIIT. ST. PREZENTA	INTRARE U
0	1
1	0

Tabelul 3.12

- în cazul în care mulțimea  $U$  are două elemente  $u_1$  și  $u_2$  ele pot fi codificate cu o singură variabilă  $u$  care este  $u=0$  când  $u_1$  este activă și  $u=1$  când  $u_2$  este activă. Cele două stări se codifică ca și în cazul precedent. În funcție de circuitele utilizate pentru implementarea circuitului logic combinațional din fig.3.57 se pot obține diverse structuri. Trei posibile structuri de ordinul doi și tabelele tranzițiilor ce le corespund sunt prezentate în fig. 3.59, 3.60, 3.61 și respectiv tab. 3.13, 3.14, 3.15.

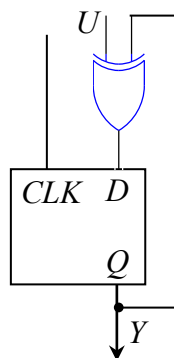


Figura 3.59

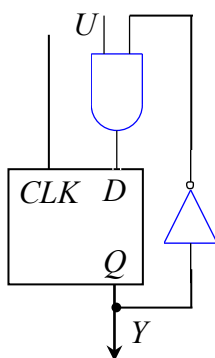


Figura 3.60

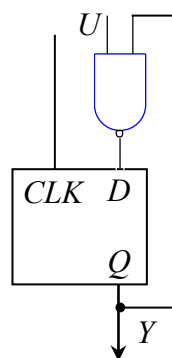


Figura 3.61

STARE VIIT. ST. PREZENTA	INTRARE U	
	0	1
0	0	1
1	1	0

Tabelul 3.13

STARE VIIT. ST. PREZENTA	INTRARE U	
	0	1
0	0	1
1	0	0

Tabelul 3.14

STARE VIIT. ST. PREZENTA	INTRARE U	
	0	1
0	1	1
1	1	0

Tabelul 3.15

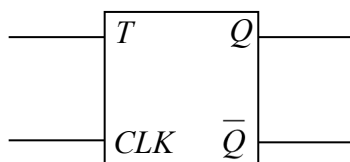


Figura 3.62

Structura din fig. 3.59 este cunoscută sub denumirea de circuit basculant bistabil de tip T simbolul său fiind redat în fig. 3.62. Din tabelul tranzițiilor acestui bistabil se observă că dacă la intrarea  $T$  se aplică semnal logic 1 atunci el își schimbă starea la fiecare impuls de tact. Dimpotrivă, dacă la intrarea  $T$  se aplică semnal logic 0 starea bistabilului și deci ieșirea sa, rămân neschimbate. Rezultă deci că funcționarea bistabilului depinde de starea sa întrucât, de exemplu, ca să treacă în starea complementară el trebuie să-și cunoască starea prezentă, adică starea în care se află.

Structura din fig. 3.58 poate fi considerată un bistabil T permanent activat.

### 3.4.2. Circuitul basculant bistabil JK

Bistabilul de tip D, utilizat ca element de memorare pentru CBB de tip T, constituie soluția pentru rezolvarea nedeterminării care apare în

funcționarea CBB de tip RS (ce funcționează după principiul master-slave) atunci când  $R=S=1$ .

Structura RS poate fi reluată și prin introducerea unei reacții de tipul celei din fig. 3.57 se obține un circuit basculant bistabil cu două intrări care vor accepta toate combinațiile posibile de valori. Fiind vorba de un bistabil (cu două stări distincte) și două intrări ce se modifică independent, s-au impus patru moduri de funcționare distincte și anume: la cele trei moduri specifice automatului RS (nu modifică starea, tranziție în starea zero și tranziție în starea 1) s-a adăugat modul de funcționare specific bistabilului de tip T, și anume, tranziția în starea complementară.

STARE PREZENTA STARE VIIT.	INTRĂRI J,K			
	00	01	10	11
0	0	0	1	1
1	1	0	1	0

Tabelul 3.16

J	K	$Q_n$	$Q_{n+1}$	R	S
0	0	0	0	0	0
0	0	1	1	0	0
0	1	0	0	0	0
0	1	1	0	1	0
1	0	0	1	0	1
1	0	1	1	0	0
1	1	0	1	0	1
1	1	1	0	1	0

Tabelul 3.18

J	K	ST.PREZ. $Q_n$	ST.VIIT. $Q_{n+}$
		$Q_n$	$Q_{n+}$
0	0	$Q_n$	$Q_n$
0	1	$Q_n$	0
1	0	$Q_n$	1
1	1	$Q_n$	$\overline{Q_n}$

Tabelul 3.17

$Q_n$	$Q_{n+1}$	J	K
0	0	0	*
0	1	1	*
1	0	*	1
1	1	*	0

Tabelul 3.19

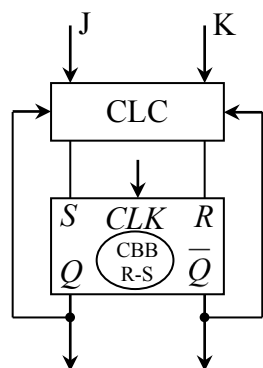


Figura 3.63

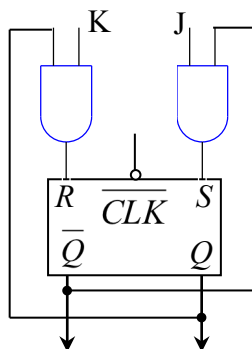


Figura 3.64

Bistabilul obținut va fi caracterizat prin două stări interne 0 și 1 și prin cele patru combinații posibile ale celor două intrări care poartă denumirea de intrări  $J$  și  $K$ . Structura acestui bistabil este prezentată în fig. 3.63, iar

funcționarea să este redată în tabelul tranzițiilor 3.16. O reprezentare mai frecvent întâlnită a acestui tabel este cea din tab. 3.17. Ținând cont de faptul că starea  $Q_n$  poate fi 0 sau 1 acest tabel a fost detaliat sub forma 3.18.

În tabelul 3.18 au fost specificate și semnalele logice pe care trebuie să le aibă asigurate intrările  $R$  și  $S$  din fig. 3.63 astfel ca funcționarea să fie conformă celei definite pentru CBB de tip JK. Rezultă următoarele funcții :

$$S = J.\overline{Q_n} ; R = K.Q_n \quad (3.3)$$

ce trebuie implementate de circuitul logic combinațional din fig. 3.63 (fig. 3.64). De menționat că realizarea practică a CBB de tip JK implică unele modificări în raport cu schema principală din fig. 3.64, modificări menite să-i sporească performanțele funcționale.

Un tabel frecvent utilizat în cazul implementării circuitelor secvențiale cu bistabile JK este tabelul excitațiilor bistabilului JK care, pornind de la schema logică a acestui bistabil (fig. 3.64), stabilește valorile logice ce trebuie aplicate la cele două intrări  $J$  și  $K$  astfel ca tranziția de stare să fie cea dorită (tab. 3.19).

Modul de reprezentare a unui CBB de tip JK este cel din fig.3.65.

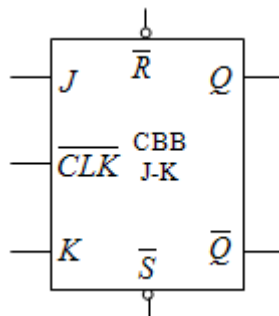


Figura 3.65

De remarcat că pe lângă cele două intrări  $J$  și  $K$ , numite intrări sincrone, unele bistabile materializate fizic mai au prevăzute și intrările asincrone  $\overline{R}$  și  $\overline{S}$ . Din punct de vedere funcțional intrările asincrone sunt prioritare în raport cu cele sincrone.

Observație: (a) Dacă se impune condiția  $J=K$ , adică se leagă împreună cele două intrări, se obține un bistabil de tip T. Familiile uzuale de circuite integrate nu conțin bistabile de tip T, dar acestea pot fi realizate cu bistabile JK.

(b) Dacă se conectează un inversor între cele două intrări astfel ca  $K = \overline{J}$  se obține din punct de vedere funcțional un bistabil de tip D.

### 3.4.3 Numărătoare

Aplicația principală a circuitelor basculante bistabile o constituie circuitele numărătoare. Din analiza schemei din fig. 3.59 se observă că la fiecare impuls de tact conținutul bistabilului D este rezultatul unei sume modulo 2 cu intrarea prin circuitul SAU-EXCLUSIV, adică dacă intrarea  $U=0$  starea bistabilului nu se modifică, iar dacă  $U=1$  avem o modificare de tip modulo 2. Capacitatea de numărare este limitată la 2 datorită faptului că bistabilul are numai două stări distincte. Rezultă prin urmare că un CBB de tip T este un circuit de numărare binară comandat prin  $T=1$ . Pentru sporirea capacității de numărare se interconectează mai multe bistabile de tip T. În funcție de acest mod de conectare se definesc două mari categorii de numărătoare:

- a) Numărătoare asincrone, la care impulsul de tact nu se aplică la același moment de timp la toate automatele elementare independente de tip T, la intrările cărora se aplică constanta logică 1.
- b) Numărătoare sincrone, caracterizate prin faptul că impulsurile de tact sunt aplicate simultan tuturor bistabilelor, iar intrările de tip T pot lua două valori logice în funcție de tranziția realizată.

În ambele cazuri numărătorul se obține prin interconectarea unor automate de ordinul 2 în așa fel încât să nu se introducă o reacție suplimentară.

Există și posibilitatea utilizării bistabilelor de tip D, care sunt automate de ordinul 1, dar în acest caz numărătorul nu mai este o “colecție” de automate elementare interconectate, ci un automat complex cu o buclă globală introdusă peste un sistem de ordinul 1 (bistabilul D). Rezultă că și în acest caz numărătorul este tot un automat de ordinul 2.

#### 3.4.3.1 Numărătoare asincrone

Numărătorul asincron este tipul de numărător elementar realizat în mod uzual sub formă de circuit integrat. Dintre toate numărătoarele el are logica de funcționare cea mai simplă și este cel mai ușor de proiectat, dar este totuși limitat în ceea ce privește viteza de lucru.

Având în vedere faptul că un asemenea circuit trebuie să funcționeze conform secvenței de numărare a numerelor binare rezultă că principiile sale

de funcționare pot fi concluzionate din observarea acestei secvențe. Fie secvența de numărare a primelor 16 numere binare:

abcd
0000 0110 1011
0001 0111 1100
0010 1000 1101
0011 1001 1110
0100 1010 1111
0101

În urma analizării ei se pot desprinde două concluzii:

- 1) valoarea celui mai puțin semnificativ bit, pentru noi -d, comută la creșterea cu o unitate a oricărui număr;
- 2) valoarea celorlalti biți comută ca o consecință a tranziției din 1 în 0 a bitului de rang imediat inferior.

Dacă vom asocia fiecărui bit un circuit basculant bistabil T (cu  $T=1$ ) ce comută pe frontul negativ al impulsului de tact și vom conecta ieșirea fiecărui bistabil la intrarea de tact a bistabilului următor, atunci aplicând impulsurile de tact bistabilului asociat celui mai puțin semnificativ bit, acesta va comuta la fiecare impuls. La fiecare comutare din 1 în 0 a acestui circuit basculant bistabil frontul negativ al acestei tranziții va provoca comutarea circuitului bistabil de ordin imediat superior respectând astfel concluzia nr.2. Același fenomen va avea loc și la tranzițiile din 1 în 0 ale celorlalte circuite basculante bistabile putându-se obține astfel, prin conectarea în cascadă a  $n$  bistabile, un numărător pe  $n$  biți.

În fig. 3.66 este prezentată schema unui numărător asincron pe 4 biți, iar în fig. 3.67 diagrama de timp asociată lui (neglijând întârzierile introduse de comutarea circuitelor).

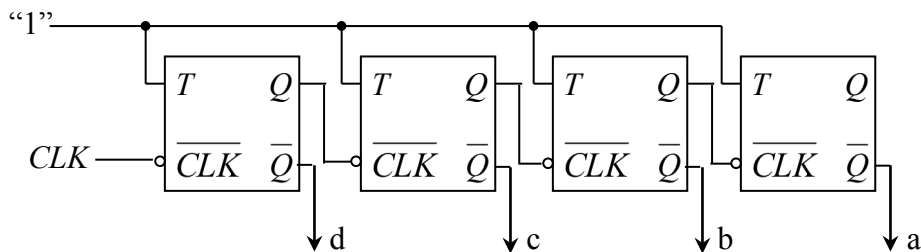


Figura 3.66

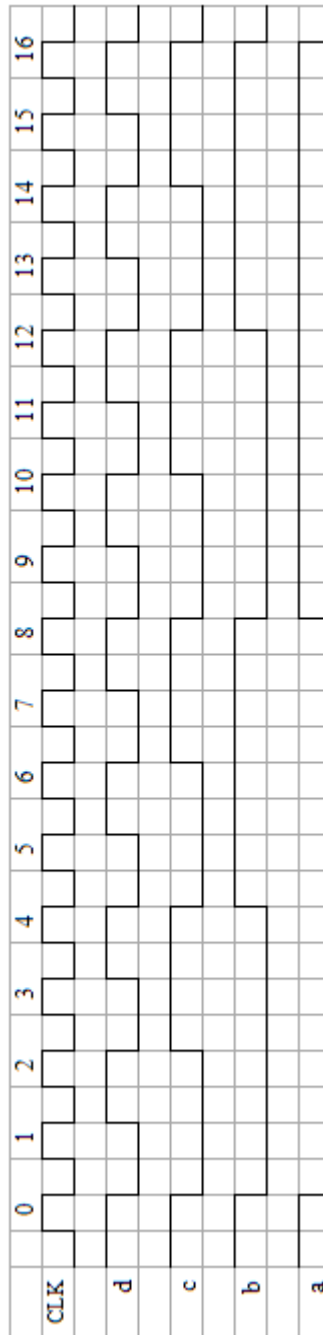


Figura 3.67

Inițial bistabilele sunt aduse în starea 0 de către impulsul de tact cu numărul de ordine 0 (adica  $Q_a = Q_b = Q_c = Q_d = 0$ ). Aplicarea impulsului de tact cu numărul de ordine 1 va provoca comutarea primului bistabil ( $Q_d = 1$ ) celelalte rămânând nemodificate întrucât, așa cum de fapt s-a precizat deja, ele comută pe frontul descrescător al impulsurilor de tact. Cel de-al doilea impuls de tact va provoca comutarea lui  $Q_d$  din 1 în 0 ceea ce va crea



condiția necesară comutării valorii lui  $Q_c$  din 0 în 1. Înaintea aplicării impulsurilor de tact cu numărul de ordine 16 toate bistabilele vor fi în starea 1. Acest impuls, al 16-lea, va determina trecerea lor în starea 0. Rezultă deci că stările numărătorului din figură se vor repeta după  $2^4$  impulsuri și că în general repetarea se va face după  $2^n$  impulsuri de tact,  $n$  fiind un număr egal cu numărul bistabilelor utilizate la implementare.

Din studiul formelor de undă din fig. 3.67 se mai poate observa că un astfel de numărător funcționează și ca un divizor de frecvență. Dacă vom considera că semnalul de tact (CLK) are frecvența  $f$ , atunci semnalul  $d$  are frecvența  $f/2$ ,  $c$  are frecvența  $f/2^2$ , etc.

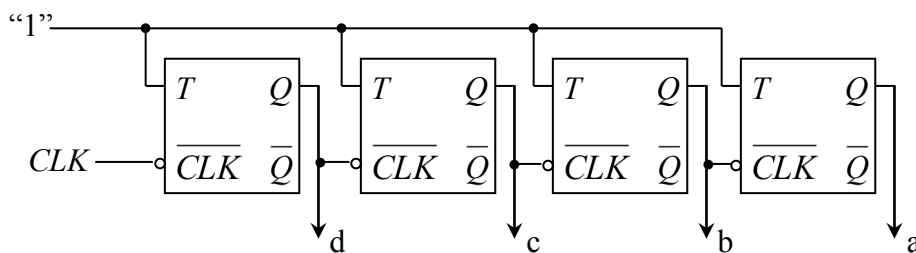


Figura 3.68

Cu ajutorul unei scheme asemănătoare cu cea precedentă (fig.3.68) se poate implementa un numărător asincron invers (primul poartă și denumirea de numărător asincron direct) care va genera numerele binare din secvența de numărare în ordine inversă.

Caracterul asincron al acestor numărătoare se datorește faptului că, exceptând bistabilul asociat celui mai puțin semnificativ bit, celelalte bistabile nu comută sincron, ci ca o consecință a comutării bistabilului de ordin imediat inferior. Deci în cazul în care tranziția din secvența de numărare implică modificarea valorii a mai multor biți, starea finală corectă nu se stabilește sincron, ci prin comutarea succesivă a 2 până la  $n$  bistabile. Timpul de comutare deci a unui numărător asincron este, în cel mai defavorabil caz, egal cu suma timpilor de comutare a tuturor bistabilelor din structura sa. Aceasta este deficiența principală a numărătoarelor asincrone, deficiență eliminată în cazul numărătoarelor sincrone cu prețul adăugării unor circuite combinaționale suplimentare.

Avantajul principal al acestor numărătoare constă în simplitatea schemei ce se obține prin interconectarea directă a bistabilelor ce le compun.

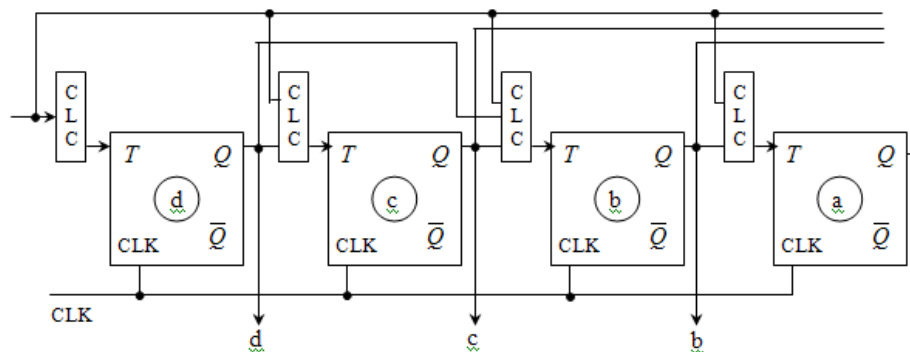
### 3.4.3.2 Numărătoare sincrone

Se caracterizează prin faptul că semnalul de sincronizare se aplică simultan la intrarea tuturor bistabilelor din structură, bascularea sau

nebascularea unui bistabil fiind condiționată prin intermediul semnalului ce se aplică la intrarea  $T$ , rezultă la intrarea fiecărui  $T$  va trebui să avem o structură combinațională ce să decidă situațiile în care bistabilul respectiv își va modifica starea la apariția proximei impuls de sincronizare. Structurile logice combinaționale vor genera condițiile de tranziție înaintea aplicării impulsului de sincronizare.

Având în vedere acest mod de aplicare a structurii combinaționale va trebui analizată secvența de numărare binară.

Figura 3.69



În urma analizării secvenței de numărare binară se ajunge la ecuațiile 3.4:

$$\begin{aligned}
 T_d &= 1 & T_c &= Q_d \cdot 1 & T_b &= Q_c \cdot Q_d \cdot 1 & T_a &= Q_b \cdot Q_c \cdot Q_d \cdot 1 \\
 T_d &= 1 \\
 T_c &= Q_d \\
 T_b &= Q_c \cdot T_c \\
 T_a &= Q_b \cdot T_b
 \end{aligned}
 \Rightarrow \boxed{T_n = Q_{n-1} \cdot T_{n-1}} \quad (3.4)$$

Structura care se obține pentru numărător este cea din figura 3.70

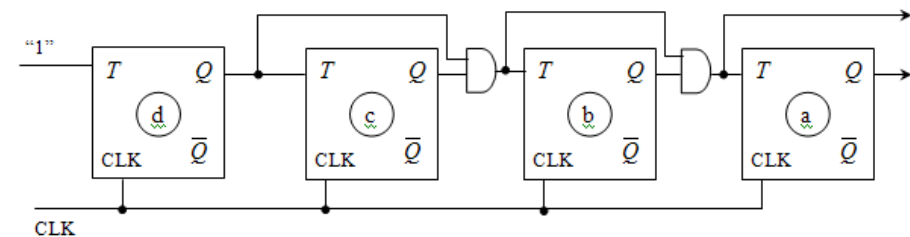


Figura 3.70