

Procesorul MIPS16 ciclu unic

Remeș Daria-Maria Grupa 30223

Cuprins

- a. Cele 4 instrucțiuni suplimentare
- b. Semnale de control MIPS16
- c. Cod sursa și descriere a programului implementat
- d. Trasare execuție
- e. Menționări activități
- f. Explicații descriere
- g. Detalii simulare

a. Cele 4 instrucțiuni suplimentare

- 1. Tipul R
 - XOR SAU exclusiv logic între două registre, memorează rezultatul în alt registru

```
ASM xor $rd, $rs, $rt
RTL RF[rd] <= RF[rs] ^ RF[rt]; PC<=PC+1;
```

• MULT – înmulțire între două registre, memorează rezultatul în alt registru

```
ASM mult $rd, $rs, $rt
RTL RF[rd] <= RF[rs] * RF[rt]; PC<=PC+1;
```

2. Tipul I

• BGTZ – salt condiționat dacă un registru este mai mare ca 0

```
ASM bgtz $rs, offset
RTL if RF[rs] > 0 PC<=PC+1+offset<<2; else PC<=PC+1;
```

• ORI – SAU logic între un registru și o valoare imediată, memorează rezultatul în alt registru

```
ASM ori $rt, $rs, imm
RTL RF[rt]<=RF[rs] | imm; PC<=PC+1;
```

b. Semnale de control MIPS16

Instrucțiune	Opcode Instr(15- 13)	RegDst	ExtOp	ALUSrc	Branch	<br?> (opţional)</br?>	Jump	JmpR (opțional)	Mem Write	Memto Reg	Reg Write	ALUOp (1:0)	func Instr(2-0)	ALUCtrl (2:0)
ADD (tip R)	000	1	х	0	0		0		0	0	1	10 (+)	000	000 (+)
SUB (tip R)	000	1	х	0	0		0		0	0	1	10 (-)	001	001(-)
SLL (tip R)	000	1	х	0	0		0		0	0	1	10 (<<)	010	010(<<)
SRL (tip R)	000	1	х	0	0		0		0	0	1	10 (>>I)	011	010(<<)
AND (tip R)	000	1	х	0	0		0		0	0	1	10 (&)	100	011(&)
OR (tip R)	000	1	х	0	0		0		0	0	1	10 ()	101	100()
XOR(tip R)	000	1	х	0	0		0		0	0	1	10 (^)	110	101(^)
MULT (tip R)	000	1	х	0	0		0		0	0	1	10 (*)	111	110(*)
ADDI (tip I)	001	0	1	1	0		0		0	0	1	00 (+)	Х	000
LW (tip I)	010	0	1	1	0		0		0	1	1	00(+)	х	000
SW (tip I)	011	Х	1	1	0		0		1	Х	0	00(+)	х	000
BEQ (tip I)	100	Х	1	0	1		0		0	Х	0	01(-)	х	001
BGTZ (tip I)	101	Х	1	0	1		0		0	х	0	01(-)	Х	001
ORI (tip I)	110	0	1	1	0		0		0	0	1	11()	Х	101()
J (tip J)	111	Х	х	х	х		1		0	х	0	XX	Х	111

c. Cod sursa și descriere a programului implementat

Programul implementat calculează suma pătratelor a 5 numere aflate în memorie.

Sursa in limbaj C

```
#include <stdio.h>
 2
      #include <stdlib.h>
 3
 4
      int main()
 5
 6
          int A[5] = \{1, 2, 3, 4, 5\};
 7
          int sumpatrat = 0;
 8
          for(int i = 0; i < 5; i++)
 9
10
              A[i] = A[i] * A[i];
11
              sumpatrat = sumpatrat + A[i];
12
13
          return 0;
14
15
```

Cod mașină

```
B"000 000 000 001 0 000", --X"0010" --add $1,$0,$0
                                                           -0
                      --X"2205" --addi $4,$0,5
B"001 000 100 0000101",
                                                           -1
B"000 000 000 101 0 000", --X"0050" --add $5,$0,$0
                                                           -2
B"100 001 100 0000110", --X"8606" --beq $1,$4,6(end loop)
                      --X"4580" --lw $3,0($1)(A addr)
B"010 001 011 0000000",
B"000 011 011 110 0 111", --X"0DE7" --mult $6,$3,$3
B"011 001 110 0000000", --X"6700" --sw $6,0($1)(A addr)
                                                          -6
B"000 101 110 101 0 000", --X"1750" --add $5,$5,$6
                                                           -7
B"001 001 001 0000001", --X"2481" --addi $1,$1,1
                                                          -8
                        --X"E003" --j 3(begin loop)
B"111 000000000011",
                                                           -9
B"011 000 101 0001010", --X"628A" --sw $5,10($0)(sum addr) -10
others => X"0000");
```

d. Trasare execuție

```
0. add $1,$0,$0
                Instruction= 1, RD1= 0, RD2= 0, Ext imm= 0, ALURes= 0, WD= 0
                 Instruction= 2, RD1= 0, RD2= 0, Ext imm= 5, ALURes= 5, WD= 5
1. addi $4,$0,5
                Instruction= 3, RD1= 0, RD2= 0, Ext imm= 0, ALURes= 0, WD= 0
2. add $5,$0,$0
3. beg $1,$4,6
                Instruction= 4, RD1= 0, RD2= 5, Ext imm= 6, ALURes= FFFB, WD= FFFB
4. lw $3,0($1)
                 Instruction= 5, RD1= 0, RD2= 0, Ext imm= 0, ALURes= 0, WD= 1
5. mult $6,$3,$3
                Instruction= 6, RD1= 1, RD2= 1, Ext imm= 0, ALURes= 1, WD= 1
                 Instruction= 7, RD1= 0, RD2= 1, Ext imm= 0, ALURes= 0, WD= 0
6. sw $6,0($1)
                Instruction= 8, RD1= 0, RD2= 1, Ext imm= 0, ALURes= 1, WD= 1
7. add $5,$5,$6
8. addi $1,$1,1
                 Instruction= 9, RD1= 0, RD2= 0, Ext imm= 1, ALURes= 1, WD= 1
9. j 3(begin loop) Instruction=A, RD1=0, RD2=0, Ext imm=3, ALURes=0, WD=0
10. sw $5,10($0)
                Instruction= b, RD1= 0, RD2= 37, Ext imm= 10, ALURes= 0, WD= 0
```

e. Menționări activități

Nu există părți din procesor incomplete.

f. Explicații descriere

Nu există erori.

g. Detalii simulare

Am testat pe placă programul. Rezultatul final este cel asteptat, la adresa solicitată.