



CO2008 - KIẾN TRÚC MÁY TÍNH

Khoa Khoa học và kỹ thuật máy tính
Đại học Bách Khoa - ĐHQG Tp.HCM

02/2022

Bài thực hành 6

CHƯƠNG 4 BỘ XỬ LÝ: Kiến trúc Single clock cycle.

Mục tiêu

- Hiểu chức năng của các khối phần cứng.
- Hiểu nguyên lý hoạt động (lấy lệnh, giải mã, thực thi, lưu trữ) của kiến trúc single clock cycle.
- Tính toán thời gian chạy của từng lệnh theo kiến trúc single clock cycle.
- Tính toán được tần số (chu kỳ) của hệ thống.

Yêu cầu

- Xem lại kiến trúc Single clock cycle.
- Xem công cụ Tool/MIPS X-Ray trong phần mềm MARS.

Kiểu lệnh

R-type

Opcode ₆	Rs ₅	Rt ₅	Rd ₅	Shamt ₅	Function ₆
---------------------	-----------------	-----------------	-----------------	--------------------	-----------------------

I-type

Opcode ₆	Rs ₅	Rt ₅	Immediate ₁₆
---------------------	-----------------	-----------------	-------------------------

J-type

Opcode ₆	Immediate ₂₆
---------------------	-------------------------

- Opcode: Mã lệnh, dùng để xác định hành động của lệnh (với kiểu R, Opcode = 0).
- Rs, Rt, Rd (register): Trường xác định thanh ghi (độ rộng 5 bit tương ứng với số thứ tự hay địa chỉ của 32 thanh ghi GPR).
- Shamt (shift amount): Xác định số bits dịch trong các lệnh dịch bit.
- Function: Xác định toán tử.
- Immediate: Toán hạng tức thời. Mục đích sử dụng thay đổi tùy theo lệnh.

Bài tập và thực hành

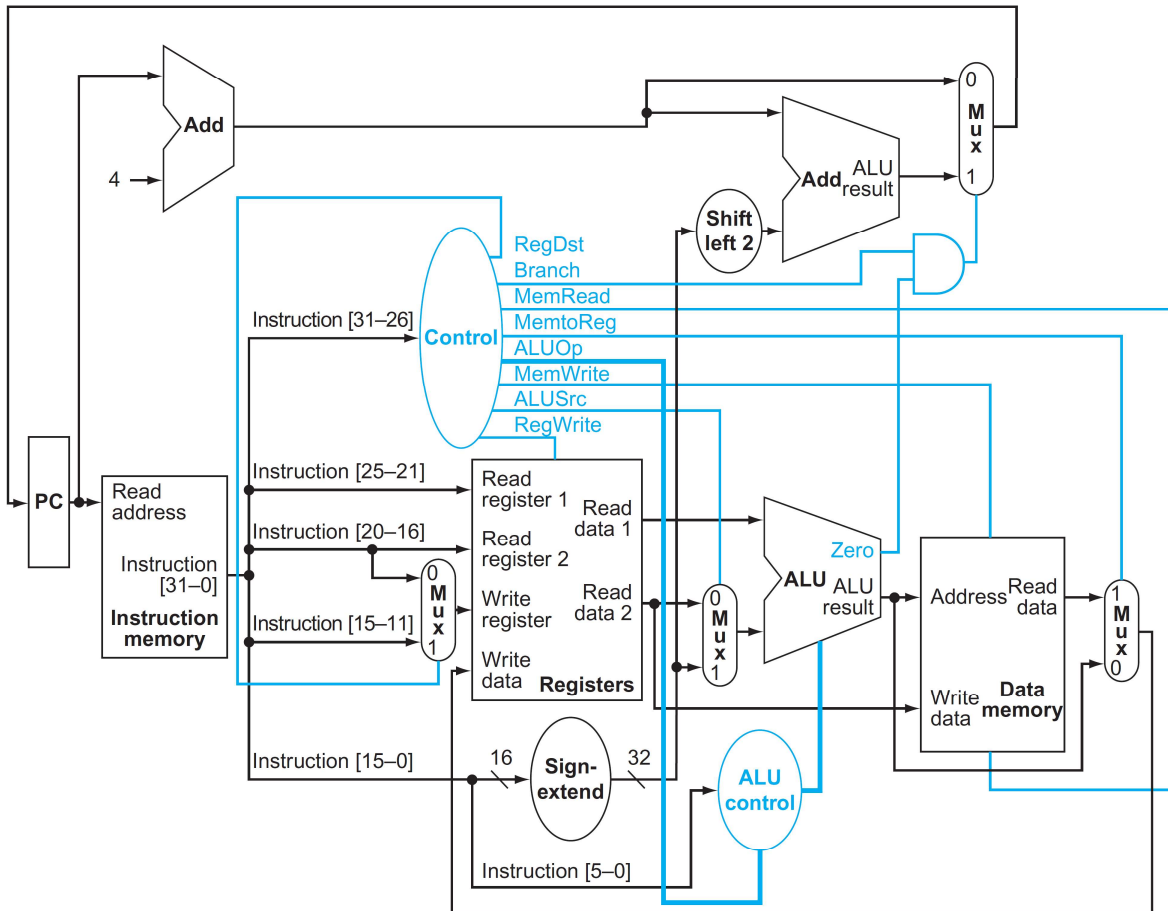
Bài 1. Trả lời ngắn gọn các câu hỏi liên quan các khối trong hình 1:

- Thanh ghi PC dùng để làm gì?
- Instruction memory chứa gì? Input, output là gì?
- Registers là tập hợp bao nhiêu thanh ghi? Input, output là gì?
- Input và output của ALU là gì?
- Bộ Control nhận input là trường nào? Output dùng để làm gì?
- Data memory chứa gì? Input, output là gì?
- Bộ chọn kênh (MUX) có chức năng gì? Ví dụ.
- Sign-extend dùng để làm gì? Ví dụ.

Bài 2. Các tín hiệu điều khiển sau dùng để làm gì?

- RegDst.
- RegWrite.
- MemRead.
- MemWrite.
- MemtoReg.
- Branch.

- Jump
- ALUSrc.



Hình 1: Single clock cycle datapath

Bài 3. Xác định giá trị của các tín hiệu điều khiển để thực hiện các lệnh sau:

```
lw $s0, 8($a0)      # load $s0 from memory at address $a0+8
sw $s0, 8($a0)      # store $s0 to memory at address $a0+8
add $s0, $s1, $s2    # $s0 = $s1 + $s2
beq $t2, $t1, label  # branch on equal, if $t2=$t1 branch to label
j label             # jump to label
```

Bài 4. Xác định critical path, thời gian chu kỳ của hệ thống.

Cho thời gian trễ của các khối như bảng sau:

Resources	Delay
Mux	10ns
Add	10ns
Shift left	10ns
Instruction memory	200ns
Registers	150ns
Sign-extend	10ns
ALU	100ns
Data memory	200ns

Bảng 1: thời gian trễ qua các khối.

a) Xác định critical path (longest-latency – Đường đi có độ trễ lâu nhất) và thời gian hoàn thành của các kiểu lệnh sau:

- Load
- Store

- ALU
- Branch
- Jump

b) Xác định thời gian chu kỳ của hệ thống trên.

Gợi ý: máy tính single clock cycle thực thi 1 lệnh bất kỳ chỉ trong một chu kỳ xung clock. Như vậy, ta phải chọn thời gian chu kỳ tương ứng thời gian hoàn tất lệnh thực thi lâu nhất.

Bài tập làm thêm

1. Kiến trúc trong hình 1 có cho phép thực thi lệnh **jal** và **jr** không? Nếu được, chỉ rõ đường đi thi hành lệnh và các tín hiệu điều khiển liên quan. Nếu không thì cần thêm những phần tử gì để có thể thực thi được?
2. Bài tập 4.1, 4.2, 4.6, 4.7, 4.8 trong textbook.