cin.ufpe.br







#### Infra-estrutura de Hardware

# ARQUITETURA DO PROCESSADOR MIPS/ RISC V



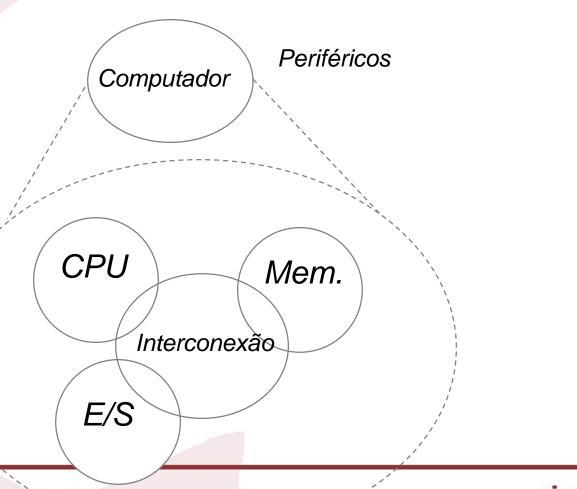


#### Roteiro da Aula



- Introdução
- Operações Aritméticas
  - Representação dos operandos
  - Uso de registradores
- Representando as instruções
- Mais operações sobre dados
- Desvios condicionais
- Funções
  - MIPS
  - Outros processadores
- Modos de Endereçamento
  - MIPS
  - Outros processadores

# Componentes de um Computador: Hardware

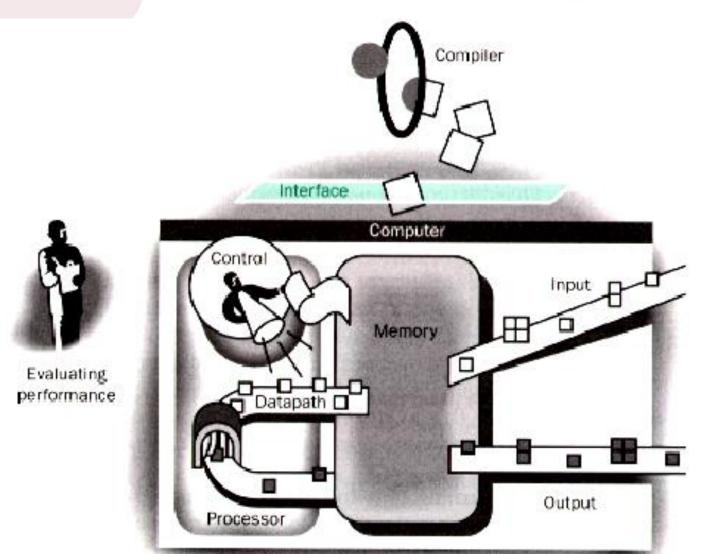




cin.ufpe.br

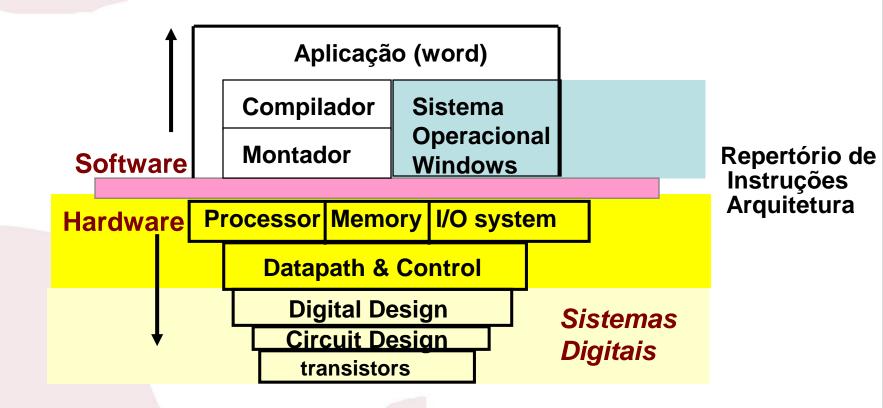
#### Computador: Hardware + Software







#### Computador: Hardware + Software







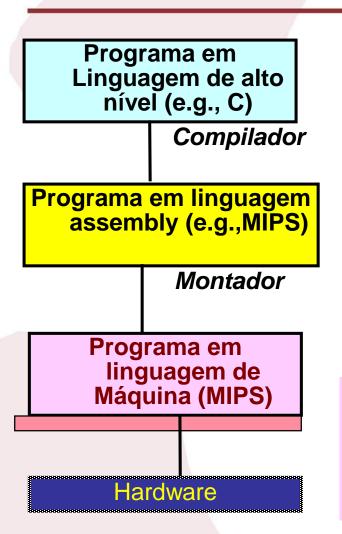
# Conceitos Básicos de Arquitetura de Computadores

Capítulo 2





#### Representação da Informação



```
temp = v[k];
v[k] = v[k+1];
v[k+1] = temp;
```

```
Iw $to, 0($2)
Iw $t1, 4($2)
sw$t1, 0($2)
sw$t0, 4($2)
```

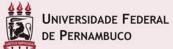
```
0100
                1000
                      0000
                           0000
                                0000
                                      0000
1000
     1100
           0100
                1001
                      0000
                           0000
                                 0000
                                      0100
    1100
           0100
                1001
                      0000
                           0000
                                 0000
1010
                                      0000
1010 1100 0100 1000 0000 0000 0000
```

de Informática

#### Interface entre hw e sw: Repertório de Instruções:

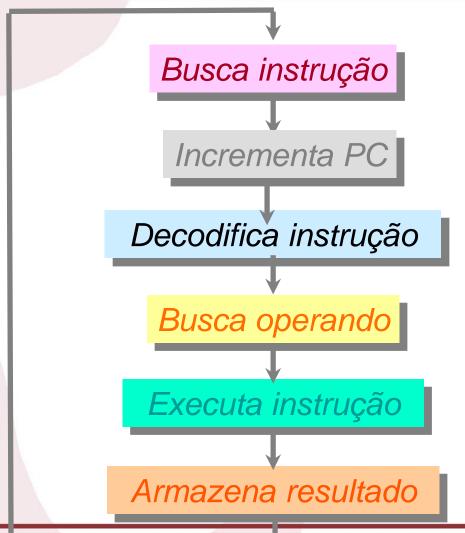






#### Executando um programa







cin.ufpe.br



# QUAIS INSTRUÇÕES QUE UM PROCESSADOR EXECUTA?



## Conjunto de Instruções (ISA)

- O repertório de instruções de um computador
- Diferentes computadores têm diferentes conjuntos de instruções
  - Mas com muitos aspectos em comum
- Os primeiros computadores tinham conjuntos de instruções muito simples
  - Implementação simplificada
- Muitos computadores modernos também possuem conjuntos de instruções simples



#### O ISA do RISC-V



- Usado como o exemplo ao longo do livro...
- Desenvolvido na UC Berkeley como ISA aberto
- Agora gerenciado pela Fundação RISC-V (riscv.org)
- Típico de muitos ISAs modernos
- ISAs similares têm uma grande parcela do mercado principal incorporado
  - Aplicações em eletrônicos de consumo, equipamentos de rede / armazenamento, câmeras, impressoras, ...



### Operações aritméticas



#### Aritméticas

$$- add a,b,c$$
  $a = b + c$ 

$$-a = b + c + d + e$$
?

$$- sub a,b,c$$
  $a = b - c$ 

Todas as instruções aritméticas possuem 3 endereços: destino, fonte 1, fonte 2

A simplicidade é favorecida pela regularidade

#### Expressões Aritméticas



- f = (g + h) (i + j)
  - Variáveis auxiliares: t0 e t1
  - add t0,g,h
  - add t1,i,j
  - sub f,t0,t1

## Operandos no Hardware



- Para se garantir o desempenho....
- Operandos em registradores
- Vantagens:
  - leitura e escrita em registradores são muito mais rápidas que em memória
- Princípio de Projeto 2: Menor é mais rápido
  - memória principal: milhões de locais ...



### Operandos em Registradores



- Instruções aritméticas usam operandos de registro
- MIPS possui 32 registradores de 32 bits cada
  - Os dados de 32 bits são chamados de "palavra"
- RISC-V possui 32 registradores de 64 bits cada
  - Use para dados com acesso frequente
  - Os dados de 64 bits são chamados de "palavra dupla"
    - 32 registradores de uso geral de 64 bits: x0 a x30



## RISC-V Registradores Centro Conformática

x0: o valor constante 0

x1: endereço de retorno

x2: apontador de pilha

x3: ponteiro global

x4: ponteiro de linha

x5 - x7, x28 - x31: temporários

x8: ponteiro do quadro

x9, x18 - x27: registros salvos

x10 - x11: argumentos de função / resultados

x12 - x17: argumentos de função



## Operandos no Hardware Centro C

- Registradores RISC V
  - x5 x7, x28 x31: armazenam variáveis temporárias
  - x9, x18 x27: armazenam variáveis do programa
- Registradores MIPS
  - \$s0, \$s1, ....: armazenam variáveis do programa
  - \$t0, \$t1, ....: armazenam variáveis temporárias
- C code:
  - f = (g + h) (i + j); f, ..., j in x19, x20, ..., x23
  - Código RISC-V:
    - add x5, x20, x21
       add x6, x22, x23
       sub x19, x5, x6



- Manipulando arrays:
  - Armazenados na memória
- Instruções que permitam transferência de informação entre memória e registrador

Instruções de Transferência de Dados load double word - ld

Array: endereço inicial de memória elemento a ser transferido







- Arrays no MIPS/ RISC V:
  - endereço inicial:
    - registrador
  - deslocamento:
    - valor na instrução
- Instrução Load Double Word:
  - Copia conteúdo de palavra dupla (64bits) de memória para registrador.
  - Id reg\_dst, desl(reg\_end\_inicial)





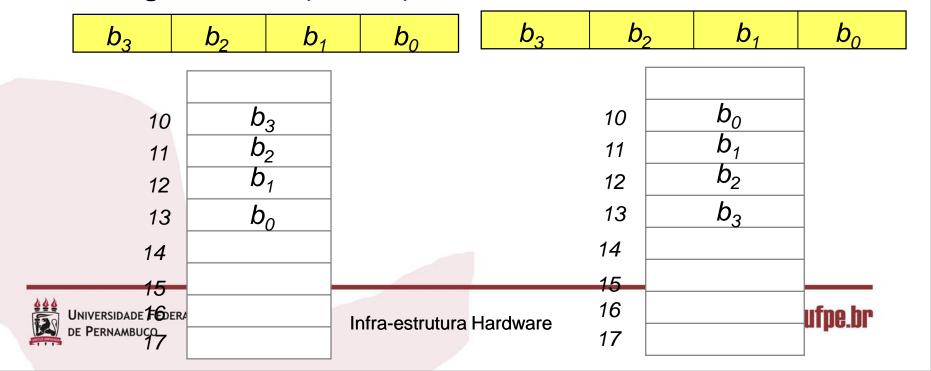
- Memória armazena estruturas de dados
  - Arrays, structures, dynamic data
- Memória armazena variáveis
  - Carrega variáveis para registradores
  - Armazena registradores na memória
- Vários tipos de dados:
  - Inteiros 16, 32 ou 64 bits
  - Caracteres 1 byte
  - Dados lógicos 1 byte



- Melhor uso efetivo:
  - Memória endereçada por byte
- Cada endereço identifica 1 byte
- Como armazenar tipo de dado com vários bytes?
  - RISC-V é Little Endian
  - Byte menos significativo no menor endereço
  - Big Endian: byte mais siginificativo no maior endereço
  - RISC-V não requer palavras alinhadas
  - Difere de outros ISAs

#### Operandos na Memória -Endianess

- MIPS/ RISC V
  - Inteiros com 32 bits
  - Memória endereçada por byte
  - Big Endian (MIPS) Little Endian (RISC V x86)





#### MIPS/ RISC V

- Inteiros com 32 bits
- Memória endereçada por byte



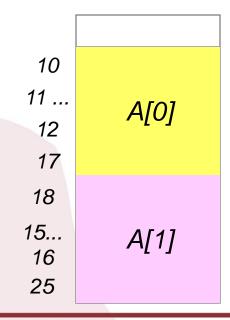
End 
$$(A[0]) = 10$$
  
End  $(A[1]) = 14$ 





#### RISC V

- Inteiros com 64 bits
- Memória endereçada por byte



End 
$$(A[0]) = 10$$
  
End  $(A[1]) = 18$ 

End(A[i]) = End-inicial + i x 8





- Escrita em Memória
- Instrução Store Double Word:
  - Copia conteúdo de palavra (64bits) de registrador para memória.
  - sd reg\_alvo, desl(reg\_end\_inicial)
- A[2] = h + A[8]
  - endereço inicial de A em x22 e h em x9

ld x5, 64(x22)

add x5, x9, x5

sd x5, 16(x22)





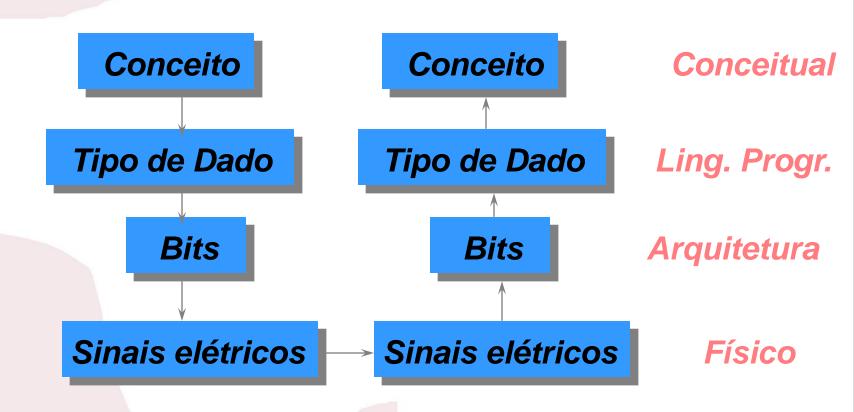


- Array com variável de indexação
- A[i] = h + A[i]
  - endereço inicial de A em x5 e h e i estão em x10 e x11, respectivamente

```
add x21, x11, x11
add x21, x21, x21
add x21, x21, x21
add x21, x21, x5
ld x22, 0(x21)
add x22, x10, x22
sd x22,0(x21)
```



# Representando Números entro Minformática





#### Inteiros



#### Representação binária

sinal-magnitude

complemento a 1

complemento a 2





## Inteiros sem sinal (MIPS) Centro Informática

$$x = x_{n-1} 2^{n-1} + x_{n-2} 2^{n-2} + \cdots + x_1 2^1 + x_0 2^0$$

- Range: 0 até +2<sup>n</sup> 1
- Exemplo
  - 0000 0000 0000 0000 0000 0000 0000 1011<sub>2</sub> = 0 + ... + 1×2<sup>3</sup> + 0×2<sup>2</sup> +1×2<sup>1</sup> +1×2<sup>0</sup> = 0 + ... + 8 + 0 + 2 + 1 = 11<sub>10</sub>
- Usando 32 bits
  - 0 até +4,294,967,295

# Inteiros sem sinal (RISC hormática

$$x = x_{n-1} 2^{n-1} + x_{n-2} 2^{n-2} + \cdots + x_1 2^1 + x_0 2^0$$

- Range: 0 até +2<sup>n</sup> 1
- Exemplo
  - 0000 0000 .... 0000 0000  $1011_2$ = 0 + ... +  $1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0$ = 0 + ... + 8 + 0 + 2 + 1 =  $11_{10}$
- Usando 64 bits:
  - 0 até +18,446,774,073,709,551,615



#### Inteiros com sinal 2s-Complement - MIPS



$$x = -x_{n-1}2^{n-1} + x_{n-2}2^{n-2} + \cdots + x_12^1 + x_02^0$$

- Range: −2<sup>n-1</sup> até +2<sup>n-1</sup> − 1
- Exemplo
- Usando 32 bits
  - -2,147,483,648 até +2,147,483,647



# Inteiros com sinal 2s-Complement – RISC V

$$x = -x_{n-1}2^{n-1} + x_{n-2}2^{n-2} + \cdots + x_12^1 + x_02^0$$

- Range: −2<sup>n-1</sup> até +2<sup>n-1</sup> − 1
- Exemplo
  - -1111 1111 ... 1111 1100<sub>2</sub>  $= -1 \times 2^{31} + 1 \times 2^{30} + ... + 1 \times 2^{2} + 0 \times 2^{1} + 0 \times 2^{0}$  = -2,147,483,648 + 2,147,483,644 = -4<sub>10</sub>
- Usando 64 bits: -9,223,372,036,854,775,808
   até 9,223,372,036,854,775,807



#### Inteiros com sinal 2s-Complement

U·F·P·E

- MIPS Bit 31 bit de sinal
- RISC V Bit 63 bit de sinal
  - 1 para números negativos
  - 0 para números não negativos
- –(–2<sup>n-1</sup>) não pode ser representado
- Números positivos com única representação
- Algumas representações
  - **0: 0000 0000 ... 0000**
  - **–1: 1111 1111 ... 1111**
  - Maior negativo: 1000 0000 ... 0000
  - Maior positivo: 0111 1111 ... 1111



## Gerando número negativo informática

- Complementar e adicionar 1
  - Complementar significa  $1 \rightarrow 0, 0 \rightarrow 1$

$$x + x = 1111...111$$
 $x + x = -1$ 
 $x + 1 = -x$ 

Exemplo: negar +2

$$-2 = 1111 \ 1111 \ \dots \ 1101_2 + 1$$
  
= 1111 \ 1111 \ \dots \ 1110\_2

# Extensão de Sinal



- Representando um número usando mais bits
  - Preservar o valor numérico
- Replicar o bit de sinal para a esquerda
  - c.f. valores sem sinal: estender com 0s
- Exemplos: 8 bits a 16 bits
  - $+2: 0000 \ 0010 \Rightarrow 0000 \ 0000 \ 0000 \ 0010$
  - -2: 1111 1110 => 1111 1111 1111 1110
- No conjunto de instruções RISC-V
  - lb: byte carregado por extensão de sinal
  - lbu: byte carregado com extensão de zeros



# Operandos Constantes Imediatos

 Valores constantes especificados na instrução addi x22, x22, 4

- Implemente o comum de forma eficiente
  - Constantes "pequenas" são comuns
  - Operandos imediados evitam instrução de load



#### Character Data



- Caracteres Byte-encoded
  - ASCII: 128 caracteres
    - 95 gráficos, 33 controle

ASCII value	Char- acter										
32	space	48	0	64	@	80	Р	96	`	112	р
33	!	49	1	65	А	81	Q	97	а	113	q
34	"	50	2	66	В	82	R	98	b	114	r
35	#	51	3	67	С	83	S	99	С	115	S
36	\$	52	4	68	D	84	T	100	d	116	t
37	%	53	5	69	E	85	U	101	е	117	u
38	&	54	6	70	F	86	V	102	f	118	V
39	1	55	7	71	G	87	W	103	g	119	W
40	(	56	8	72	Н	88	Х	104	h	120	Х
41	)	57	9	73	I	89	Υ	105	i	121	у
42	*	58	1¥0 3€5	74	J	90	Z	106	j	122	Z
43	+	59	,	75	K	91	[	107	k	123	{
44	,	60	<	76	L	92	\	108	Î	124	Ĺ
45	-	61	=	77	М	93	]	109	m	125	}
46	( <b>.</b> )	62	>	78	N	94	٨	110	n	126	~
47	/	63	?	79	0	95	_	111	0	127	DEL

#### Character Data



#### • Unicode: caracteres 32-bit

Latin	Malayalam	Tagbanwa	General Punctuation
Greek	Sinhala	Khmer	Spacing Modifier Letters
Cyrillic	Thai	Mongolian	Currency Symbols
Armenian	Lao	Limbu	Combining Diacritical Marks
Hebrew	Tibetan	Tai Le	Combining Marks for Symbols
Arabic	Myanmar	Kangxi Radicals	Superscripts and Subscripts
Syriac	Georgian	Hiragana	Number Forms
Thaana	Hangul Jamo	Katakana	Mathematical Operators
Devanagari	Ethiopic	Bopomofo	Mathematical Alphanumeric Symbols
Bengali	Cherokee	Kanbun	Braille Patterns
Gurmukhi	Unified Canadian Aboriginal Syllabic	Shavian	Optical Character Recognition
Gujarati	Ogham	Osmanya	Byzantine Musical Symbols
Oriya	Runic	Cypriot Syllabary	Musical Symbols
Tamil	Tagalog	Tai Xuan Jing Symbols	Arrows
Telugu	Hanunoo	Yijing Hexagram Symbols	Box Drawing
Kannada	Buhid	Aegean Numbers	Geometric Shapes

# Dados lógicos



- Representação
  - Um byte

00000000

00000001

Verdadeiro

Falso

Um bit em uma palavra





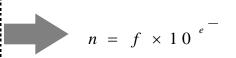


#### Ponto Flutuante



#### Representação

$$3,14 = 0,314 \times 10^{1} = 3,14 \times 10^{0}$$
  
 $0,000001 = 0,10 \times 10^{-5} = 1,00 \times 10^{-6}$ 

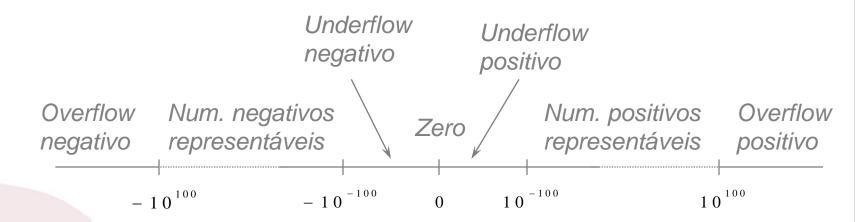


sinal expoente mantissa (fração)

#### Ponto Flutuante



#### Padrão IEEE



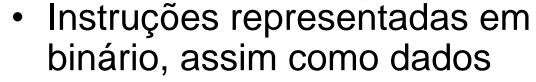
I te m	Precisão simples	Precisão dupla
Sinal	1	1
Expoente	8	11
M antissa	2 3	5 2
Total	3 2	6 4



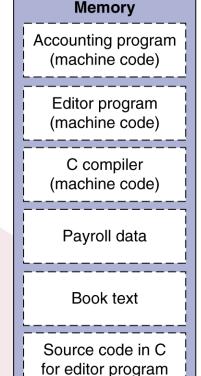


#### Computador de Programa Armazenado





- Instruções e dados armazenados na memória
- Programas podem operar em programas
  - p. ex., compiladores, linkers, ...
- A compatibilidade binária permite que os programas compilados funcionem em diferentes computadores
  - ISAs padronizados





# Representando Instruções entre Informática

- As instruções são codificadas em binário
  - Código de máquina
- Instruções RISC-V
  - Codificadas como instrução de 32 bits
  - Pequeno número de formatos e de códigos de operação (opcode),
  - números de registradores,...
- Regularidade!



#### Hexadecimal



- Base 16
  - Representação compacta de sequencia de bits
  - 4 bits por dígito hexadecimal

0	0000	4	0100	8	1000	С	1100
1	0001	5	0101	9	1001	d	1101
2	0010	6	0110	а	1010	Ф	1110
3	0011	7	0111	b	1011	f	1111

- Examplo: eca8 6420
  - 1110 1100 1010 1000 0110 0100 0010 0000



# RISC-V: Formato de Instrução Tipo R



- Campos da instrução:
  - opcode: Código da instrução
  - rd: número do reg. destino
  - funct3: 3-bit Código da função (opcode adicional)
  - rs1: nr. do registrador fonte (1. operando)
  - rs2: nr. do registrador fonte (2. operando)
  - funct7: 7-bit Código da função (opcode adicional)



#### Exemplo: Formato de Instrução Tipo R

funct7	rs2	rs1	funct3	rd	opcode
7 bits	5 bits	5 bits	3 bits	5 bits	7 bits

add x9, x20, x21

0	21	20	0	9	51
0000000	10101	10100	000	01001	0110011

0000 0001 0101 1010 0000 0100 1011  $0011_{two} = 015A04B3_{16}$ 



# RISC-V: Formato de Instrução Tipo I

immediate	rs1	funct3	rd	opcode
12 bits	5 bits	3 bits	5 bits	7 bits

- Instruções com constantes (Immediate) e instruções load
  - rs1: nr. registrador fonte ou registrador base
  - immediate: operando constante ou offset adicionado ao end. base
    - 2s-complement, extensão sinal
- Princípio de Projeto 3: Bons projetos demandam bons compromissos
  - Formatos diferentes complicam a decodificação, mas permitem instruções de 32 bits uniformes
  - Mantenha os formatos o mais semelhantes possível





#### RISC-V: Formato de Instrução Tipo S



imm[11:5]	rs2	rs1	funct3	imm[4:0]	opcode
7 bits	5 bits	5 bits	3 bits	5 bits	7 bits

- Formato imediato para instruções store
  - rs1: nr. registrador base
  - rs2: nr. registrador fonte
  - immediate: offset adicionado ao end. base
    - Dividir para que os campos rs1 e rs2 sempre estejam no mesmo lugar





# Formatos RISC V



Instruction	Format	funct7	rs2	rs1	funct3	rd	opcode
add (add)	R	0000000	reg	reg	000	reg	0110011
sub (sub)	R	0100000	reg	reg	000	reg	0110011
Instruction	Format	immed	liate	rs1	funct3	rd	opcode
addi (add immediate)	1	consta	ant	reg	000	reg	0010011
ld (load doubleword)	1	addre	ss	reg	011	reg	0000011
Instruction	Format	immed -iate	rs2	rs1	funct3	immed -iate	opcode
sd (store doubleword)	S	address	reg	reg	011	address	0100011



# OUTRAS INSTRUÇÕES DE PROCESSAMENTO DO DADO





# Operações Lógicas



Instruções para manipulação bit a bit

Operation	С	Java	RISC-V
Shift left	<b>&lt;&lt;</b>	<<	slli
Shift right	>>	>>>	srli
Bit-by-bit AND	&	&	and, andi
Bit-by-bit OR			or, ori
Bit-by-bit XOR	^	^	xor, xori
Bit-by-bit NOT	~	~	

 Util para extrair e inserir grupos de bits em uma palavra



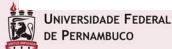


# Operações de Deslocamento



funct6	immed	rs1	funct3	rd	opcode
6 bits	6 bits	5 bits	3 bits	5 bits	7 bits

- immed: quantas posições deslocar
- Shift para esquerda lógico
  - Deslocar para a esquerda e preenche com 0's
  - slli por i bits multiplica por 2i
- Shift para a direita lógico
  - Deslocar para a direita e preenche com 0's
  - srli por i bits divide por 2i (números sem sinal apenas)





# Operações de Deslocamento



funct6	immed	rs1	funct3	rd	opcode
6 bits	6 bits	5 bits	3 bits	5 bits	7 bits

- immed: quantas posições deslocar
- Shift para a direita aritmético
  - Deslocar para a direita e preencher com bit mais significativo
  - srai por i bits divide por 2i (números com sinal apenas)





# Instrução AND



- Útil para mascarar bits em uma palavra
  - Preserva alguns bits, e muda outros para 0
- and x9, x10, x11



# Instrução OR



- Útil para incluir bits em uma palavra
  - Muda alguns bits em 1, deixa os outros inalterados
- or x9, x10, x11

# Instrução XOR



- Operação diferencial
  - Complementa os valores dos bits
- xor x9, x10, x12 // operação NOT

x10	0000000	00000000	00000000	00000000	00000000	00000000	0000	1101	11	000000
x12	11111111	11111111	11111111	11111111	11111111	11111111	1111	1111	11	111111
x9	11111111	11111111	11111111	11111111	11111111	11111111	1111	0010	00	)111111



#### Controle de Fluxo



Alterar a sequência de execução das instruções:

#### Ling. alto nível

- ·If ...then ...else
- ·case
- while
- •for

#### Linguagem máquina

- Desvio incondicional
- •Desvio condicional a comparações entre variáveis e/ou valores





### Desvios no RISC V

ııma-estrutura Hard



- Realizado pela instrução
  - branch if equal
    - beq reg1, reg2, label

# Ling. alto nível If a=b then a:= a+c else a:= a-c end if;

#### Linguagem máquina

Id x9,a
Id x10,b
Id x11,c
beq x9, x10, end1
sub x21, x9, x11
beq x0,x0, end2
end1: add x21, x9, x11

end2: sd x21, a

# Desvios condicionais no RISC V



- Instruções de comparação e desvio:
  - beq regd, regs, deslocamentoPC = PC + (deslocamento\*2) se regd = regs,
  - bne regd, regs, deslocamentoPC = PC + (deslocamento\*2) se regd <> regs,

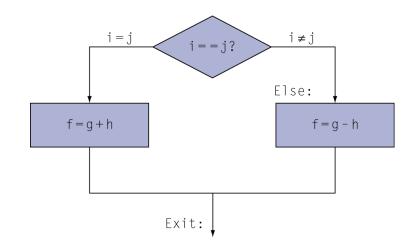
# Compilando If Statements entre Informática

#### C code:

```
if (i==j) f = g+h;
else f = g-h;
```

- f, g, ... in x19, x20, ...

RISC-V code:



```
bne x22, x23, Else
add x19, x20, x21
beq x0,x0,Exit // unconditional
```

Else: sub x19, x20, x21

Exit: ... <



Assembler calculates addresses



# Compilando Loop Statements

#### C code:

```
while (save[i] == k) i += 1;
```

- i em x22, k em x24, endereço de save em x25
- Código RISC-V:

```
Loop: slli x10, x22, 3
add x10, x10, x25
ld x9, 0(x10)
bne x9, x24, Exit
addi x22, x22, 1
beq x0, x0, Loop
```

Exit: ...



# Mais condicionais



- blt rs1, rs2, L1
  - if (rs1 < rs2) branch to instruction labeled L1</li>
- bge rs1, rs2, L1
  - if (rs1 >= rs2) branch to instruction labeled L1
- Exemplo
  - if (a > b) a += 1;
  - a em x22, b em x23
    bge x23, x22, Exit // branch if b >= a
    addi x22, x22, 1

#### Exit:



# Signed vs. Unsigned Centro Control Con

- Comparação com sinal: blt, bge
- Comparação sem sinal: bltu, bgeu
- Exemplo

  - $-x23 = 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0000\ 0001$
  - -x22 < x23 // signed
    - -1 < +1
  - -x22 > x23 // unsigned
    - $\bullet$  +4,294,967,295 > +1



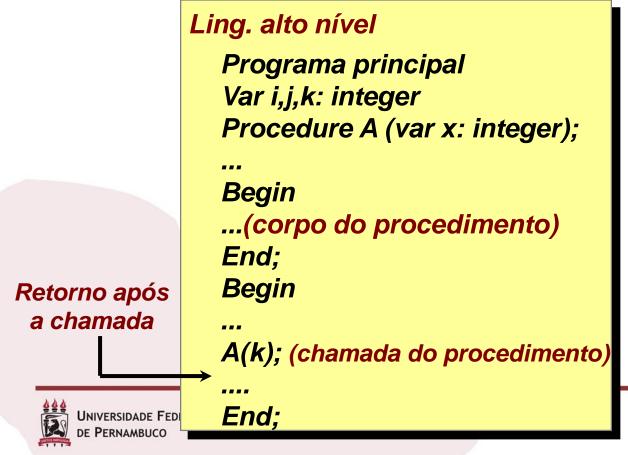
# RISC V

				_	
1	U	F	P		E

Instrução	Descrição
nop	No operation
ld reg, desl(reg_base)	reg. = mem (reg_base+desl)
sd reg, desl(reg_base)	$Mem(reg\_base+desl) = reg$
add regi, regj,regk	Regi. <- Regj. + Regk
addi regi,regj, cte	Regi <- Regj + cte
sub regi, regj, regk	Regi. <- Regj. – Regk
and regi, regj,regk	Regi. <- Regj. and Regk
srli regd, regs, n	Desloca regs para direita logico n
	vezes e armazena em regd
srai regd, regs, n	Desloca regs para dir. aritm. N vezes
	e armazena em regd
slli regd, regs, n	Desloca regs para esquerda n vezes
beq regi, regj, desl	PC=PC+desl*2 se regi = regj
bne regi, regj, desl	PC=PC+desl*2 se regi <> regj

# Procedimentos e Funçõesentro linformática

 Implementação de procedimentos e funções



O endereço de retorno deve ser salvo...

mas onde?

cin.ufpe.br

#### Onde salvar o endereço de retorno?



- registradores
  - só permite chamadas seriais
- pilha
  - permite aninhamento e recursividade

# Chamada de função – RISC V



- Instruções:
  - Jal: Jump and Link
  - -jal x1, ProcedureLabel
    - guarda endereço de retorno em \$ra (reg. 1)
    - muda fluxo de controle
  - jalr jump and link to register
  - -jalr x0, 0(x1)
    - recupera endereço de retorno de \$ra



# Suporte Função – RISC V



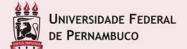
100 jal x1,A 104 sub....

(300) A: add \$t0, \$t0, \$s2

jalr x0, 0(x1)

PC

**x**1





# Non-Leaf Funções



- Procedimentos que chamam outros procedimentos
- Para chamadas aninhadas, o chamador precisa salvar na pilha:
  - Seu endereço de retorno
  - Quaisquer argumentos e temporários necessários após a chamada
- Restaurar da pilha após a chamada



#### Suporte Funções Aninhadas – RISC V



100 jal x1, A 104 sub....

(300) A: add \$t0, \$t0, \$s2

(500) B: sub \$t0, \$t0, \$s2

PC

(340) jal x1, B

jalr x0,0(x1)

**x**1

jalr x0,0(x1)

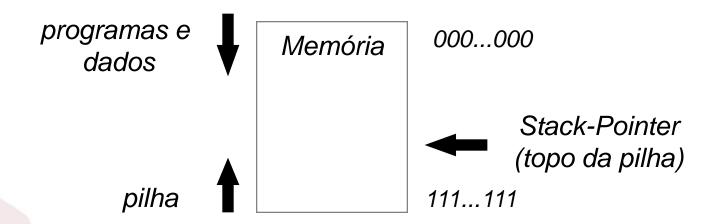


Infra-estrutura Hardware

cin.ufpe.br

# Implementando a pilha

Utiliza parte da memória como pilha



SP: stack-pointer

## Registradores RISC V Centro Ce

Register	ABI Name	Description	Saver
x0	zero	hardwired zero	-
x1	ra	return address	Caller
x2	sp	stack pointer	Callee
<b>x</b> 3	gp	global pointer	-
x4	tp	thread pointer	-
x5-7	t0-2	temporary registers	Caller
x8	s0 / fp	saved register / frame pointer	Callee
<b>x</b> 9	s1	saved register	Callee
x10-11	a0-1	function arguments / return values	Caller
x12-17	a2-7	function arguments	Caller
x18-27	s2-11	saved registers	Callee
x28-31	t3-6	temporary registers	Caller

## Chamade de Procedimentormática

#### Passos

- 1. Armazena parametros em registradores
- 2. Transfere controle para o procedimento
- 3. Adquire armazenamento para procedimento (registradores)
- 4. Realiza atribuíções do procedimento
- 5. Armazena resultados nos registradores
- 6. Retorna



# Chamada Funções no RISCENTA CINTORNATION DE LA CONTROL DE

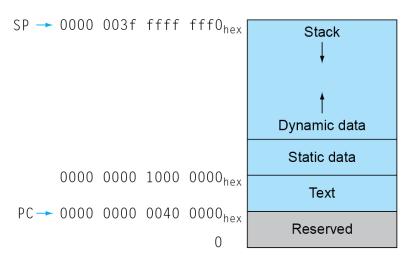
#### Passos

- Coloque os parâmetros nos registradores de x10 a x17
- 2. Transferir o controle para o procedimento
- 3. Adquirir armazenamento para procedimento
- 4. Realize as operações do procedimento
- 5. Coloque o resultado no registrador para o chamador
- 6. Retornar ao local da chamada (endereço em x1)

## Layout da Memória

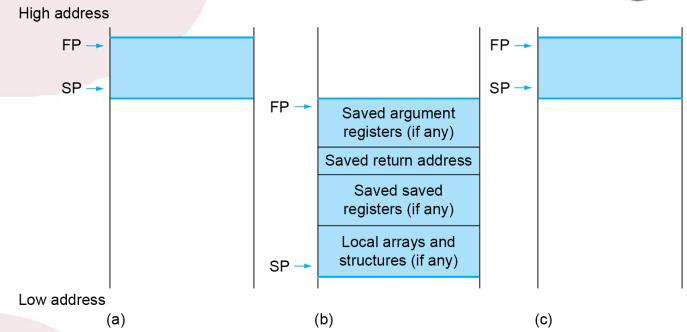


- Texto: código do programa
- Dados estáticos: var. globais
  - e.g., C: static variable, constant arrays e strings
  - (x3) \$gp inicializado para endereçar a partir de ±offsets
- Dados dinâmicos: : heap
  - E.g., malloc em C, new em Java
- Stack: armazenamento automático



## Dado Local na Pilha





- Dados locais alocado por quem chama
  - e.g., C variáveis automaticas
- Procedure frame (activation record)
  - Usado por alguns compiladores para gerenciar o armazenamento de pilha

## Exemplo Leaf Procedure Informática

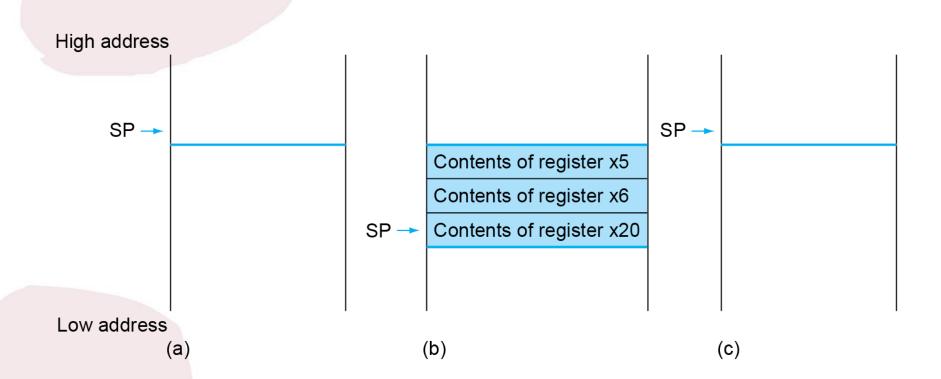
#### C code:

```
long long int leaf_example (
   long long int g, long long int h,
   long long int i, long long int j) {
   long long int f;
   f = (g + h) - (i + j);
   return f;
}
```

- Argumentos g, ..., j em x10, ..., x13
- f em x20
- temporários x5, x6
- Tem que salvar x5, x6, x20 na pilha



## Dados locais na Pilha Centro C



## Exemplo Leaf Procedure Informática

#### RISC-V code:

#### leaf\_example:

```
addi sp, sp, -24
x5,16(sp)
x6,8(sp)
x20,0(sp)
add x5,x10,x11
add x6, x12, x1
sub x20,x5,x6
addi x10,x20,0
1d x20,0(sp)
1d \times 6.8(sp)
1d x5, 16(sp)
addi sp, sp, 24
jalr x0,0(x1)
```

Save x5, x6, x20 on stack

$$x5 = g + h$$

$$x6 = i + j$$

$$f = x5 - x6$$

copy f to return register

Resore x5, x6, x20 from stack

Return to caller

## Exemplo Non-Leaf Procedure

C code:

```
long long int fact (long long int
n)
{
  if (n < 1) return f;
  else return n * fact(n - 1);
}</pre>
```

- Argumento n em x10
- Resultado em x10

## Exemplo Non-Leaf Procedure

x5 = n - 1

#### RISC-V code:

```
fact:
   addi sp,sp,-16
   x1,8(sp)
   x10.0(sp)
   addi x5,x10,-1
   bge x5,x0,L1
   addi x10, x0, 1
   addi sp, sp, 16
   jalr x0,0(x1)
L1: addi x10,x10,-1
   jal x1, fact
   addi x6,x10,0
    1d \times 10,0(sp)
    1d x1,8(sp)
   addi sp, sp, 16
   mul x10, x10, x6
   jalr x0,0(x1)
```

Save return address and n on stack

```
if n >= 1, go to L1

Else, set return value to 1

Pop stack, don't bother restoring values

Return

n = n - 1

call fact(n-1)

move result of fact(n - 1) to x6

Restore caller's n

Restore caller's return address

Pop stack

return n * fact(n-1)

return
```

# Chamada de função em outros processadores

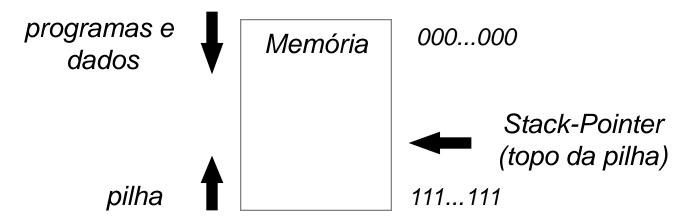
- Instruções:
  - call
    - empilha endereço de retorno
    - muda fluxo de controle
  - ret
    - recupera endereço de retorno
- Outras instruções de suporte...
  - Salvar todos registradores na pilha
  - alocar parte da pilha para armazenar variáveis locais e parâmetros



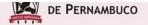


# Usando a pilha em outros processadores

Utiliza parte da memória como pilha



- SP: Registrador adicional
- Instruções adicionais:
  - push reg: mem(SP) reg ; decrementa SP
  - pop reg: incrementa SP, reg← mem(SP);



## RISC V vs. Outros processadores



- Endereço de retorno:
  - RISC V: registrador
  - Outras: Memória
  - Melhor desempenho
- Acesso à Pilha:
  - RISC V: instruções Id e sd
  - Outras: instruções adicionais
  - Menor complexidade na implementação
  - Compilador mais complexo





## RISC V vs. Outros processadores



- Chamadas aninhadas ou recursivas
  - RISC V: implementada pelo compilador
  - Outras: suporte direto da máquina
  - Compilador mais complexo



### RISC V



Instrução	Descrição				
Instrução	26677346				
nop	No operation				
ld reg, desl(reg_base)	reg. = mem (reg_base+desl)				
sd reg, desl(reg_base)	Mem(reg_base+desl) = reg				
add regi, regj,regk	Regi. <- Regj. + Regk				
sub regi, regj, regk	Regi. <- Regj. – Regk				
and regi, regj,regk	Regi. <- Regj. and Regk				
addi regi, regj, cte	Regi = Regj + cte				
srli regd, regs, n	Desloca regs para direita n vezes sem preservar sinal, armazena valor deslocado em regd				
srai regd, regs, n	Desloca regs para dir. n vezes preservando o sinal, armazena valor deslocado em regd.				
slli regd, regs, n	Desloca regs para esquerda n vezes, armazena valor deslocado em regd.				
beq regi, regj, desl	PC = PC + desl*2 se $regi = regj$				
bne regi, regj, desl	PC = PC + desl *2 se regi <> regj				
jal ra,end	ra = pc, pc = end				
jalr ra, desl(reg-dst)	Ra=Pc Pc= reg-dst+desl				
break	Para a execução do programa				



### **Dado Caractere**



- Conjuntos de caracteres codificados por byte
  - ASCII: 128 caracteres
    - 95 gráfico, 33 controle
  - Latim-1: 256 caracteres
    - ASCII, mais 96 caracteres gráficos
  - Unicode: conjunto de caracteres de 32 bits
    - Usado em Java, caracteres largos C ++,...
    - A maioria dos alfabetos, além de símbolos
    - UTF-8, UTF-16: codificações de comprimento variável



# Operações Byte/Halfword/Word

- RISC-V byte/halfword/word load/store
  - Load byte/halfword/word: Sign extend to 64 bits in rd
    - 1b rd, offset(rs1)
    - 1h rd, offset(rs1)
    - lw rd, offset(rs1)
  - Load byte/halfword/word unsigned: Zero extend to 64 bits in rd
    - lbu rd, offset(rs1)
    - Thu rd, offset(rs1)
    - lwu rd, offset(rs1)
  - Store byte/halfword/word: Store rightmost 8/16/32 bits
    - sb rs2, offset(rs1)
    - sh rs2, offset(rs1)
    - sw rs2, offset(rs1)

	DICC V
Instrução	Descrição RISC V
nop	No operation de Informática
ld reg, desl(reg_base)	reg. = mem (reg_base+desl)
sd reg, desl(reg_base)	$Mem(reg\_base+desl) = reg$
lw reg, desl(reg_base)	reg. (31:0)= mem [reg_base+desl](31:0), extensão do sinal
sw reg, desl(reg_base)	$Mem[reg\_base+desl](31:0) = reg(31:0)$
lh reg, desl(reg_base)	reg. (15:0)= mem [reg_base+desl](15:0), extensão do sinal
sh reg, desl(reg_base)	$Mem[reg\_base+desl](15:0) = reg(15:0)$
lbu reg, desl(reg_base)	reg. (7:0)= mem [reg_base+desl](7:0), completa com zeros
sb (reg, desl(reg_base)	$Mem[reg\_base+desl](7:0) = reg(7:0)$
add regi, regj,regk	Regi. <- Regj. + Regk
sub regi, regj, regk	Regi. <- Regj. – Regk
and regi, regj,regk	Regi. <- Regj. and Regk
addi regi, regj, cte	Regi = Regj + cte
srli regd, regs, n	Desloca regs para direita n vezes sem preservar sinal, armazena valor deslocado em
	regd
srai regd, regs, n	Desloca regs para dir. n vezes preservando o sinal, armazena valor deslocado em regd.
slli regd, regs, n	Desloca regs para esquerda n vezes, armazena valor deslocado em regd.
slt regi, regj,regk	Regi = 1 se (regj) < (regk) caso contrário regi= 0
slti regi, regj,immed	Regi = 1 se (regj) < extensão sinal de immed, caso contrário regi= 0
beq regi, regj, desl	PC = PC + desl*1  se regi = regj
bne regi, regj, desl	PC = PC + desl *1 se regi <> regj
bge regi, regj, desl	PC = PC + desl*1  se regi >= regj
blt regi, regj, desl	PC = PC + desl*1 se regi < regi
jal ra,end	ra = pc, pc = end, se Ra=0 não guarda PC
jalr ra, desl(reg-dst)	Ra=Pc Pc= reg-dst+desl, se Ra=0 não guarda PC
break	Para a execução do programa

# Exemplo String Copy Centro Copy Copy Centro Copy Centr

#### C code:

- Null-terminated string
void strcpy (char x[], char y[])
{ size\_t i;
 i = 0;
 while ((x[i]=y[i])!='\0')
 i += 1;
}

## Exemplo String Copy Centro Copy Copy Centro Copy Centr

#### RISC-V code:

```
strcpy:
                      // adjust stack for 1
   addi sp.sp.-8
doubleword
   sd x19,0(sp) // push x19
   add x19,x0,x0
                    // i=0
L1: add x5,x19,x10 // x5 = addr of y[i]
   1bu x6,0(x5)
                    // x6 = y[i]
   add x7,x19,x10 // x7 = addr of x[i]
   sb x6,0(x7)
                      // x[i] = y[i]
                      // if y[i] == 0 then exit
   beq x6, x0, L2
                     // i = i + 1
   addi x19,x19,1
   jal x0,L1
                    // next iteration of loop
L2: 1d \times 19,0(sp)
                     // restore saved x19
                     // pop 1 doubleword from stack
   addi sp, sp, 8
   jalr x0,0(x1)
                     // and return
```

### Constante 32-bits



- A maioria das constantes é pequena
  - 12 bits imediatos é suficiente
- Para constantes de 32 bits
- lui rd, constant
  - Copia a constante de 20 bits em bits [31:12] de rd
  - Estende o bit 31 para bits [63:32]
  - Limpa os bits [11: 0] de rd para 0

```
lui x19, 976 // 0x003D0
```

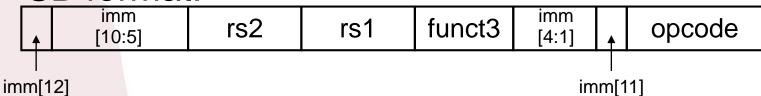
addi x19,x19,128 // 0x500





## Desvios Condicionais Centro Ce

- As instruções de filial especificam
  - Opcode, dois registradores, endereço de destino
- A maioria dos alvos do desvio estão próximos
  - Para frente ou para trás
  - SB format:

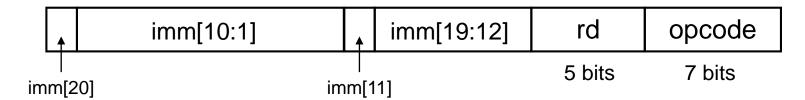


- PC-relative addressing
  - Target address = PC + immediate x 2



## Desvios Incondicionais Centro Informática

- Endereço de desvio e link (jal) usa imediato de 20 bits para maior alcance
- Formato UJ:



- Para saltos longos, por exemplo, para endereço absoluto de 32 bits
  - lui: carrega end. [31:12] para registrador
  - jalr: adiciona end. [11:0] ao reg. e desvia





## RISC-V Endereçamentos entre Informática

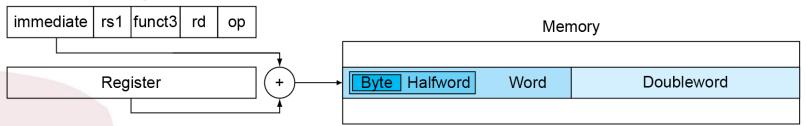
#### 1. Immediate addressing



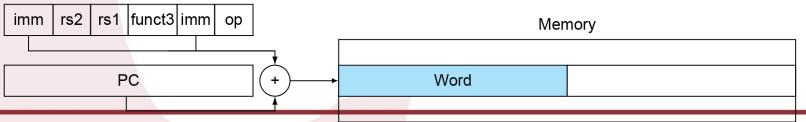
#### 2. Register addressing

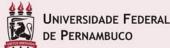


#### 3. Base addressing



#### 4. PC-relative addressing





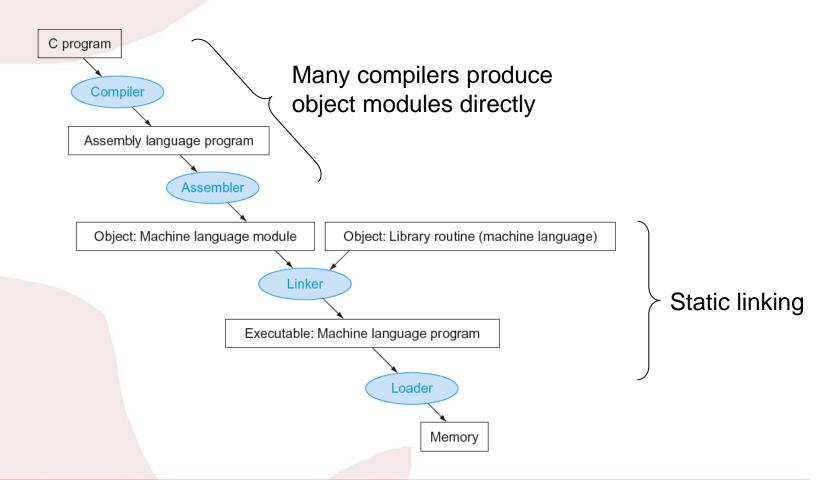
cin.ufpe.br

## RISC-V Formatos de Instrução

Name					Comments		
(Field Size)	7 bits	5 bits	5 bits	3 bits	5 bits	7 bits	
R-type	funct7	rs2	rs1	funct3	rd	opcode	Arithmetic instruction format
I-type	immediate[11:0]		rs1	funct3	rd	opcode	Loads & immediate arithmetic
S-type	immed[11:5]	rs2	rs1	funct3	immed[4:0]	opcode	Stores
SB-type	immed[12,10:5]	rs2	rs1	funct3	immed[4:1,11]	opcode	Conditional branch format
UJ-type	immediate[20,10:1,11,19:12]				rd	opcode	Unconditional jump format
U-type	immediate[31:12]				rd	opcode	Upper immediate format

## Tradução e Startup







Código fonte: <a href="https://github.com/kvakil/venus">https://github.com/kvakil/venus</a>





- Código fonte: <a href="https://github.com/kvakil/venus">https://github.com/kvakil/venus</a>
- Disponível para uso online: <a href="http://www.kvakil.me/venus/">http://www.kvakil.me/venus/</a>





- Suporta o padrão RV32IM.
  - https://riscv.org/specifications/
  - https://rv8.io/isa.html





- Suporta o padrão RV32IM.
  - https://www.cl.cam.ac.uk/teaching/1617/ECAD+Arch/files/docs/RISC
     VGreenCardv8-20151013.pdf

	Lond Date I						
Loads	Load Byte		LB	rd,rs1,imm			
Load Halfword		I	LH	rd,rs1,imm			
	Load Word		LW	rd,rs1,imm	L{DQ}	rd,rs1,	imm
Load	Byte Unsigned	I	LBU	rd,rs1,imm			
Load	d Half Unsigned		LHU	rd,rs1,imm	L{W D}U	rd,rs1,	imm
Stores	Store Byte	S	SB	rs1,rs2,imm			
	Store Halfword	S	SH	rs1,rs2,imm			
	Store Word	S	SW	rs1,rs2,imm	S{DQ}	rs1,rs2	,imm
Shifts	Shift Left	R	SLL	rd,rs1,rs2	SLL{W D}	rd,rs1,	rs2
Shift	Left Immediate	I	SLLI	rd,rs1,shamt	SLLI {W   D}	rd,rs1,s	shamt
	Shift Right	R	SRL	rd,rs1,rs2	SRL{W D}	rd,rs1,	rs2
Shift R	ight Immediate	I	SRLI	rd,rs1,shamt	SRLI {W   D}	rd,rs1,	shamt
Shift R	Shift Right Arithmetic		SRA	rd,rs1,rs2	SRA{W   D}	rd,rs1,	rs2
Shift F	Right Arith Imm	I	SRAI	rd,rs1,shamt	SRAI {W   D}	rd,rs1,s	shamt
Arithme	etic ADD	R	ADD	rd,rs1,rs2	ADD{W   D}	rd,rs1,	rs2
	ADD Immediate		ADDI	rd,rs1,imm	ADDI {W   D}	rd,rs1,	imm
SUBtract		R	SUB	rd,rs1,rs2	SUB{W D}	rd,rs1,	rs2
Lo	oad Upper Imm	U	LUI	rd,imm	Optio	nal Com	pres
Add Up	oper Imm to PC	U	AUIPC	rd, imm	Category	Name	Fmt
Logical	XOR	R	XOR	rd,rs1,rs2	Loads L	oad Word	CL
	XOR Immediate	I	XORI	rd,rs1,imm	Loa	d Word SP	CI
OR		R	OR	rd,rs1,rs2	Lo	ad Double	CL
	OR Immediate		ORI	rd,rs1,imm	Load	Double SP	CI
	AND		AND	rd,rs1,rs2	Load Quad		CL
	AND Immediate	I	ANDI	rd,rs1,imm		d Quad SP	CI
	AND Immediate	1	MUL	ru,rsi,imm	LUG	u Quau SP	CI



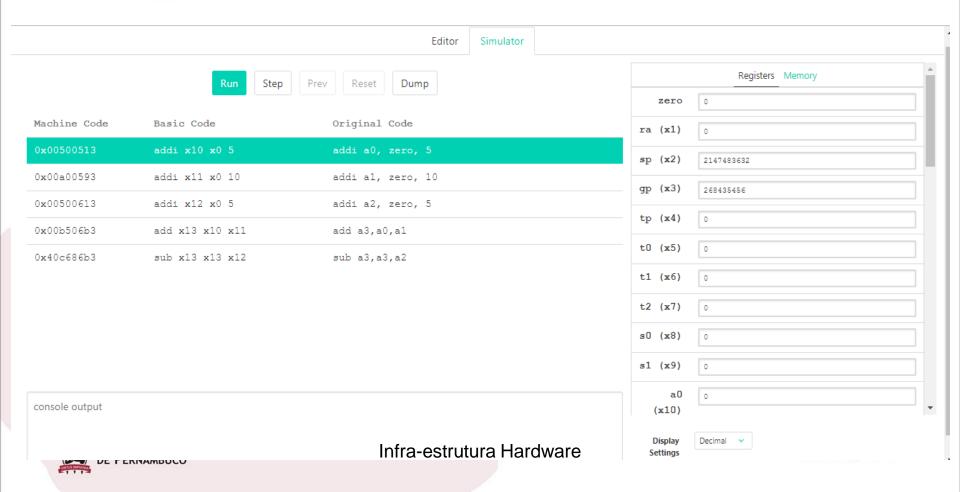


Escreva o seguinte código na aba Editor

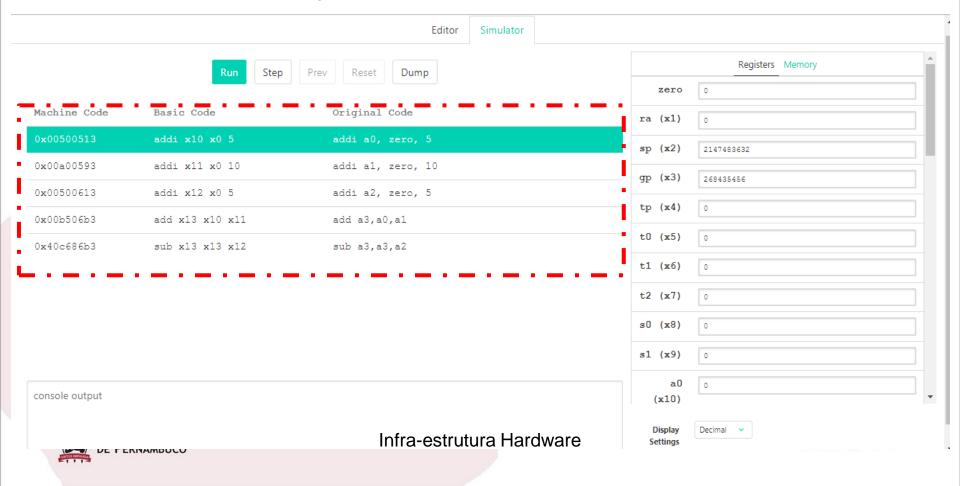
```
addi a0, zero, 5
addi a1, zero, 10
addi a2, zero, 5
Editor
addi a3,a0,a1
sub a3,a3,a2

addi a2, zero, 5
addi a3,a0,a1
sub a3,a3,a2
```

Vá para aba Simulator para executar o código



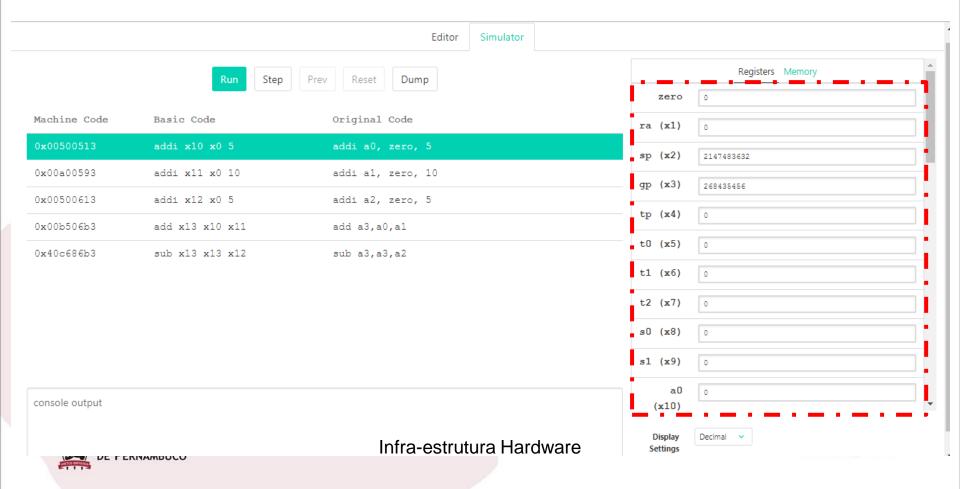
- Original code seria o código em uma escrita com diretivas de alto nível. (ex: zero)
- Basic code seria o código com as diretivas traduzidas para assembly.



- Diretivas suportadas
  - https://github.com/kvakil/venus/wiki/Assembler-Directives

Directive	Effect
.data	Store subsequent items in the [[static segment
.text	Store subsequent instructions in the [[text segment
.byte	Store listed values as 8-bit bytes.
.asciiz	Store subsequent string in the data segment and add null-terminator.
.word	Store listed values as unaligned 32-bit words.
.glob1	Makes the given label global.
.float	Reserved.
.double	Reserved.
.align	Reserved.

Visualize as informações armazenadas nos registradores do RISC V



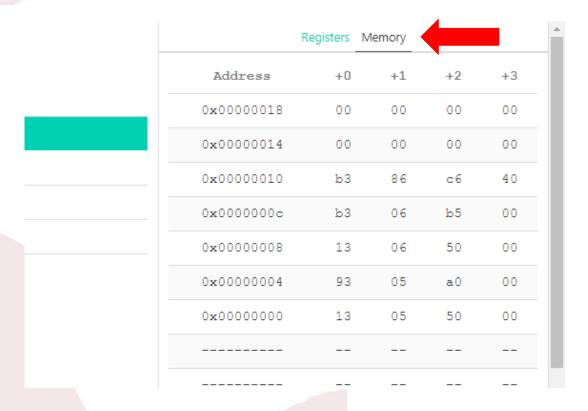
Visualize as informações armazenadas nos registradores do RISC V

	Registers Memory	<u></u>
zeı	0	
ra (x1	) 0	
sp (x2	2147483632	
gp (x3	268435456	
tp (x4	0	
t0 (x5	0	
t1 (x6	0	
t2 (x7	0	
s0 (x8	0	

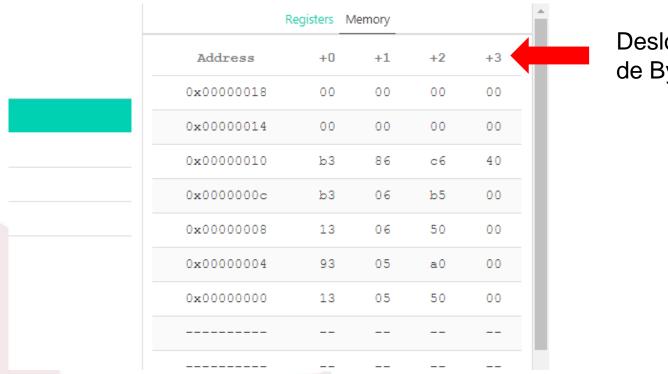
Defina a base numérica em que valores serão visualizados

s0 (x8)	0
s1 (x9)	0
a0 (x10)	0
Display Settings	Decimal v

Visualize as informações armazenadas na memória do RISC V



Visualize as informações armazenadas na memória do RISC V

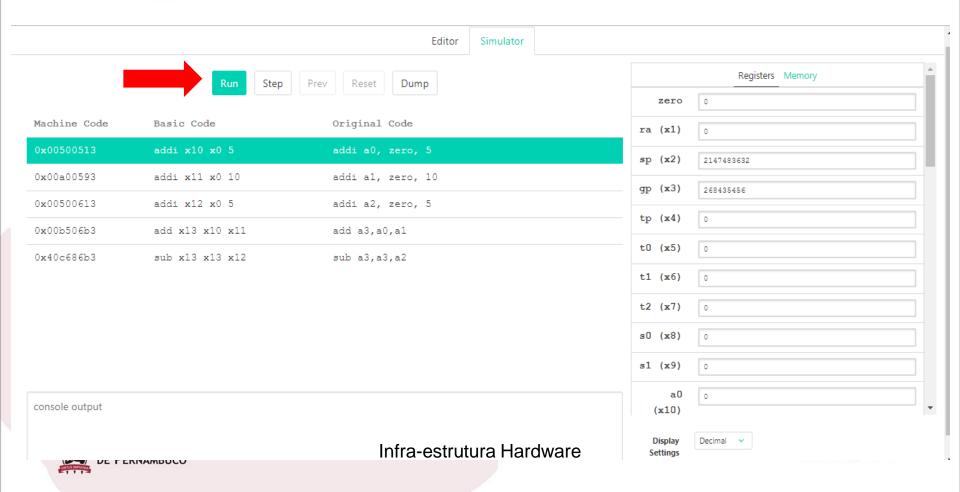


Deslocamento de Bytes

 Vá direto para a região de memória específica

0x0ff	0	0	0	
0x0fffffe8		0	0	0
Jump to	choose	· V	Up	Down
Display Settings	Text Data Heap Stack			

O comando run executará todas as instruções sem parar





- Se alguma instrução tiver breakpoint o comando run parará nessa instrução
- Ao clicar na instrução você adicionará o breakpoint.

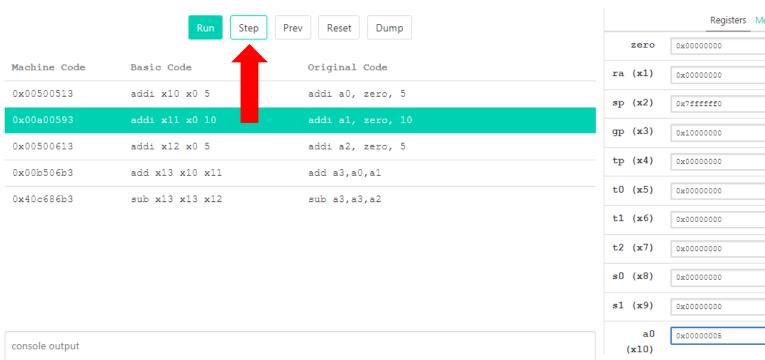
Machine Code	Basic Code	Original Code
0x00500513	addi x10 x0 5	addi a0, zero, 5
0x00a00593	addi x11 x0 10	addi a1, zero, 10
0x00500613	addi <b>x</b> 12 <b>x</b> 0 5	addi a2, zero, 5
0x00500613 0x00b506b3	addi x12 x0 5 add x13 x10 x11	addi a2, zero, 5 add a3,a0,a1

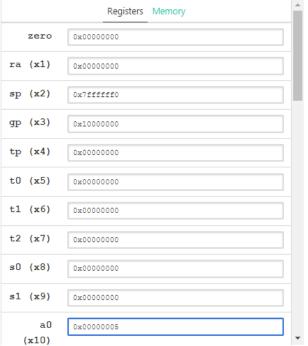






O comando step executa instrução por instrução



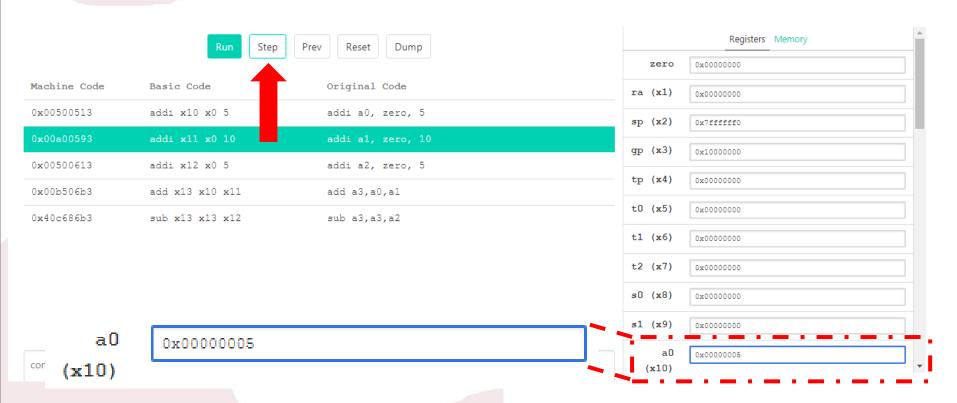








Valores dos registradores são atualizados de acordo com a instrução









É possível voltar cada passo





Ou voltar para o começo





#### Visualize os dados no console

	Run Step Pr	ev Reset Dump
Machine Code	Basic Code	Original Code
0x00100513	addi x10 x0 1	addi a0 x0 1 # print_int ecall
0x02a00593	addi x11 x0 42	addi a1 x0 42 # integer 42
0x00000073	ecall	ecall

42





- Para visualizar:
  - Carregue a ID (1 para inteiro e 4 para string)
     no registrador a0 e carregue o argumento em a1 – a7.

ID ( a0 )	Name	Description
1	print_int	prints integer in a1
4	print_string	prints the null-terminated string whose address is in a1
9	sbrk	allocates a1 bytes on the heap, returns pointer to start in a0
10	exit	ends the program
11	print_character	prints ASCII character in a1
17	exit2	ends the program with return code in a1







- Para visualizar:
  - Em seguida, chame a instrução ecall (environment call)



- Exemplo para testar:
  - Escreva este código e em seguida clique em run

```
addi a0 x0 1 # print_int ecall
addi a1 x0 42 # integer 42
ecall
```



- Visualize os dados no console
  - Deverá aparecer o valor 42 no console



42







- Para visualizar:
  - Mas detalhes sobre environment call:
    - https://github.com/kvakil/venus/wiki/Environmental-Calls

ID ( a0 )	Name	Description
1	print_int	prints integer in a1
4	print_string	prints the null-terminated string whose address is in a1
9	sbrk	allocates a1 bytes on the heap, returns pointer to start in a0
10	exit	ends the program
11	print_character	prints ASCII character in a1
17	exit2	ends the program with return code in a1



Escreva o seguinte código no espaço Editor

.data

a: .word 4

.text

lw a1,a addi a0, zero, 0 loop:

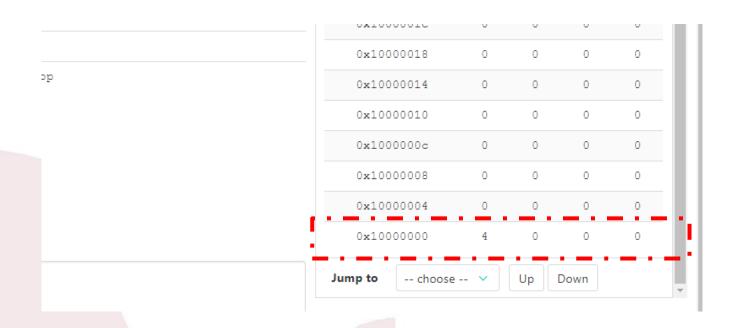
addi a0,a0,1

bne a0,a1,loop

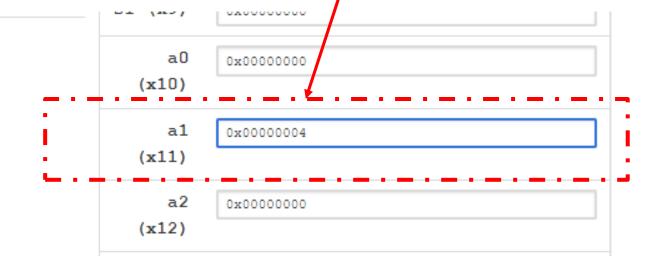
```
I .data
2 a: .word 4
3 .text
4 lw a1,a
addi a0, zero, 0
loop:
addi a0,a0,1
bne a0,a1,loop
```



A memória de dados começa no endereço 0x10000000 Que é o mesmo apontado pelo registrador gp



Instrução lw a1,a terminou registrador x11 (ou a1) agora está com o valor 4



Após executar o run o registrador x10 (ou a0) passou a ter o valor 4

```
a0 0x00000004 (x10)

a1 0x00000004 (x11)
```

### Outros tipos de dados Centro C

- Para declarar uma string:
  - Nome: .asciiz "meu nome é.."
  - Exemplo:
    - msg:.asciiz"1-2-3-4-5"
    - lb x5, 0(gp) #colocando o valor que esta na memoria



### Outros tipos de dados Centro C

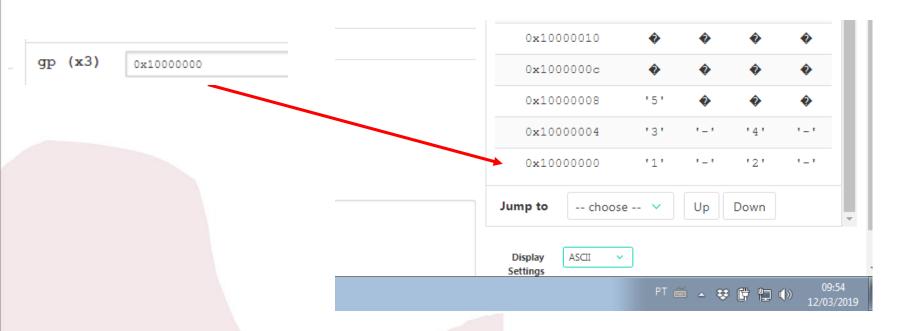
#### Escrevam o seguinte código:

- .data
- msg:.asciiz "1-2-3-4-5"
- .text
- lb a2,(0)gp
- lb a3,(1)gp
- lb a4,(2)gp
- Ib a5,(3)gp
- Ib a6,(4)gp
- lb a7,(5)gp



### Outros tipos de dados Centro Centro Conficiente de la Contro Centro Centro Conficiente de la Conficiente del Conficiente de la Conficiente

Observe que o registrador gp aponta para o início da string na memória







### Outros tipos de dados Centro C

 Execute run e verifique os valores da string nos registradores

a2 (x12)	'1'
a3 (x13)	'-'
a4 (x14)	'2'
a5 (x15)	''
a6 (x16)	'3'
a7 (x17)	

### Outros tipos de dados Centro C

#### Outra maneira similar

- data
- msg:.asciiz "1-2-3-4-5"
- .text
- la a1, msg
- lb a2,(0)a1
- lb a3,(1)a1
- lb a4,(2)a1
- lb a5,(3)a1
- lb a6,(4)a1

A instrução la Carrega o endereço base de msg





#### Simulador Ripes



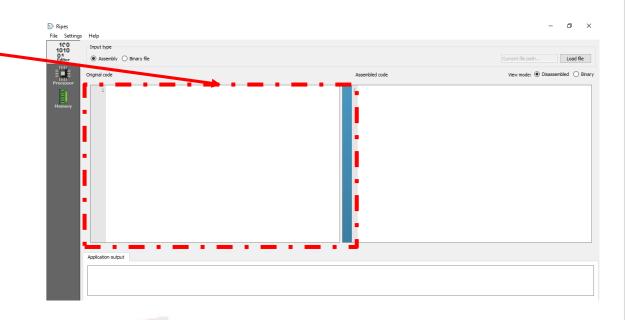
- Local: <a href="https://github.com/mortbopet/Ripes">https://github.com/mortbopet/Ripes</a>
- Funciona no ubuntu 16 e no windows 10 64 bits
- Para windows 10:
  - Acesse <a href="https://github.com/mortbopet/Ripes/releases">https://github.com/mortbopet/Ripes/releases</a>
  - Baixar o arquivo Ripes\_1.0\_win.zip
  - Descomprima e Execute Ripes.exe
  - Talvez seja necessário instalar o msvcp140.dll:
    - https://www.microsoft.com/enus/download/details.aspx?id=48145



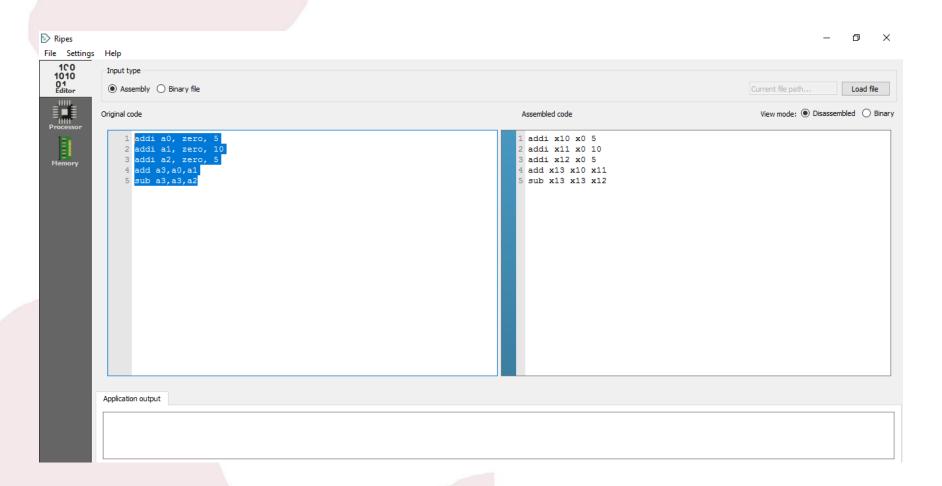


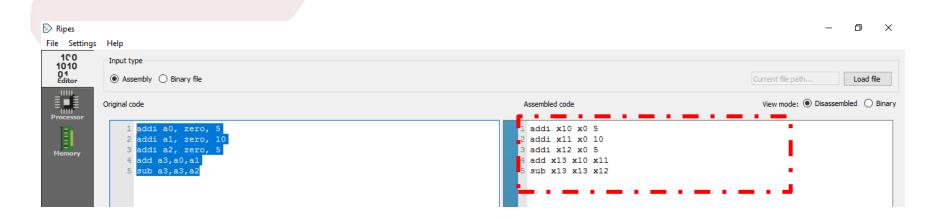
Escreva o seguinte código no espaço "original code"

addi a0, zero, 5 addi a1, zero, 10 addi a2, zero, 5 add a3,a0,a1 sub a3,a3,a2



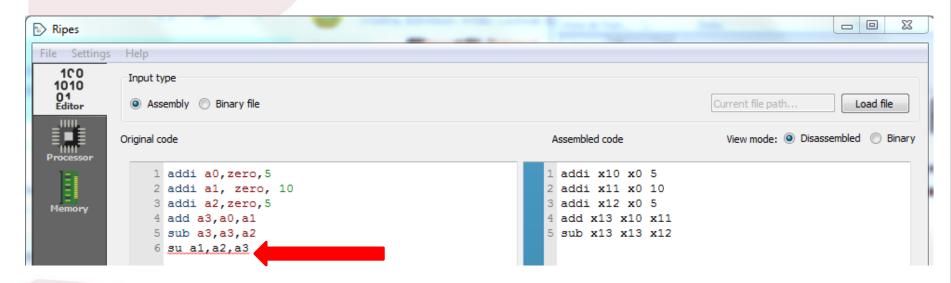






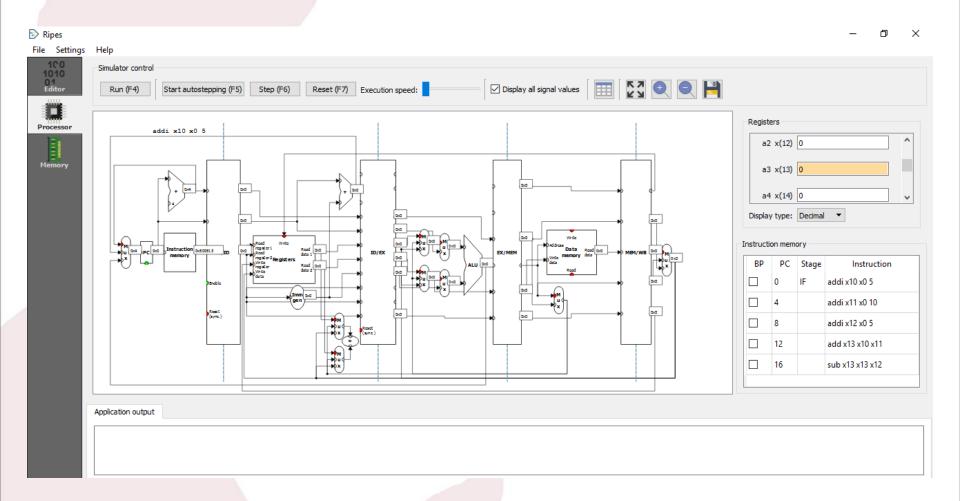
- O código "alto nível" em Original code é convertido para um código mais baixo nível em Assembled code
  - Converte algumas diretivas para código assembly





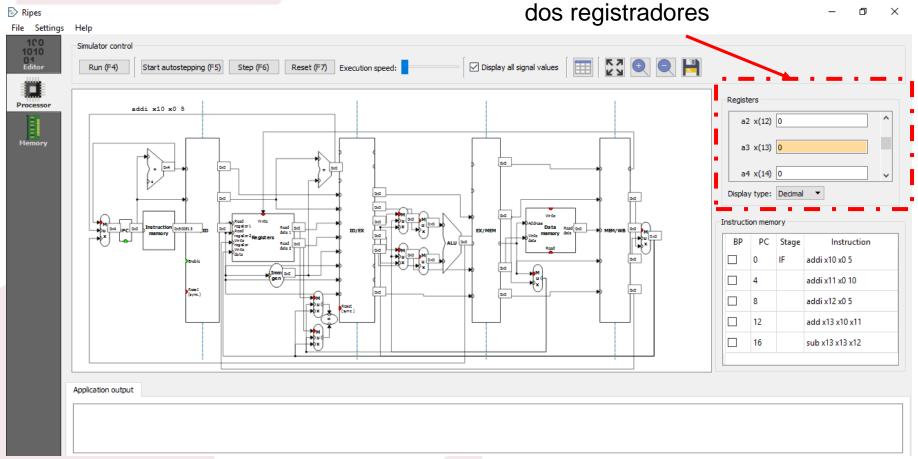
- O simulador não mostra o que está errado, apenas coloca um tracejado vermelho abaixo da linha que está com algum erro
- Se o código estiver correto ele gera automaticamente a simulação



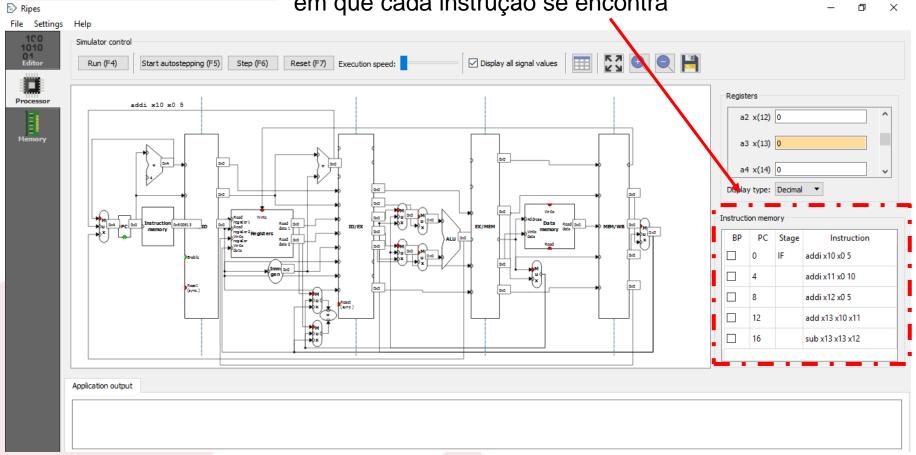


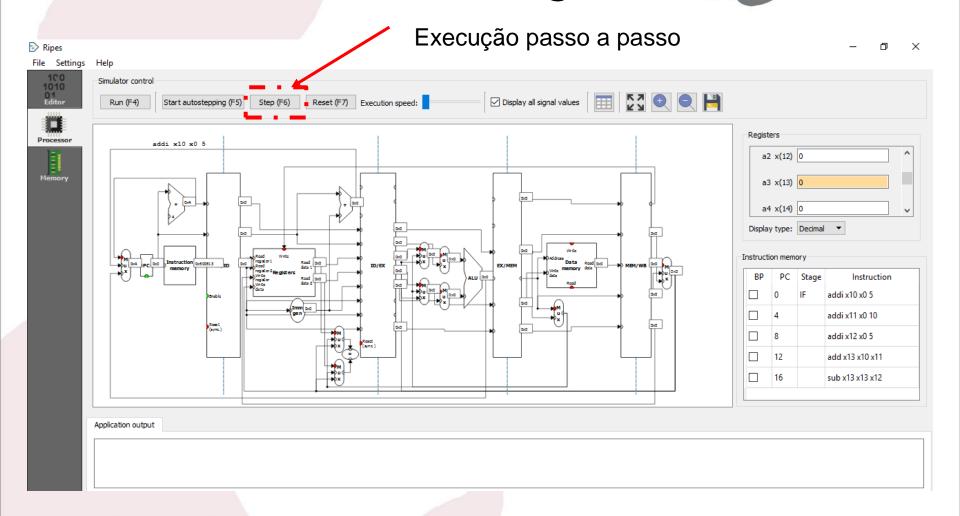
Ativa a visualização dos dados na saída de çada registrador Ripes File Settings Help Simulator control ☑ Display all signal values 🔠 🔯 🗨 🗨 🕌 Start autostepping (F5) Step (F6) Reset (F7) Execution speed: Registers addi x10 x0 5 a2 x(12) 0 a3 x(13) 0 a4 x(14) 0 Display type: Decimal Instruction memory Instruction addi x10 x0 5 addi x11 x0 10 addi x12 x0 5 add x13 x10 x11 sub x13 x13 x12 Application output

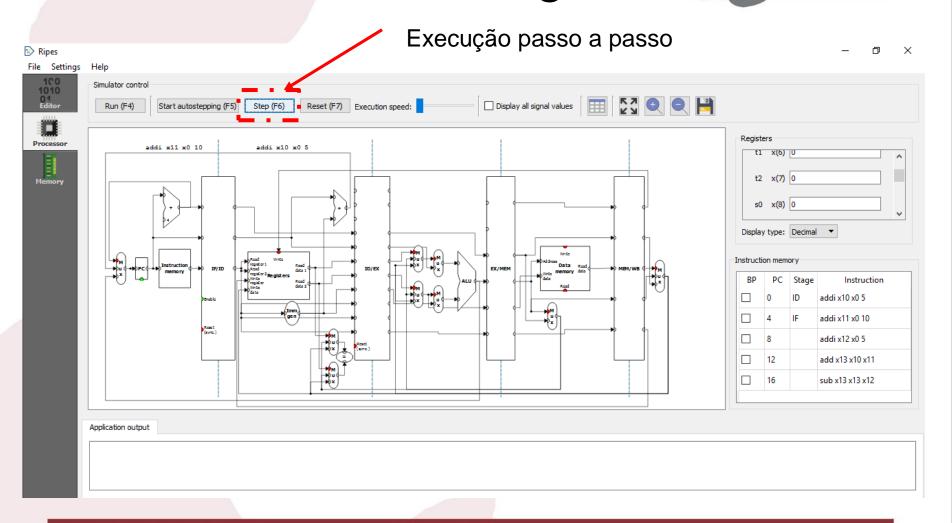
Visualização do conteúdo dos registradores

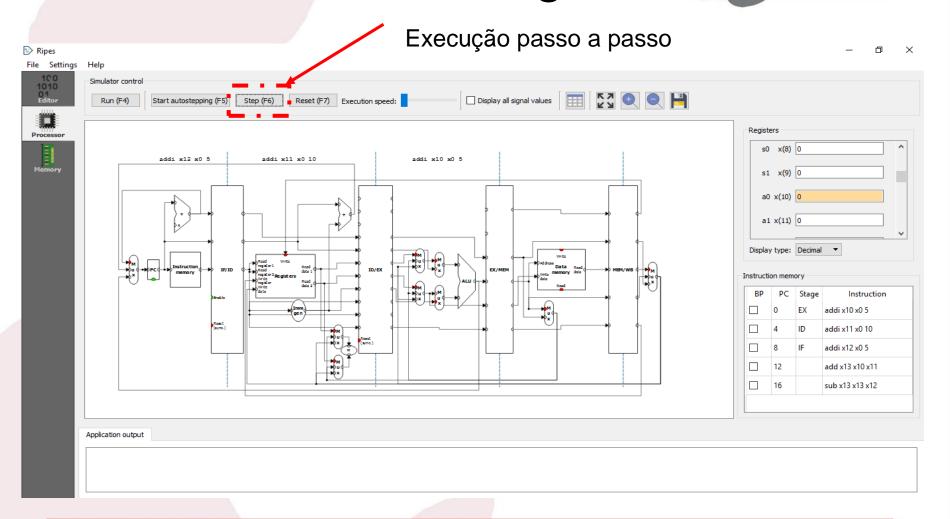


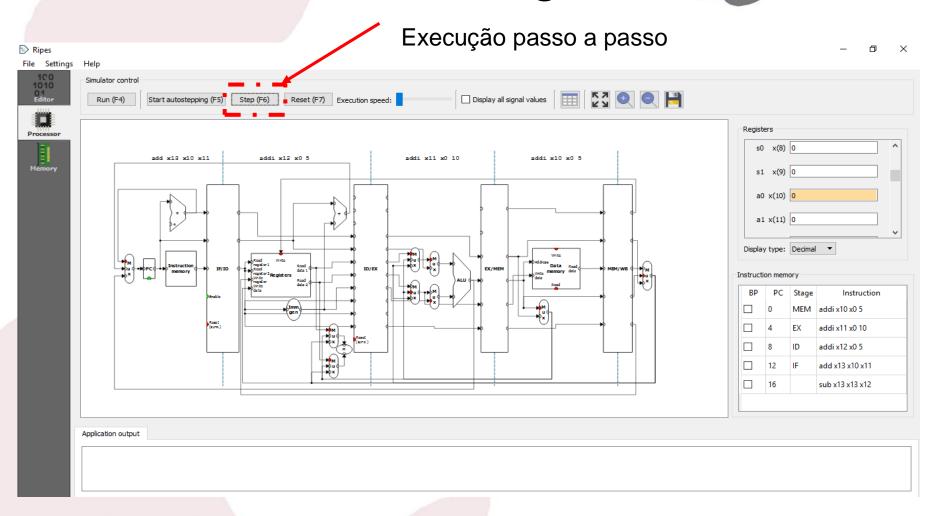
Visualiza a posição na memória e o estágio em que cada instrução se encontra

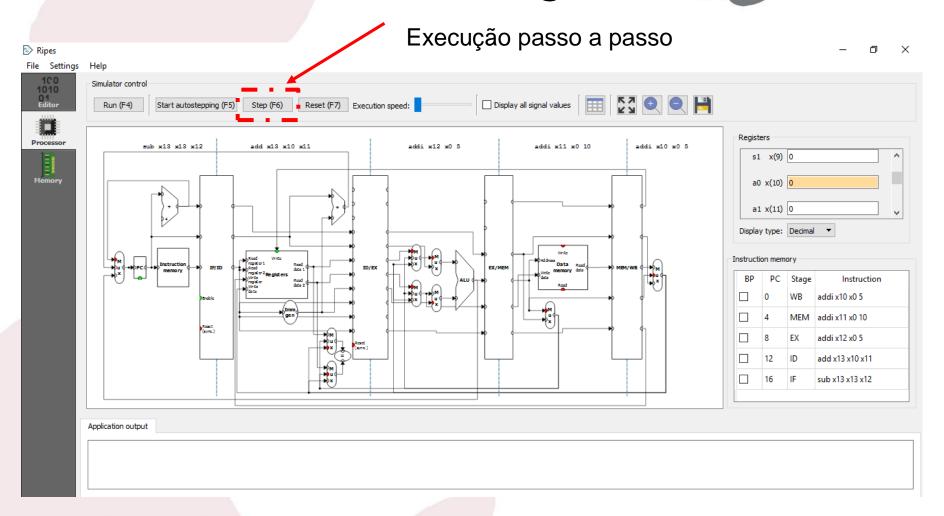


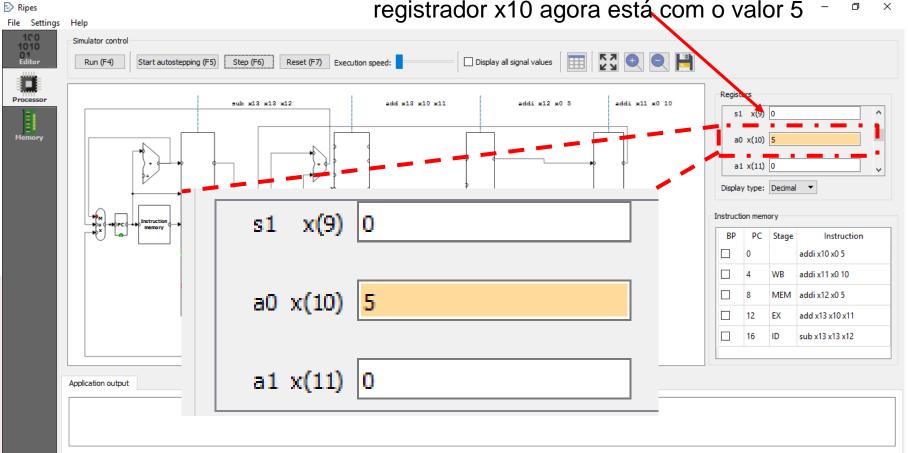




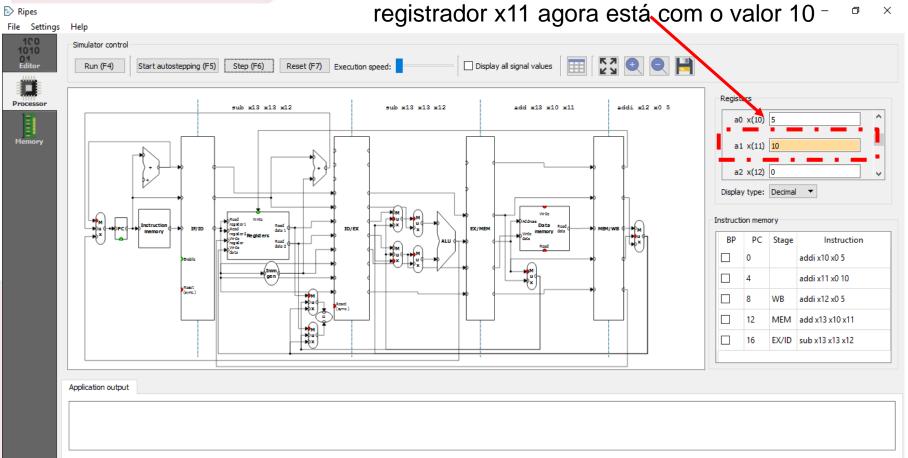




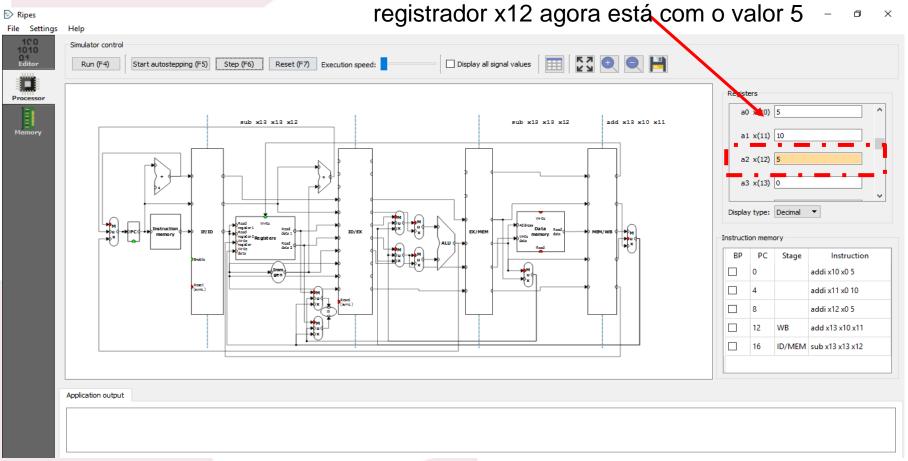


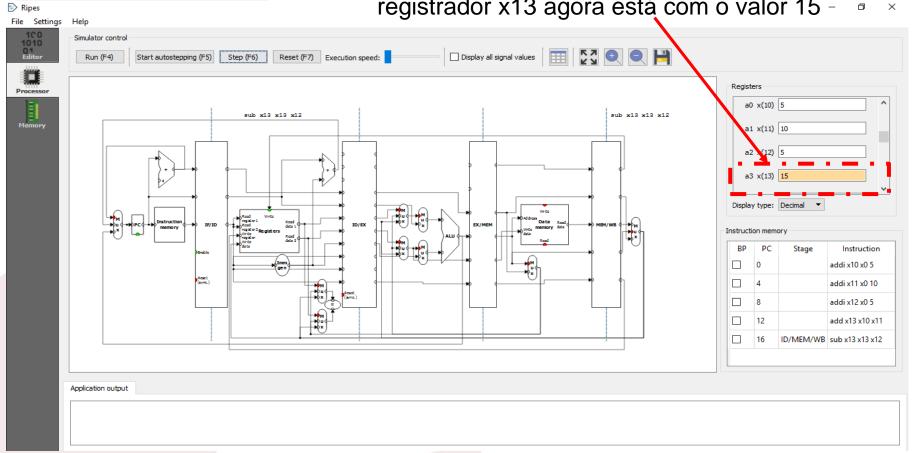


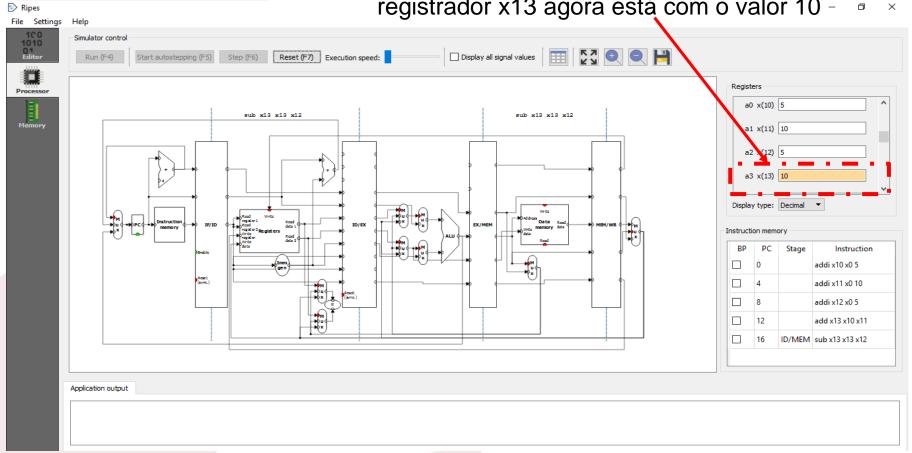
Instrução addi x11 x0 10 terminou registrador x11 agora está com o valor 10 - "



Instrução addi x12 x0 5 terminou registrador x12 agora está com o valor 5



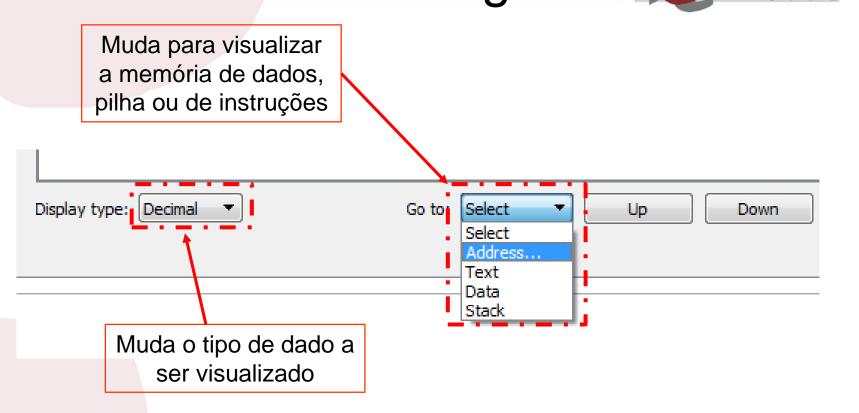




Exemplo de Programa em Linguagem de Montagem de Informática Também mostra os Também mostra os valores dos valores da memória registradores ₽ File Settings 1010 Registers Go to selected access address Memory accesses Address +0 +1 +2 +3 Cycle PC Instruction Access address 0 0x8000000c 0 0 0 IIIII 0 0 10000000 0x80000008 0 0 0 0 0 0x80000004 00000000 0 0 0x80000000 00000000 0x7ffffffc 0 0 0 0 00000000 0x7ffffff8 0 0 0 0 0x7ffffff4 0 0 0 0 00000000 0x7ffffff0 0 0 0 0 00000000 0x7fffffec 0 0 0 0 00000000 0x7fffffe8 0 0 0 0 x(10) 00000000 0x7fffffe4 0 0 0 0 0x7fffffe0 0 0 0 0 x(11) 00000000 0x7fffffdc 0 0 0 0 x(12) 00000000 0x7fffffd8 0 0 0 0 x(13) 00000000 0x7fffffd4 Display type: Hex Save Address Display type: Unsigned ▼ Go to: Select









Para carregar dados na memória precisamos utilizar a diretiva .data

.data

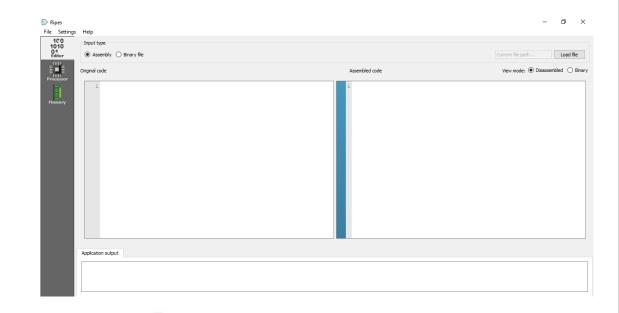
a: .word 4

.text

lw a1,a addi a0, zero, 0 loop:

addi a0,a0,1

bne a0,a1,loop





Escreva o seguinte código no espaço "original code"

.data

a: .word 4

.text

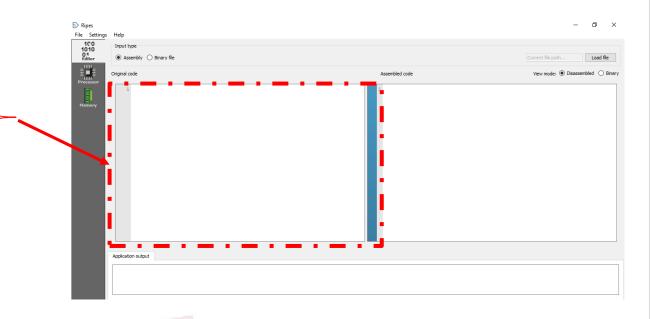
lw a1,a

addi a0, zero, 0

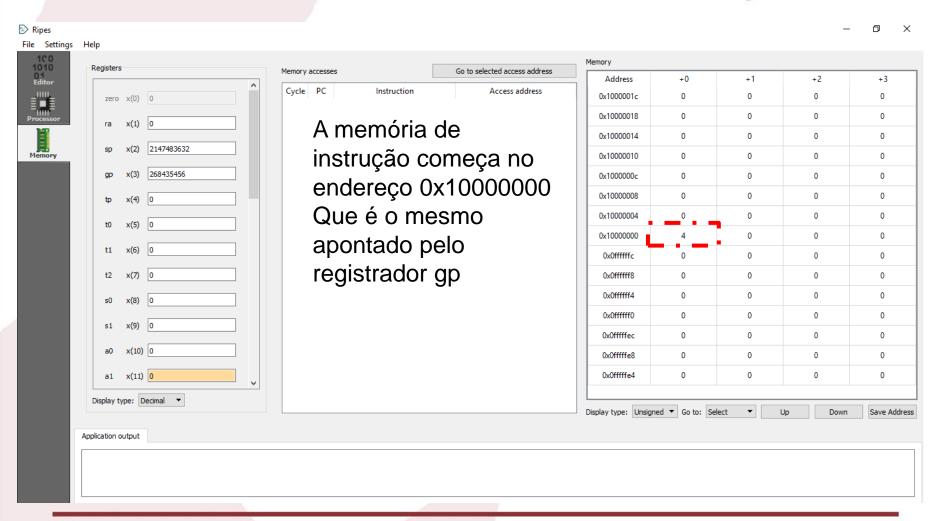
loop:

addi a0,a0,1

bne a0,a1,loop



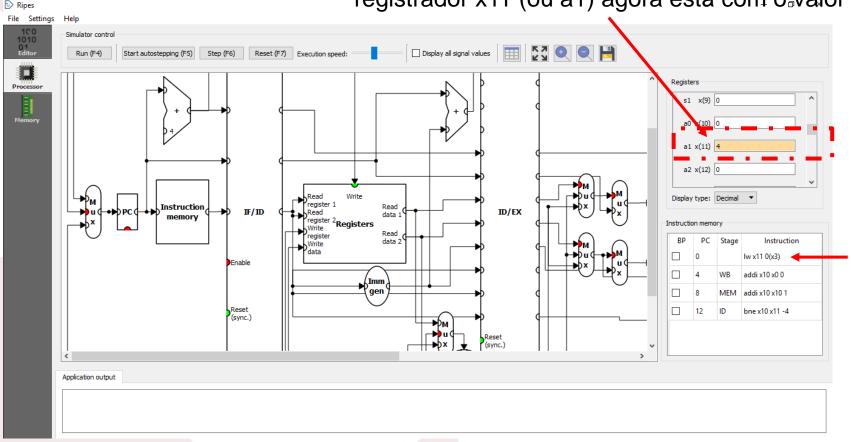








Instrução lw a1,0(gp) terminou registrador x11 (ou a1) agora está com o₅valor 4



- É possível inicializar dados na memória usando diretivas como as presentes <u>aqui</u>
- Por exemplo, para declarar uma variável inteira a:
  - a: .word *valor*
  - String nome:
    - Nome: .string "meu nome é.."
    - Nome: .asciz "meu nome é.."





 Por exemplo, para declarar uma variável inteira a:

- a: .word *valor* 

Exemplo: a: .word 10

b: .word 20





- Para declarar uma string:
  - Nome: .string "meu nome é.."
  - Nome: .asciz "meu nome é.."
  - Exemplo:
    - msg:.string "1-2-3-4-5"
    - lb x5, 0(gp) #colocando o valor que esta na memoria



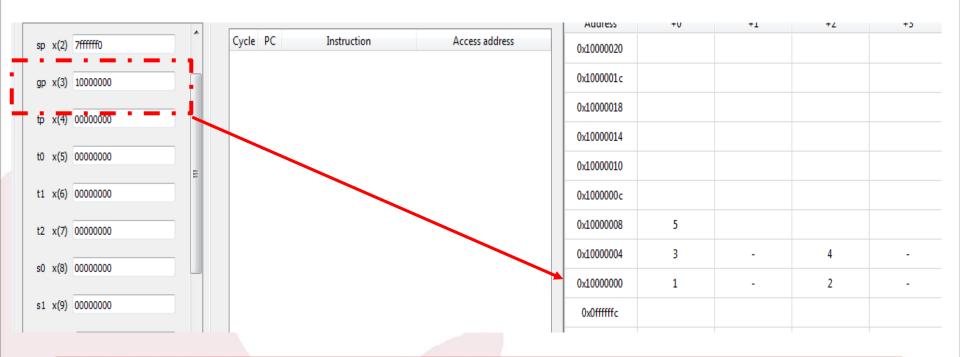
#### Escrevam o seguinte código:

- .data
- msg:.string "1-2-3-4-5"
- .text
- lb a2,(0)gp
- lb a3,(1)gp
- lb a4,(2)gp
- Ib a5,(3)gp
- Ib a6,(4)gp
- lb a7,(5)gp



### Outros tipos de dados centro de Informática

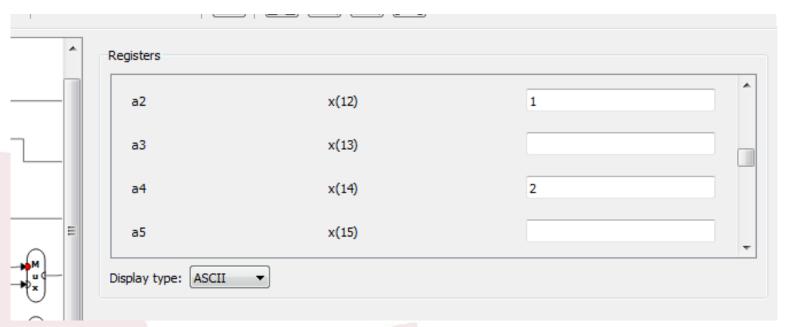
 Observe que o registrador gp aponta para o início da string





### Outros tipos de dados centro de Informática

 Execute run e verifique os valores da string nos registradores



Obs: caracteres não numéricos não são mostrados corretamente, mas o valor correto está no registrador





#### Outra maneira similar

- .data
- msg:.string "1-2-3-4-5"
- .text
- la a1, msg
- lb a2,(0)a1
- lb a3,(1)a1
- Ib a4,(2)a1
- lb a5,(3)a1
- lb a6,(4)a1

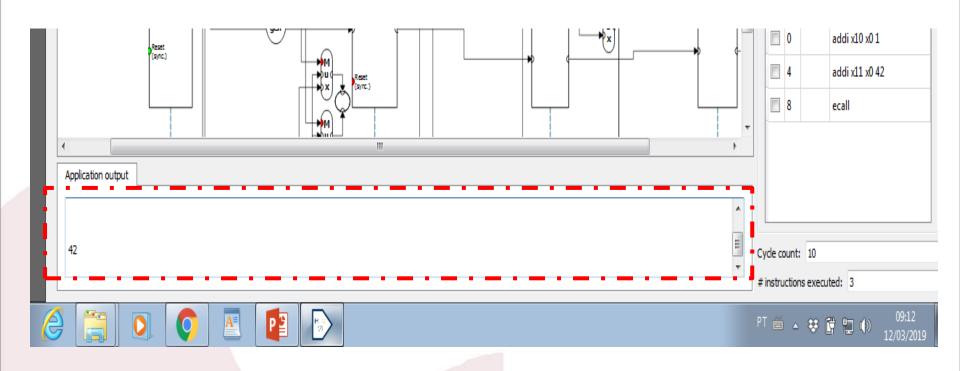
A instrução la

Carrega o endereço base de msg





Visualize os dados no console





- Para visualizar:
  - Carregue a ID (1 para inteiro e 4 para string)
     no registrador a0 e carregue o argumento em a1 – a7.

ID ( a0 )	Name	Description
1	print_int	prints integer in a1
4	print_string	prints the null-terminated string whose address is in a1
9	sbrk	allocates a1 bytes on the heap, returns pointer to start in a0
10	exit	ends the program
11	print_character	prints ASCII character in a1
17	exit2	ends the program with return code in a1







- Para visualizar:
  - Em seguida, chame a instrução ecall (environment call)



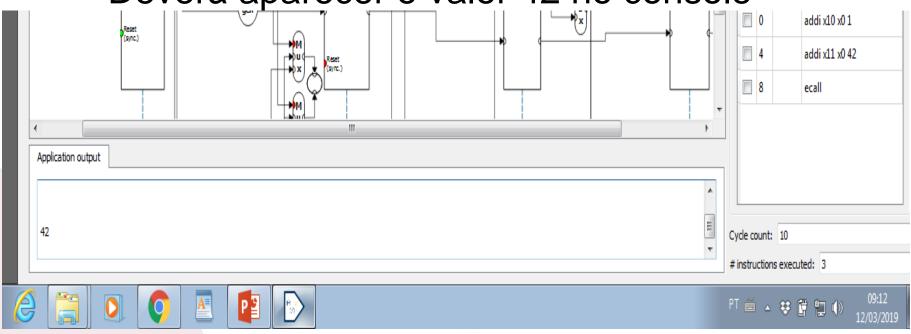
- Exemplo para testar:
  - Escreva este código e em seguida clique em run

```
addi a0 x0 1 # print_int ecall
addi a1 x0 42 # integer 42
ecall
```



Visualize os dados no console

- Deverá aparecer o valor 42 no console





- Para visualizar:
  - Mas detalhes sobre environment call:
    - https://github.com/kvakil/venus/wiki/Environmental-Calls

ID ( a0 )	Name	Description	
1	print_int	prints integer in a1	
4	print_string	prints the null-terminated string whose address is in a1	
9	sbrk	allocates a1 bytes on the heap, returns pointer to start in a0	
10	exit	ends the program	
11	print_character	prints ASCII character in a1	
17	exit2	ends the program with return code in a1	



Directive	Arguments	Description			
		•	.dtpreldword		64-bit thread local word
.2byte		16-bit comma separated words (unaligned)	.dtprelword		32-bit thread local word
.4byte		32-bit comma separated words (unaligned)	.sleb128	expression	signed little endian base 128, DWARF
.8byte		64-bit comma separated words (unaligned)	.uleb128	expression	unsigned little endian base 128, DWARF
.half		16-bit comma separated words (naturally aligned)	.asciz	"string"	emit string (alias for .string)
.word		32-bit comma separated words (naturally aligned)	.string	"string"	emit string
.dword		64-bit comma separated words (naturally aligned)	.incbin	"filename"	emit the included file as a binary sequence of octets
.byte		8-bit comma separated words	.zero	integer	zero bytes







#### Outros Modos de Endereçamento



### Operandos no RISC

- Aritméticas
  - Registradores
- Load, store
  - Memória



### Endereçamento de registrador Centro de Informática

- Operações aritméticas:
  - O operando está em um registrador e a instrução contem o número do registrador
    - ADD R3, R3, R7
      - R3 < R3 + R7

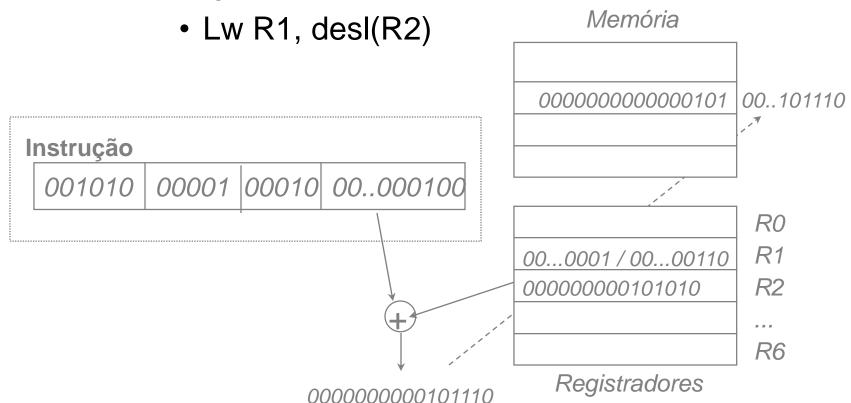
Inst	trução			
	00101010	00011	00111	00011
	Opcode		Oper.1	Oper.2
		Infr	:a-estrutur	a Hardware

	R
	R
	R
000001 / 0000110	R
	R
	R
	R
00000101	R
_	-

Registradores

### Endereçamento base Centro de Informática

- Instruções de acesso à memória:
  - Instrução:deslocamento
  - Registrador de base:end- inicial

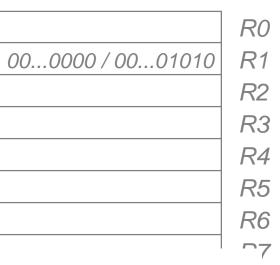


### Endereçamento imediato

- Operações aritméticas e de comparação:
  - O operando é especificado na instrução

• ADDI R1, R2, #A

Instruç	au		
00101	1 00010	00001	00001010



- Modo bastante frequente
- Operando constante



- Endereço na Instrução
  - Jal ra, endereço
  - Ra= PC, PC = endereço
- Endereço em Registrador
  - Jalr ra, desl(reg)
  - -Ra=PC, PC = desl+(reg)
- Endereço relativo a registrador
  - Beq deslocamento
  - PC = PC + deslocamento\*2

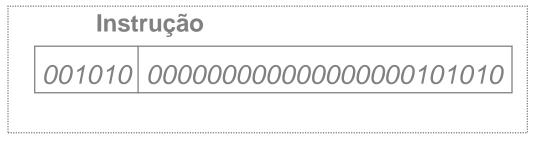


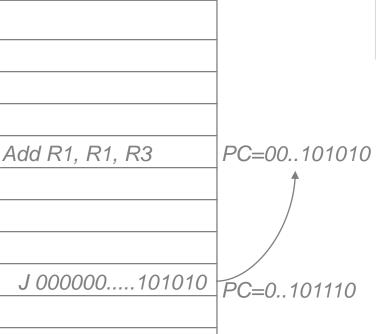


#### Endereçamento (Pseudo)Direto



- Instrução de Desvio:
  - o endereço da próxima instrução é especificado na instrução
    - Jal ra,end1
    - Ra = PC PC <- end1</li>





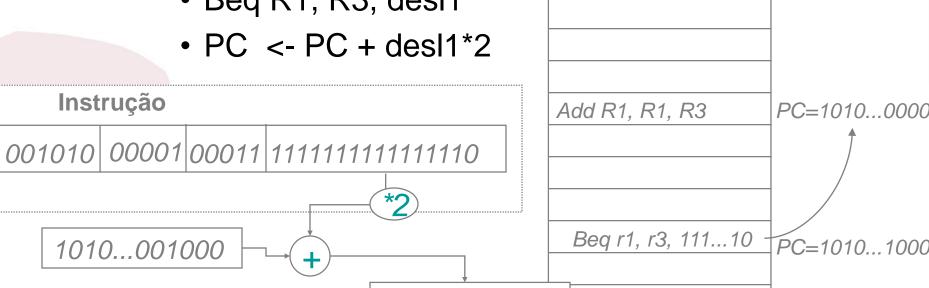
Memória

Infra-estrutura Hardware

### Endereçamento Relativo a PC



- Instrução de Branch:
  - o número de instruções a serem puladas a partir da instrução é especificado na Memória instrução
    - Beq R1, R3, desl1

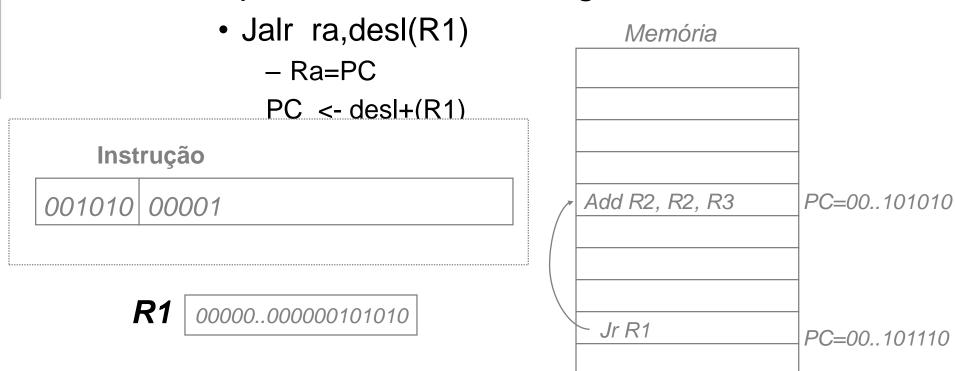


1010...000000

## Endereçamento de Registrador



- Instrução de Desvio:
  - o endereço do operando na memória é especificado em um registrador



# RISC-V Endereçamentos entre Informática

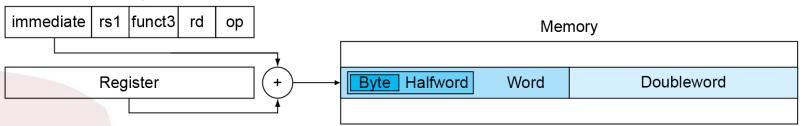
#### 1. Immediate addressing



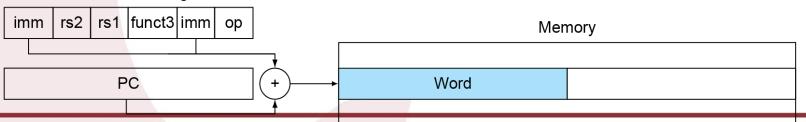
#### 2. Register addressing



#### 3. Base addressing



#### 4. PC-relative addressing





cin.ufpe.br

## Em geral...



- Aritméticas:
  - Operandos em registradores
  - Operandos em memórias

**—** ...

Vários modos de endereçamento

Como especificar na instrução onde está o operando e como este pode ser acessado?





### Endereçamento em outras arquiteturas



- Aritméticas
  - Registrador-Registrador
  - Registrador Memória
  - Memória registrador
- Exemplo: Adição





## Endereçamento de registrador

- O operando está em um registrador e a instrução contem o número do registrador
  - ADD R3, R7
    - R3 <- R3 + R7

Instrução		Modo2		Oper.2	
00101010	001	001	011	111	
Opcode N	1	Oper.	1		

	R0
	R1
	R2
000001 / 0000110	R3
	R4
	R5
	R6
00000101	R7





## Endereçamento Direto

U · F · P · E

- O endereço do operando na memória é especificado na instrução
  - ADD R1, end2
    - R1<- R1+ [end2]

Instruç	ão	Modo1	Modo2	
	00101010	001	010	001
	00000000000101010			

#### instruções maiores

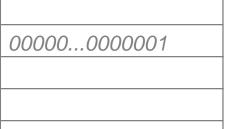


Infra-estrutura Hardware

	RO
000001 / 0000010	R1
	R2
	R3
	R4
	R5
	Re
	D-

Registradores

Me	móri	ia	

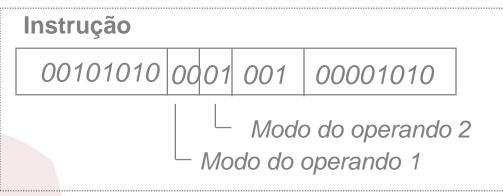


00..101010

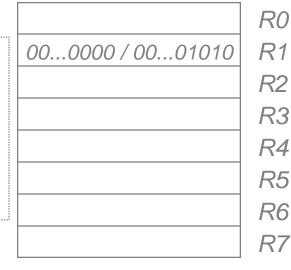
### Endereçamento imediato



- O operando é especificado na instrução
  - ADD R1, #A



- Modo bastante frequente
- Operando constante

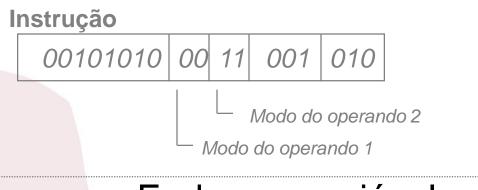


Registradores

## Endereçamento indireto

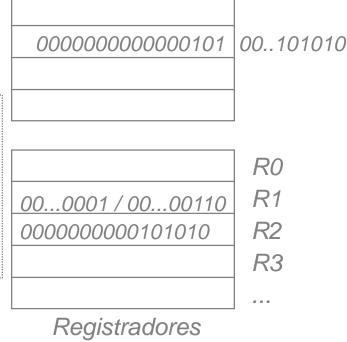


- O endereço (reg. ou memória) contem o endereço do operando
  - ADD R1,(R2)
    - R1 <- R1 + mem(R2)



Endereço variável

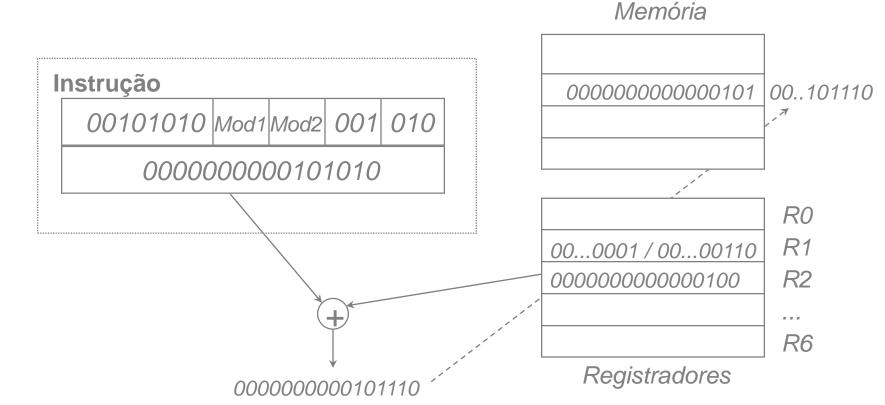
ponteiros





### Endereçamento indexado

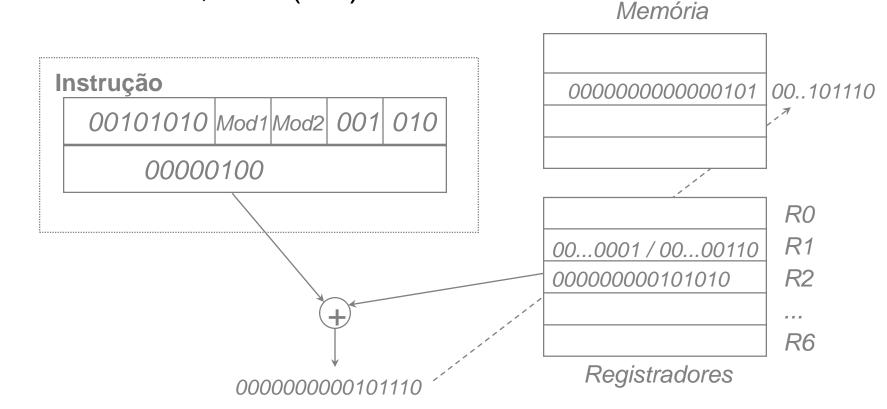
- U · F · P · E
- Instrução: endereço inicial do array
- Registrador de índice: deslocamento
  - ADD R1, [R2]end



# Endereçamento base Centro de Informática

- Instrução:deslocamento
- Registrador de base:end- inicial

– ADD R1, desl(R2)



## Modos de Endereçamento

Addressing mode Example Meaning

Register Add R4,R3 R4← R4+R3

Immediate Add R4,#3 R4 ← R4+3

Displacement Add R4,100(R1) R4  $\leftarrow$  R4+Mem[100+R1]

Register indirect Add R4,(R1) R4 ← R4+Mem[R1]

Indexed / Base Add R3,(R1+R2) R3 ← R3+Mem[R1+R2]

Direct or absolute Add R1,(1001) R1  $\leftarrow$  R1+Mem[1001]

Memory indirect Add R1,@(R3)  $R1 \leftarrow R1+Mem[Mem[R3]]$ 

Auto-increment Add R1,(R2)+ R1  $\leftarrow$  R1+Mem[R2]; R2  $\leftarrow$  R2+d

Auto-decrement Add R1,–(R2) R2  $\leftarrow$  R2–d; R1  $\leftarrow$  R1+Mem[R2]

Scaled Add R1,100(R2)[R3]  $R1 \leftarrow R1+Mem[100+R2+R3*d]$ 

Why Auto-increment/decrement? Scaled?

# Endereçamento de desvio

- Especificação do endereço de desvio:
  - Absoluto:
    - **∀PC** Endereço de Desvio
    - restrito a algumas funções do S.O.
    - implícito: vetor de interrupções
  - Relativo (PC = endereço base):
    - **HPC** ← PC + Deslocamento (instrução)
    - permite relocação
    - codificação econômica (poucos bits para o deslocamento)



# RISC-V Endereçamentos entre Informática

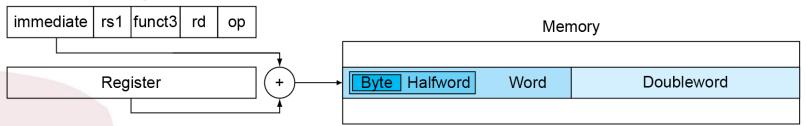
#### 1. Immediate addressing



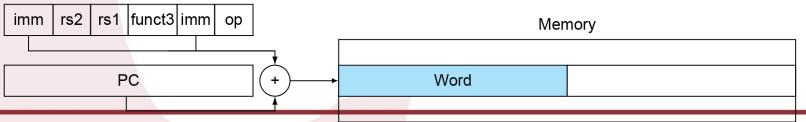
#### 2. Register addressing

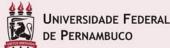


#### 3. Base addressing



#### 4. PC-relative addressing





cin.ufpe.br

#### Resumindo



- Organização de um computador
- Definição de arquitetura
  - Tipos de Dados
    - Inteiros
    - Booleanos
    - Ponto-Flutuante
  - Formato das instruções
  - Conjunto de registradores





### Resumindo



- ...Definição de Arquitetura
  - Repertório de instruções
    - sobre o dado
      - movimentação
      - transformação
      - codificação
      - aritméticas
      - lógicas
    - alteração do fluxo de execução
      - desvios condicionais
      - desvios incondicionais
      - Subrotinas





### Resumindo



- ...Definição de Arquitetura
  - Modos de Endereçamento: Dados
    - Operações Aritméticas e de Comparação:
      - Registrador
      - Imediato
    - Load/Store:
      - Base
  - Modos de Endereçamento: Instruções
    - Desvio Incondicional
      - (pseudo) direto
      - Indireto de registrador
    - Desvio Condicional
      - Relativo ao PC
    - Subrotina
      - (pseudo) direto



