

## Pràctica I.

### *Flux de Disseny de PCB amb KiCad EDA*

#### Introducció

En aquesta pràctica aprendrem el flux de disseny d'un circuit electrònic imprès o PCB (de l'anglès Printed Circuit Board) utilitzant el programa de codi obert **KiCad EDA v6**. La realització de cadascun dels processos clau es mostra mitjançant vídeo-tutorials de l'eina disponibles online.

#### 0. Flux de Disseny d'una PCB

Independentment de l'eina emprada, el flux de disseny d'un circuit electrònic mitjançant un circuit imprès o PCB és sempre el mateix. La **figura 1** mostra el flux de disseny així com els links als tutorials de KiCad EDA per cadascuna de les etapes.

El flux de disseny d'una PCB es pot dividir en 4 grans etapes:

1. **Concepció**
2. **Esquemàtic**
3. **PCB Layout**
4. **Fabricació**

Al final de cadascuna d'elles cal aplicar processos de *verificació* i *aprovació* abans de passar a la següent. Vegem-les en detall a continuació:

#### 1. Concepció

- 1.1. **Definició de les especificacions**, dit d'altra manera, el que s'espera que faci el circuit.
- 1.2. **Selecció de Components**: segons les especificacions es seleccionen els components necessaris per implementar el circuit o circuits desitjats. Aquest pas pot incloure un primer esbós el que seria el nostre sistema a nivell de diagrama de blocs.

La **taula 1** mostra alguns fabricants, mentre que la **taula 2** llista alguns dels grans distribuïdors on també es pot fer la cerca de components i ala vegada veure la seva disponibilitat.

**Taula 1.** Llistat (no exhaustiu) de fabricants.

Fabricant	Web	Fabricant	Web
Maxim Integrated	<a href="#">link</a>	Lattice Semiconductors	<a href="#">link</a>
Texas Instruments	<a href="#">link</a>	Intel	<a href="#">link</a>
Analog Devices	<a href="#">link</a>	OSRAM	<a href="#">link</a>
On Semiconductor	<a href="#">link</a>	Molex	<a href="#">link</a>
Infineon	<a href="#">link</a>	Hardwind	<a href="#">link</a>
STMicroelectronics	<a href="#">link</a>	Samtec	<a href="#">link</a>
NXP	<a href="#">link</a>	AVX	<a href="#">link</a>
Microchip	<a href="#">link</a>	Murata	<a href="#">link</a>
Xilinx	<a href="#">link</a>	Coilcraft	<a href="#">link</a>

CTS Corp.	<a href="#">link</a>	Bourns	<a href="#">link</a>
-----------	----------------------	--------	----------------------

Taula 2. Llistat (no exhaustiu) de distribuïdors.

Distribuïdor	Web	Distribuïdor	Web
Farnell	<a href="#">link</a>	Mouser	<a href="#">link</a>
RS-Components	<a href="#">link</a>	Onda Radio	<a href="#">link</a>
Digi-Key Electronics	<a href="#">link</a>	Avnet	<a href="#">link</a>

- 1.3. **Generació Nous components:** Un cop aprovada la selecció de components es necessari introduir a la nostra llibreria tots aquells components nous (incloent símbol, footprint i component). Per fer-ho, cal consultar al **datasheet** del component tant el símbol, les entrades i sortides, així com el **footprint** (és a dir, la disposició física i mida dels pads o contactes del component que dependran del seu encapsulat).

---

## 2. Esquemàtic

- 2.1. **Disseny Esquemàtic (schematic):** Es dissenya la circuiteria a nivell de esquemàtic, incloent tots els components necessaris, alimentacions, connectors, etc.

**Important!!** és molt convenient etiquetar totes les connexions (*nets*) així com els components amb noms descriptius sobre la seva funcionalitat i/o senyal que transporten, per identificar-los fàcilment durant el disseny físic. També és interessant posar en aquesta etapa notes de disseny que ajudin de cara la PCB, sobretot pel que fa la ubicació dels components. Recordeu que sovint els dissenys es realitzen en equip i cal facilitar la feina als altres i evitar errors i mals entesos.

- 2.2. **Verificació Elèctrica:** es comprova que tot els circuits estan correctament alimentats, així com la compatibilitat elèctrica entre circuits (nivell de tensió del senyals d'entrada i sortida dels circuits interconnectats). Aquest tipus de verificació no inclou simulació.

- 2.3. **Simulació (opcional):** es simulen els circuits per blocs i/o individualment, i es comproven que els nivells de tensió, formes d'ona i corrents estan dins els paràmetres establerts. Depenent del software de disseny de PCBs pot incloure o no el simulador SPICE. El KiCad EDA incorpora un simulador amb certes limitacions sobre el que pot simular, per això és interessant utilitzar altres simuladors tals com: ADS, LTSpice, Tina de Texas instruments, PSpice d'orcad, etc. A la secció de material addicional trobareu material d'autoaprenentatge per la utilització de LTSpice (software que es recomana utilitzar).

---

## 3. PCB Layout

- 3.1. **Generació Netlist:** Es genera un fitxer on hi ha descrites les interconnexions dels diferents components, que és importat a l'eina de disseny físic (altrement dit **PCB o layout**).
- 3.2. **Ubicació dels Components (Placement):** Es disposen el components sobre la PCB tenint present les especificació físiques que ha de tenir la placa (mida, forma, nombre

de capes, si tindrà plans de massa i alimentació, etc.), així com **facilitar el màxim possible la interconnexió posterior**.

**3.3. Configuració Regles de Disseny (Design Rules):** un cop importada la **netlist**, es important introduir a l'eina les limitacions que es tenen a l'hora de fabricar el circuit integrat o PCB. S'han d'especificar: **nombre de capes**, **distància entre capes**, **l'amplada mínima de pista**, **la distància mínima entre pistes**, **forat mínim de via i per components through-hole**, **distància mínima entre vies**, **distància mínima entre el contorn de la placa i les pistes i/o components**, entre d'altres.

Normalment **aquestes restriccions físiques venen imposades pels fabricants de circuit imprès**. La **Taula 3** llista alguns fabricants i inclou links a les seves capacitats tècniques.

**Taula 3.** Llistat (no exhaustiu) de fabricants PCB i links a les seves capacitats tècniques.

Fabricant	Web
Circuitos Impresos 2CI	<a href="#">capacitat tècniques</a> , <a href="#">construccions multicapa</a>
LAB Circuits	<a href="#">capacitats fabricació</a> , <a href="#">multicapa</a> , <a href="#">bicapa</a> , <a href="#">construccions multicapa</a>
Würth Elektronik	<a href="#">guia de disseny bàsica</a> , <a href="#">tecnologies</a>

**3.4. Disseny Orientat a la Producció:** És el procés de disseny de circuits integrats per **facilitar-ne la fabricació amb un objectiu final de fabricar un producte millor a un cost inferior**. Això es fa **simplificant, optimitzant i perfeccionant el disseny**.

**3.5. Enrutament (Routing):** Es defineixen els **camins físics** (connexions) **entre els diferents pins dels components**, que han estat **ubicats prèviament**. Durant aquesta etapa pot ser **necessària modificar la ubicació dels components**. Fins i tot pot requerir la **modificació de connexions dels connectors**, per tal de **facilitar la connexió física**. Aquestes modificacions de connexions **es poden fer o bé a nivell d'esquemàtic o en la mateixa eina de PCB**. És important que **un cop fetes les modificacions, aquestes s'han de reflectir a la PCB** (si s'han fet al esquemàtic) **o a l'esquemàtic** (si s'han fet a la PCB). Per assolir-ho les eines tenen el **Forward-annotation** i el **Back-annotation**.

- **Forward-annotation:** és el **procés d'enviament de canvis de disseny esquemàtics a un fitxer de disseny de PCB corresponent**.
- **Back-annotation:** és el **procés d'enviament de canvis d'ordenació de PCB a un disseny esquemàtic corresponent**.

**3.6. Plans d'alimentació (Cooper Pour):** Un cop finalitzar l'enrutament de les pistes de senyals, **es poden definir els plans d'alimentació a les diferents capes**. Aquest procés **consisteix en omplir de coure les zones lliures entre pistes amb "illes de coure"**. Normalment **aquestes zones s'associen a connexions/línies globals com les d'alimentació** (GND, VCC, VDD,...). És un procés opcional, però **molt recomanable sobretot per la massa (pla de massa), per tal d'assegurar el retorn de corrent**.

**3.7. Verificació del Disseny:** Es verifica que totes les connexions físiques estan fetes, que no hi ha il·les sense connectar (p.ex. àrees de coure per aïllades, línies sense connectar, etc.), que la distància entre components es correcta, que l'enrutat és òptim. En altres paraules, es verifica que el PCB correspon exactament amb el circuit elèctric introduït a l'esquemàtic.

**3.8. Verificació Normes de Disseny (DRC):** Aquest procés acostuma a ser automàtic mitjançant l'eina DRC (de l'anglès, **Design Rule Checks**) integrat en el mateix programa, que comprova que es compleixen els paràmetres de fabricació introduïts en el punt 3.3. Sovint, el DRC realitza també les comprovacions del punt 3.7 en un sol pas.

**3.9. Verificació Integritat de Senyal (Opcional):** Amb la PCB dissenyada i totes les connexions fetes, es comprova la integritat del senyal simulant la propagació de senyal per les diferents pistes. Això permet detectar sobrepics causats pel desajust d'impedàncies entre emissor-pista-receptor, que poden causar el mal funcionament del circuit, així com, si hi ha diafonia (crosstalk) entre pistes pròximes. En cas de trobar algun problema cal modificar el disseny de la PCB o fins i tot modificar l'esquemàtic.

Aquest tipus de simulacions es solen fer emprant models IBIS en simuladors com ADS o es fan amb softwares especialitzats com ADS de Keysight o l'HyperLynx SI de Mentor, o poden estar integrats dins la mateixa eina de disseny.

## 4. Fabricació

**4.1. Generació de fitxers CAM (Computer-Aided Manufacturing):** Per procedir a fabricar i muntar la PCB, el fabricant ens demanarà un seguit de fitxers on s'especifiquen amb tot detall les seves característiques. Col·loquialment se'ls coneix com "gerbers". La **taula 4** mostra els més habituals. Les eines de disseny incorporen mòduls d'exportació que ens permeten generar tots aquests fitxers.

**Taula 4.** Llistat de fitxers CAM bàsics però no limitat aquests.

Nom*	Tipus	Extensió	Descripció
BoardOutline	Gerber	gdo, gbr	Límit de la PCB, defineix per on es tallarà la placa.
EtchLayerN o copper_N	Gerber	gdo, gbr	Màscara de la capa N on estan definides les zones on hi ha coure i on no.
SoldermaskTop	Gerber	gdo, gbr	Màscara on es defineix quines regions del coure estran exposades per a la posterior soldadura de components en capa <i>Top</i> .
SoldermaskBottom	Gerber	gdo, gbr	Màscara on es defineix quines regions del coure estran exposades per a la posterior soldadura de components en capa <i>Bottom</i> .
SolderpasteTop (opcional)	Gerber	gdo, gbr	Màscara on es defineix les zones on es dipositarà la pasta de soldar en capa <i>Top</i> .
SolderpasteBottom (opcional)	Gerber	gdo, gbr	Màscara on es defineix les zones on es dipositarà la pasta de soldar en capa <i>Bottom</i> .
SilkscreenTop	Gerber	gdo, gbr	Conte el marcatge per identificar els components així com la seva mida, també pot contenir text, logos...
ThruHoleNonPlated	NC-drill	drl, ncd	Posició de tots els forats no metal·litzats per muntatge.
ThruHolePlated	NC-drill	drl, ncd	Posició de tots els forats metal·litzats (vies i components through hole).

\*(els noms dels fitxers poden variar)

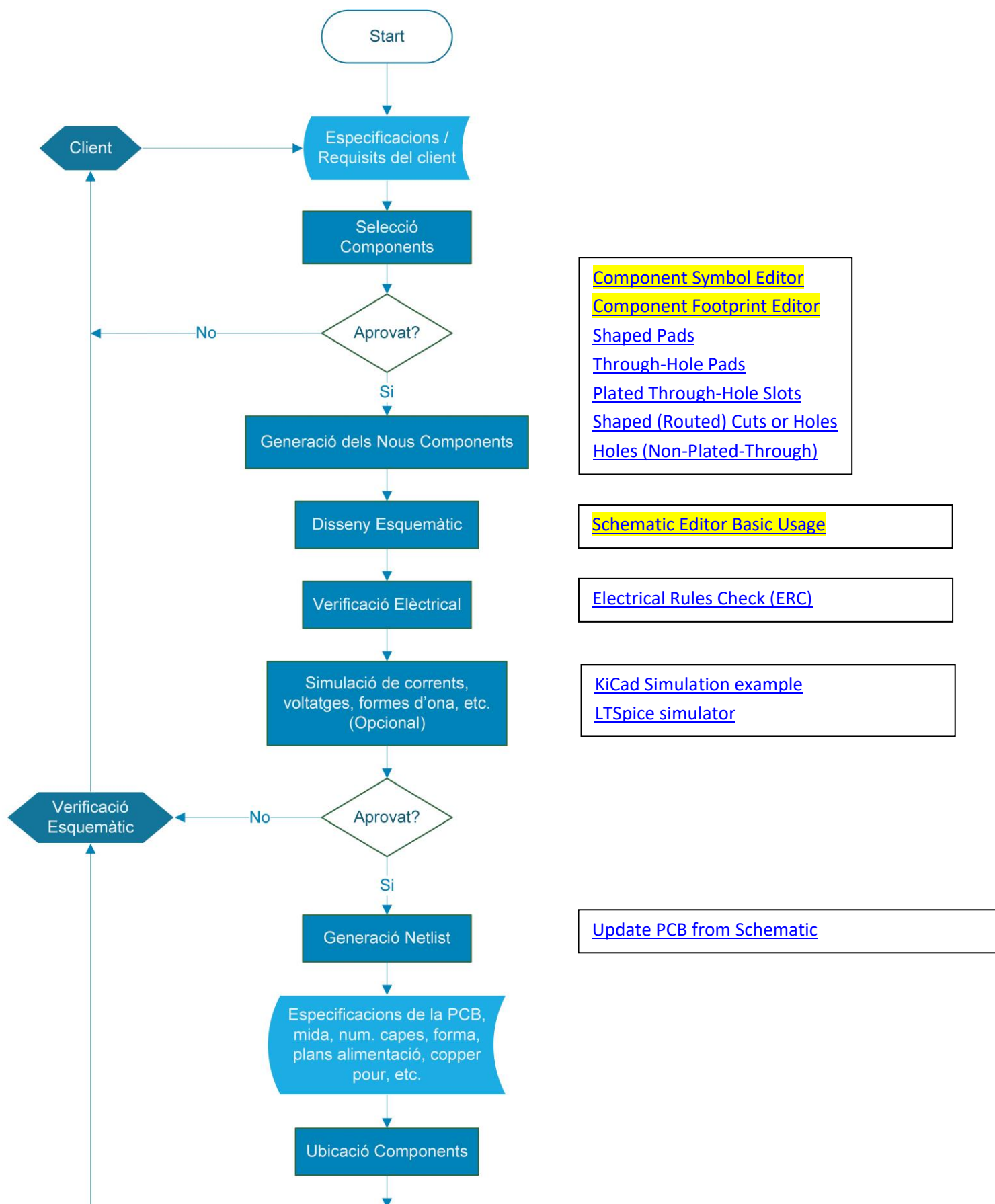
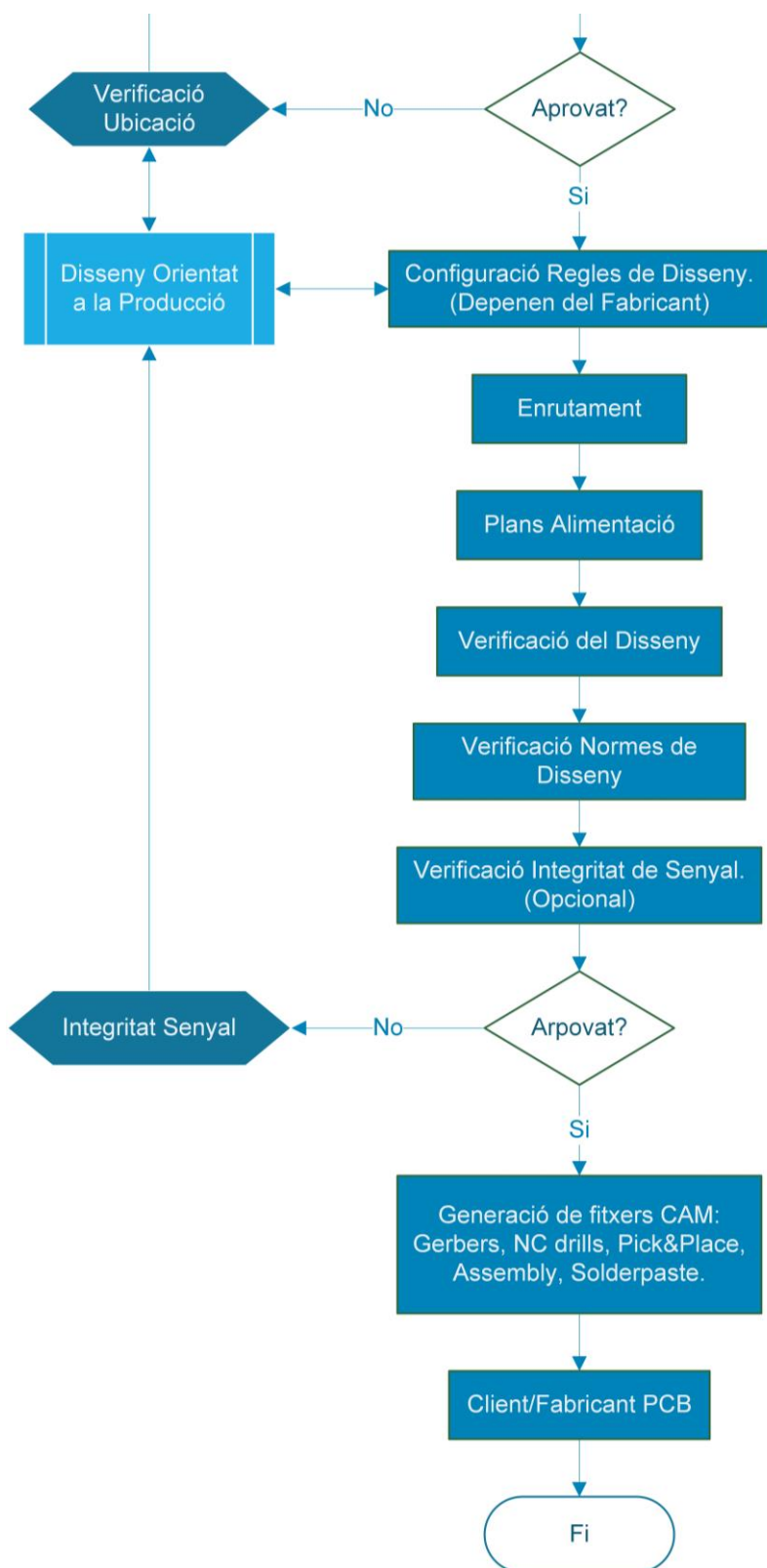


Figura 1. Diagrama del flux de disseny d'una PCB.



[PCB Design Rules \(Constraints\)](#)  
[Example: JLCPCB Design Rule Settings](#)

[PCB Editor](#)

[Copper Pours and Ground Planes](#)

[PCB Design Rules Checker \(DRC\)](#)

[Generating Gerber Files \(CAM Files\)](#)  
[JLCPCB Gerber File Settings](#)  
[Gerber Viewer](#)

[Preparing the Zip File for the PCB Manufacturer](#)

**Figura 1** (continuació). Diagrama del flux de disseny d'una PCB.

---

## Tasques a realitzar:

1. Exploreu i familiaritzeu-vos amb les webs dels fabricants i mireu quins components fabriquen, com es poden buscar, com es troben els datasheets, els models de simulació, etc.
2. Exploreu i familiaritzeu-vos amb les webs del distribuïdors i mireu quins components distribueixen, com es poden buscar per paràmetres, com es troben els datasheets, investigueu si ofereixen símbols per l'esquemàtic i footprints ja fets dels components, etc.
3. Familiaritzeu-vos amb la interfície del KiCad EDA. Per això, disposeu de tots els vídeos indicats a la **Figura 1 (mireu tots vídeos dels links en groc abans de la propera pràctica!!!)**. Més a baix trobareu Material Addicional on trobareu FAQs i informació interessant sobre bones pràctiques a la hora de fer PCBs.
4. Amb tota aquesta informació, **feu el vostre primer PCB amb KiCad!**: reproduïu el circuit que es presenta aquesta vídeo-tutorial ([link](#), [schematic 16:55](#), [layout 32:15](#)). Únicament es donaran per vàlids circuits que s'implementin:
  - Sense autoplacement (és a dir, amb els components distribuïts a mà sobre el PCB).
  - Sense "autorouting" (és a dir, amb tot el rutejat fet a mà).
  - Amb totes les pistes només en 1 cara (és a dir, sense cap via ni capa "Bottom").
  - Sense angles de  $<90^\circ$  a les cantonades de les pistes (tots els girs amb mitter).
  - Sense errors de Design Rule Check (DRC passat amb resultat de "No Errors Found")

---

## Entrega:

- Pugeu al Campus Virtual els arxius generats amb KiCad del PCB realitzat en un fitxer zip. Els fitxers són:

<i>nom_projecte.kicad_pro</i>	→	Projecte KiCad
<i>nom_projecte.kicad_sch</i>	→	Esquemàtic
<i>nom_projecte.kicad_pcb</i>	→	PCB

---

## Material Addicional:

### Autoaprenentatge LTSpice

- [Creació de simulacions i models](#)
- [Simulació paramètrica \(variació d'algun paràmetre\)](#)
- [Wiki LTSpice \(per a dubtes que puguin sorgir o per a qui vulgui endinsar-se en el programa\)](#)

### KiCad EDA v6

- [Funcions de KiCad EDA v6](#)
  1. Schematic Capture
  2. SPICE Simulator
  3. PCB Design
  4. 3D viewer
  5. Gerber Viewer
- [Documentació oficial KiCad EDA v6](#)
- [Vídeo tutorial molt complet \(anglès\)](#): a la descripció trobareu l'índex del vídeo.
- [Conveni de les llibreries de KiCad](#)



### Control de Versions

- [CADLAB.io](https://cadlab.io): plataforma de control de versions visual per a PCBs.

### Visor online de fitxers gerber

- [Online Gerber-Viewer](https://www.online-gerber-viewer.com)

### Lectures d'interès

- [How to Use a Silkscreen to Identify PCB Components](#)
  - [What Should My PCB Footprints Include?](#)
  - [Through-Hole vs. Surface Mount](#)
  - [PCB Design Perfection Starts in the CAD Library](#)
-