

ние входа («0» - синий цвет или «1» - оранжевый цвет). На индикаторах круглой формы, расположенных около выходов «A>B», «A=B» и «A<B» компаратора, будет отображено состояние его выходных сигналов.

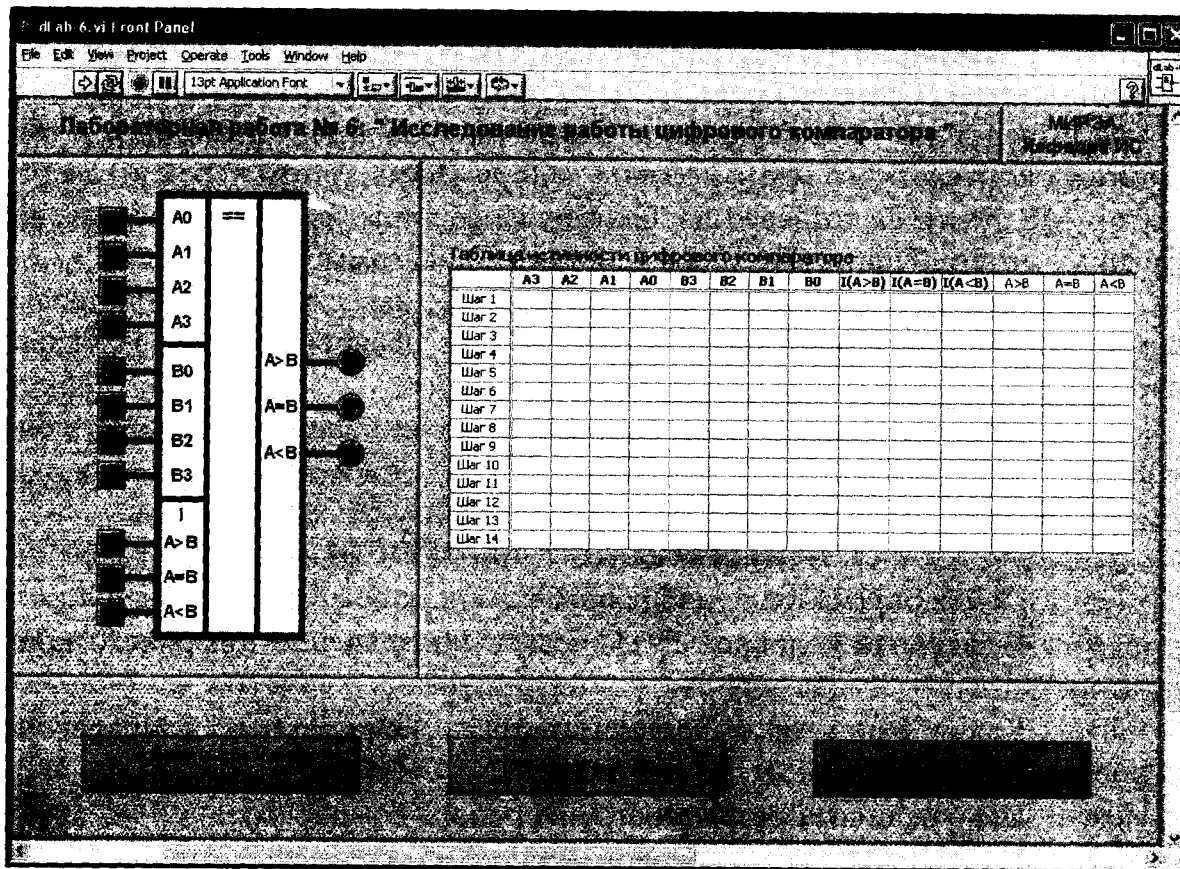


Рис. 6.5. Лицевая панель ВП

### Таблица 6.3

[illegible]

4.3. Занесите логические состояния входов и выходов компаратора в таблицу истинности. Для этого на лицевой панели ВП нажмите на кнопку «Добавить состояние в таблицу».

4.4. Повторите пп.4.2 – 4.3 для остальных строк табл.6.3.

4.5. Скопируйте полученные таблицу истинности и диаграмму состояний в отчет. Сначала скопируйте таблицу истинности в буфер обмена, для чего щелкните правой кнопкой мыши на изображении таблицы и выберите из контекстного меню команду «Copy Data». Затем перейдите в редактор MS Word и вставьте изображение таблицы из буфера обмена на страницу отчета. Повторите те же действия с диаграммой состояний.

4.6. По таблице истинности определите, как следует использовать входы цифрового компаратора K555СП1 для сравнения пятиразрядных двоичных слов.

4.7. Выключите ВП, для чего нажмите на панели ВП кнопку «Завершить работу».

## 5. КОНТРОЛЬНЫЕ ВОПРОСЫ

- Дайте определение цифрового компаратора.
- Приведите условное графическое обозначение цифрового компаратора?
- Какие входы и выходы имеются у микросхемы компаратора цифровых сигналов? Каково их назначение?
- Как увеличить разрядность цифрового компаратора?
- Перечислите возможные применения цифрового компаратора.

## ЛАБОРАТОРНАЯ РАБОТА № 7

### ИССЛЕДОВАНИЕ РАБОТЫ RS-ТРИГГЕРА

#### 1. ЦЕЛЬ РАБОТЫ

Целью работы является исследование работы RS-триггера.

#### 2. СВЕДЕНИЯ, НЕОБХОДИМЫЕ ДЛЯ ВЫПОЛНЕНИЯ РАБОТЫ

Триггером называется простейшее устройство, имеющее два устойчивых состояния, переход между которыми происходит в результате процессов, обусловленных наличием в электрической цепи триггера цепей положительной обратной связи.

Два устойчивых состояния триггера обозначаются:  $Q=1$  и  $Q=0$ . В каком из этих состояний окажется триггер, зависит от состояния сигналов на входах триггера и от его предыдущего состояния, иными словами триггер имеет память. Можно сказать, что триггер является элементарной ячейкой памяти.

Тип триггера определяется алгоритмом его работы. В зависимости от

алгоритма работы, триггер может иметь установочные, информационные и управляющие входы. Установочные входы устанавливают состояние триггера независимо от состояния других входов. Входы управления разрешают запись данных, подающихся на информационные входы.

Если триггер не имеет входов синхронизации, то его называют асинхронным. В этом случае его поведение однозначно определяется в момент прихода активного сигнала на информационный вход. В зависимости от устройства входных цепей триггер будет изменять своё состояние или под действием уровня входного сигнала или под действием фронта этого сигнала.

Если триггер имеет хотя бы один вход синхронизации, то он считается синхронным. У такого триггера имеются информационные входы, приём информации по которым происходит в момент активного состояния синхросигнала. При этом триггер может иметь и другие информационные входы, которые асинхронно определяют его поведение.

Асинхронный RS-триггер является базовым при создании более сложных триггеров. В простейшем случае асинхронный RS-триггер имеет два входа: S (Set) – вход установки триггера в единичное состояние, R (Reset) – вход установки триггера в нулевое состояние. Активный сигнал по входу S в момент появления заставляет триггер перейти в единичное состояние. Активный сигнал по входу R в момент появления заставляет триггер перейти в нулевое состояние.

На рис. 7.1 приведена схема асинхронного RS - триггера, построенного на логических элементах И-НЕ.

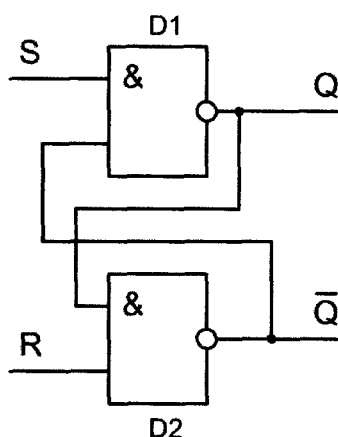


Рис. 7.1. Схема RS-триггера на логических элементах И-НЕ

Будем считать выход элемента D1 прямым выходом триггера Q. По заданному положению прямого выхода определим положение входов установки триггера в нуль (R) и в единицу (S). Если предположить, что сигнал логической единицы присутствует на верхнем входе, то состояние вы-

ходного сигнала элемента D1 будет зависеть от сигнала на выходе элемента D2. Следовательно, единица на верхнем входе не заставляет схему непременно менять своё состояние. Это пассивный уровень сигнала на верхнем входе.

Если выход элемента D1 имеет нулевое состояние и на верхний вход поступит нулевой логический сигнал, то на выходе элемента D1 спустя время задержки одного элемента  $t_{зд}$  появится логическая единица независимо от состояния сигнала на нижнем входе схемы. Сформированная на выходе D1 единица, поступая на верхний вход элемента D2 (при наличии единицы на нижнем его входе) приведёт к появлению нуля на выходе D2 спустя время задержки  $t_{зд}$ . То есть через время  $2t_{зд}$  триггер перейдет в новое, единичное состояние.

Таким образом, активным сигналом на верхнем входе является логический нуль, этот вход является входом установки  $S$ , поскольку приводит к появлению логической единицы на прямом выходе -  $Q$ . Поскольку схема симметрична, можно предположить, что нижний вход схемы является входом сброса триггера в нуль -  $R$ , причём активным сигналом для этого входа также является логический нуль. Временная диаграмма работы RS-триггера с учётом задержки сигнала в элементах показаны на рис. 7.2.

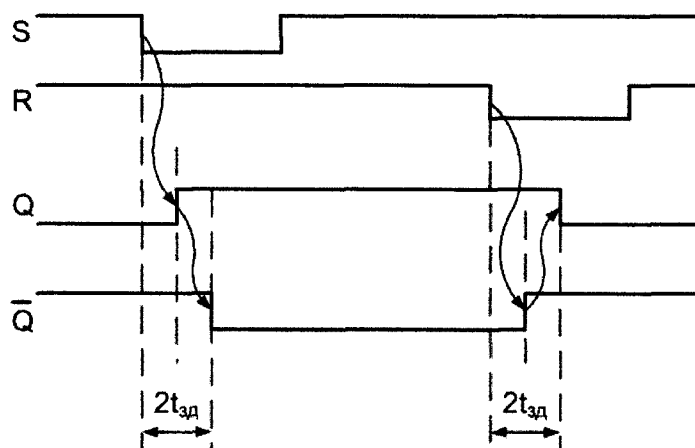


Рис. 7.2. Временная диаграмма работы RS-триггера

Для RS-триггера комбинация  $S=0$  и  $R=0$  является запрещенной. После такой комбинации информационных сигналов состояние триггера будет неопределенным: на его выходе  $Q$  может быть 0 или 1. Существуют разновидности RS-триггеров, называемые E-, R- и S-триггерами, для которых сочетание  $S=R=1$  не является запрещенным. E-триггер при  $S=R=1$  не изменяет своего состояния ( $Q_{n+1}=Q_n$ ). S-триггер при  $S=R=1$  устанавливается в состояние  $Q=1$ , а R-триггер в этом случае устанавливается в состояние  $Q=0$ .

На рис. 7.3 приведено условное графическое изображение RS-триггера, где символами инверсии показано, что активным сигналом для вхо-

дов S и R является нулевой логический уровень.

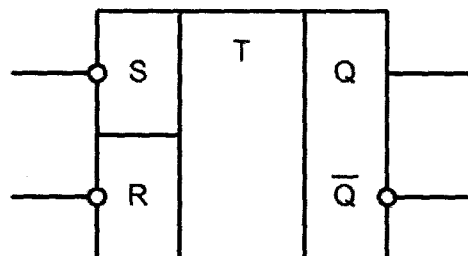


Рис. 7.3. Условное графическое обозначение асинхронного RS-триггера

Функционирование RS-триггера определяется уравнением:

$$Q_{n+1} = \overline{R}_n S_n + \overline{R}_n Q_n. \quad (7.1)$$

где  $Q_n$  и  $Q_{n+1}$  — соответственно, предыдущее и новое состояния триггера.

Поведение триггера можно определить сокращённой таблицей истинности (табл. 7.1), в которой сигналы на входах R и S определены для момента времени n, а состояние триггера определяется для следующего момента времени, который определяют как n+1.

Таблица 7.1

$S_n$	$R_n$	$Q_{n+1}$	Примечание
0	0	-	запрещено
0	1	1	запись единицы
1	0	0	запись нуля
1	1	$Q_n$	хранение

Поведение триггера также можно описать таблицей переходов (табл. 7.2). Эта таблица определяет значения сигналов на входах, при которых происходит переход триггера из исходного состояния  $Q_n$  в состояние  $Q_{n+1}$ . Исходное и конечное состояние триггера записаны, соответственно в столбцах  $Q_n$  и  $Q_{n+1}$ , а значения сигналов в момент времени «n» на его входах — в столбцах  $S_n$  и  $R_n$ .

Рассмотрим принцип построения матрицы переходов для первой строки таблицы. Чтобы из нулевого исходного состояния триггер перешёл в нулевое, необходимо, чтобы состояние сигнала  $S_n$  на входе S было пассивным, а состояние сигнала на входе R не имеет значения. Это объясняется тем, что при пассивном сигнале на входе R триггер просто сохранит

свое исходное состояние, а при активном сигнале на этом входе происходит запись нуля в триггер. Но при этом в любом случае конечное состояние триггера будет равным нулю, то есть будет равно требуемому значению. Произвольное состояние сигнала помечено в таблице символом  $\times$ .

Таблица 7.2

$Q_n$	$S_n$	$R_n$	$Q_{n+1}$
0	1	$\times$	0
0	0	1	1
1	1	0	0
1	$\times$	1	1

### 3. ОПИСАНИЕ ЛАБОРАТОРНОГО СТЕНДА

В состав лабораторного стенда входят:

- базовый лабораторный стенд;
- лабораторный модуль **dLab7** для исследования работы RS-триггера.

### 4. РАБОЧЕЕ ЗАДАНИЕ

Подготовьте шаблон отчета в редакторе **MS Word**.

Установите лабораторный модуль **dLab7** на макетную плату лабораторной станции NI ELVIS. Внешний вид модуля показан на рис.7.4.

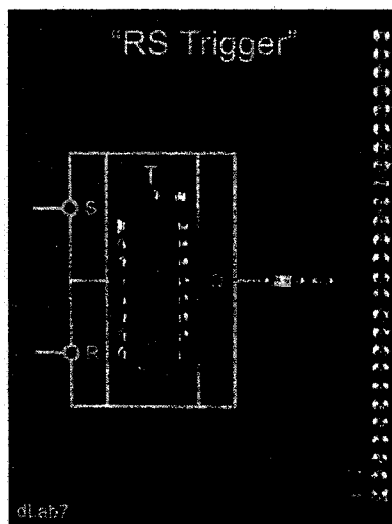



Рис.7.4. Внешний вид модуля **dLab7** для исследования работы RS-триггера

Загрузите файл **dLab-7.vi**. На экране появится изображение ВП, необходимого для выполнения работы (рис.7.5). Запустите программу, щелкнув левой кнопкой мыши на экранной кнопке **RUN** .

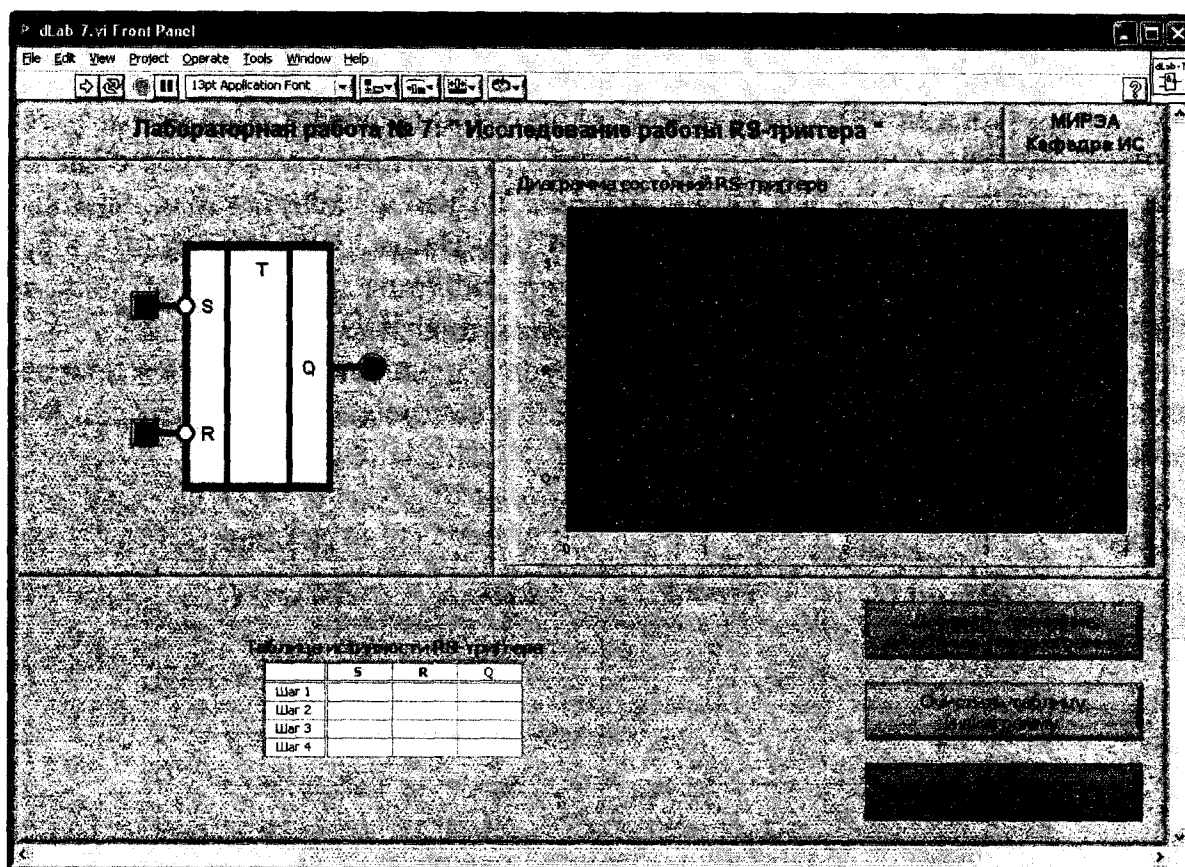


Рис. 7.5. Лицевая панель ВП

- 4.1. Нажмите на кнопку «Очистить таблицу и диаграмму».
- 4.2. Установите на входах «S» и «R» триггера значения сигналов, приведенные в первой строке табл. 7.3. Логический уровень изменяется при однократном нажатии с помощью манипулятора мышь на кнопку квадратной формы, расположенную около соответствующего входа. При этом на кнопке отображается состояние входа («0» - синий цвет или «1» - оранжевый цвет). На индикаторах круглой формы, расположенных около выходов «Q» и «/Q» триггера, будет отображено состояние выходных сигналов.

Таблица 7.3

Вход R	Вход S
0	0
0	1
1	0
1	1

- 4.3. Занесите логические состояния входов и выходов триггера в таблицу истинности и на диаграмму состояний. Для этого на лицевой панели ВП нажмите на кнопку «Добавить состояние в таблицу и на диа-

грамму».

4.4. Повторите пп.4.2 – 4.3 для остальных строк табл.7.3.

4.5. Скопируйте полученные таблицу истинности и диаграмму состояний в отчет. Сначала скопируйте таблицу истинности в буфер обмена, для чего щелкните правой кнопкой мыши на изображении таблицы и выберите из контекстного меню команду «**Copy Data**». Затем перейдите в редактор **MS Word** и вставьте изображение таблицы из буфера обмена на страницу отчета. Повторите те же действия с диаграммой состояний.

4.6. Изменяя с помощью элементов управления «S» и «R» состояние входных сигналов триггера, заполните в отчете таблицу переходов RS-триггера (табл.7.4).

Таблица 7.4

<i>Выход <math>Q_n</math></i>	<i>Вход <math>R</math></i>	<i>Вход <math>S</math></i>	<i>Выход <math>Q_{n+1}</math></i>
0	×	0	
0	0	1	
1	1	0	
1	0	×	

$Q_n$  – состояние триггера до подачи управляющих сигналов;

$Q_{n+1}$  – состояние триггера после подачи управляющих сигналов;

×

 – любое состояние входа.

Поясните в отчете, при каких переключениях входных сигналов состояние триггера изменяется, а при каких – нет.

4.7. Выключите ВП, для чего нажмите на панели ВП кнопку «Завершить работу».

## 5. КОНТРОЛЬНЫЕ ВОПРОСЫ

- Что такое триггер? Почему триггеры называются устройствами последовательного типа?
- Опишите принцип работы **RS**-триггера.
- Какая комбинация входных сигналов RS-триггера считается запрещённой?
- Какое минимальное число входов у асинхронного RS-триггера? Опишите их назначение.
- Какой логический элемент следует подключить к входу триггера, чтобы изменить активность сигнала на этом входе?
- Каково назначение и область применения **RS**-триггеров?
- На каких логических элементах могут быть построены асинхронные RS-триггеры? Определите для каждого случая запрещённую комбинацию сигналов?



## ЛАБОРАТОРНАЯ РАБОТА № 8

### ИССЛЕДОВАНИЕ РАБОТЫ JK-ТРИГГЕРА

#### 1. ЦЕЛЬ РАБОТЫ

Целью работы является исследование работы JK-триггера.

#### 2. СВЕДЕНИЯ, НЕОБХОДИМЫЕ ДЛЯ ВЫПОЛНЕНИЯ РАБОТЫ

JK-триггер имеет два информационных входа J и K, предназначенные для установки его выхода в логическое состояние 1 или 0. В интегральной схемотехнике JK-триггеры обычно выполняются синхронными, поэтому сигналы на информационных входах влияют на состояние JK-триггера только при поступлении тактового сигнала на его вход синхронизации С.

На рис. 8.1 приведен один из вариантов построения синхронного двухступенчатого JK-триггера.

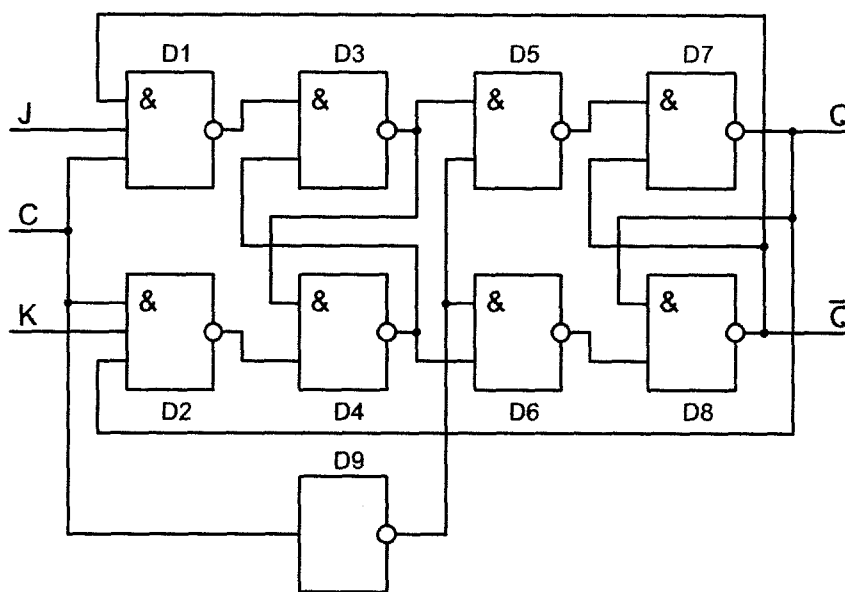


Рис. 8.1. Схема синхронного двухступенчатого JK-триггера.

Схема состоит из основного RS-триггера на логических элементах D3, D4 и дополнительного – на логических элементах D7, D8. Логические элементы D1 и D2 обеспечивают синхронизацию основного триггера, а элементы D5 и D6 – синхронизацию дополнительного триггера. Основной триггер тактируется потенциалом логической 1, поступающим на вход С. Логический элемент D9 инвертирует тактовый сигнал, поэтому дополнительный триггер тактируется потенциалом логического 0.

Рассмотрим работу триггера при разных комбинациях входного сигнала. Пусть в исходном положении триггер находится в нулевом состоя-

нии ( $Q=0$ ). Тогда на одном из входов элементов D1 и D2 будут, соответственно, логическая 1 ( $\bar{Q}=1$ ) и логический 0 ( $Q=0$ ). При отсутствии входного тактового импульса, т.е. при  $C=0$ , элементы D1 и D2 закрыты независимо от того, какие сигналы будут на остальных их входах.

Пусть на вход J подан сигнал логической 1 ( $J=1$ ), а на входе K присутствует логический 0 ( $K=0$ ). Тогда с приходом импульса синхронизации  $C=1$  элемент D1 откроется, а элемент D2 останется закрытым. Одновременно с этим закроются оба элемента D5 и D6 сигналом логического 0, снимаемым с выхода инвертора D9. Сигнал логического нуля с выхода открытого элемента D1 установит основной триггер в состояние 1. Тогда на одном из входов элемента D5 будет сигнал логической 1, а на входе элемента D6 – сигнал логического 0. Эти сигналы никак не повлияют на состояние дополнительного триггера, так как во время действия импульса синхронизации  $C=1$  элементы D5 и D6 закрыты нулевым потенциалом с выхода инвертора D9. По окончании импульса синхронизации элементы D1 и D2 закроются, а на выходе элемента D9 и, следовательно, входах элементов D5 и D6 появится логическая 1. Так как основной триггер находится в состоянии 1, то откроется элемент D5 и установит дополнительный триггер в состояние 1 ( $Q=1$ ).

Аналогично можно показать, что при  $J=0$  и  $K=1$  с приходом импульса синхронизации, триггер установится в состояние логического нуля:  $Q=0$ . Таким образом, в триггере данного типа изменение выходного сигнала происходит только в моменты, когда потенциал на входе синхронизации  $C$  переходит из 1 в 0. Поэтому говорят, что эти триггеры тактируются срезами тактового импульса в отличие от триггеров, тактируемых потенциалом.

Временная диаграмма работы JK-триггера показана на рис. 8.2.

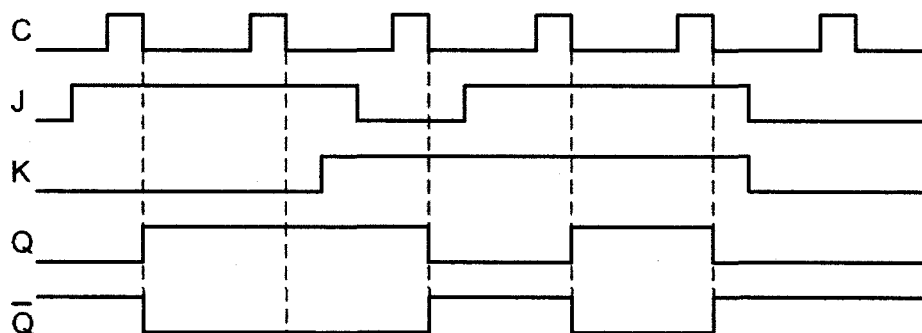


Рис. 8.2. Временная диаграмма работы JK-триггера

Функционирование JK-триггера определяется уравнением:

$$Q_{n+1} = J_n \bar{Q}_n + \bar{K}_n Q_n. \quad (8.1)$$

Работа JK-триггеров описывается таблицей истинности (табл. 8.1) и таблицей переходов (табл. 8.2). Произвольное состояние сигнала помечено в табл. 8.2 символом  $\times$ .

Таблица 8.1

$J_n$	$K_n$	$Q_{n+1}$	Примечание
0	0	$Q_n$	хранение
0	1	0	запись нуля
1	0	1	запись единицы
1	1	$\overline{Q_n}$	счетный режим

Таблица 8.2

$Q_n$	$J_n$	$K_n$	$Q_{n+1}$
0	0	$\times$	0
0	0	$\times$	1
1	$\times$	1	0
1	$\times$	0	1

В отличие от RS-триггера, в JK-триггере наличие  $J=K=1$  приводит к переходу выхода  $Q$  триггера в противоположное состояние. Эта особенность JK-триггера используется на практике – при объединении входов  $J$  и  $K$  получается так называемый **Т-триггер**, или счетный триггер, который изменяет состояние выхода по фронту импульса на входе  $C$ . Т-триггер может иметь подготовительный вход  $T$  (точка объединения входов  $J$  и  $K$ ). Сигнал на этом входе разрешает (при  $T=1$ ) или запрещает (при  $T=0$ ) срабатывание триггера от фронтов импульсов на входе  $C$ . Функционирование Т-триггера определяется уравнением:

$$Q_{n+1} = T_n \overline{Q_n} + \overline{T_n} Q_n. \quad (8.2)$$

Из этого уравнения следует, что при  $T=1$  соответствующий фронт сигнала на входе  $C$  переводит триггер в противоположное состояние. Частота изменения потенциала на выходе Т-триггера в два раза меньше частоты импульсов на входе  $C$ . Это свойство Т-триггера позволяет строить на их основе двоичные счетчики. Поэтому эти триггеры и называют счетными. Счетный триггер без входа  $T$  ведет себя так же, как и Т-триггер при  $T=1$ .

Чтобы расширить функциональные возможности JK-триггера, его снабжают асинхронными входами  $R$  и  $S$ , которые имеют приоритет по отношению к другим входам. На рис.8.3 представлен JK-триггер К555ТВ9. При подаче логического нуля на вход  $S$  триггер асинхронно устанавливается в единичное состояние, а при подаче логического нуля на вход  $R$  – в нулевое состояние.

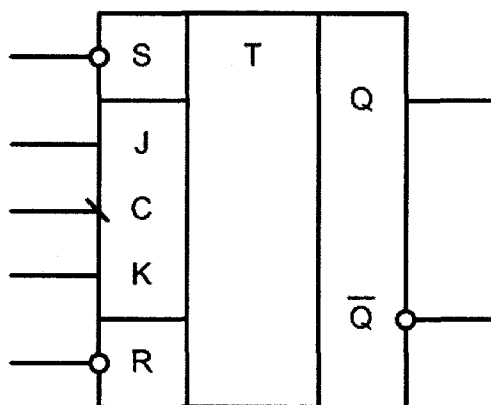


Рис. 8.3. Условное графическое обозначение JK-триггера

### 3. ОПИСАНИЕ ЛАБОРАТОРНОГО СТЕНДА

В состав лабораторного стенда входят:

- базовый лабораторный стенд;
- лабораторный модуль **dLab8** для исследования работы JK-триггера.

### 4. РАБОЧЕЕ ЗАДАНИЕ

Подготовьте шаблон отчета в редакторе **MS Word**.

Установите лабораторный модуль **dLab8** на макетную плату лабораторной станции NI ELVIS. Внешний вид модуля показан на рис. 8.4.

Загрузите файл **dLab-8.vi**. На экране появится изображение ВП, необходимого для выполнения работы (рис.8.5). Запустите программу, щелкнув левой кнопкой мыши на экранной кнопке **RUN**

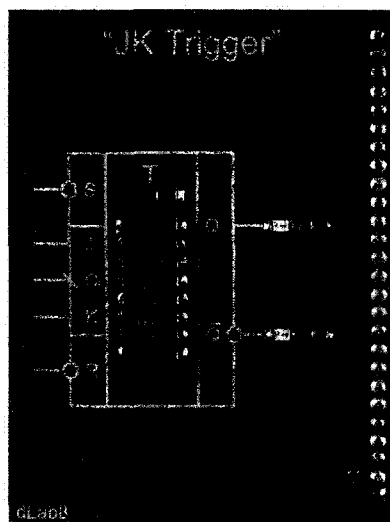


Рис. 8.4. Внешний вид модуля **dLab8** для исследования работы JK-триггера

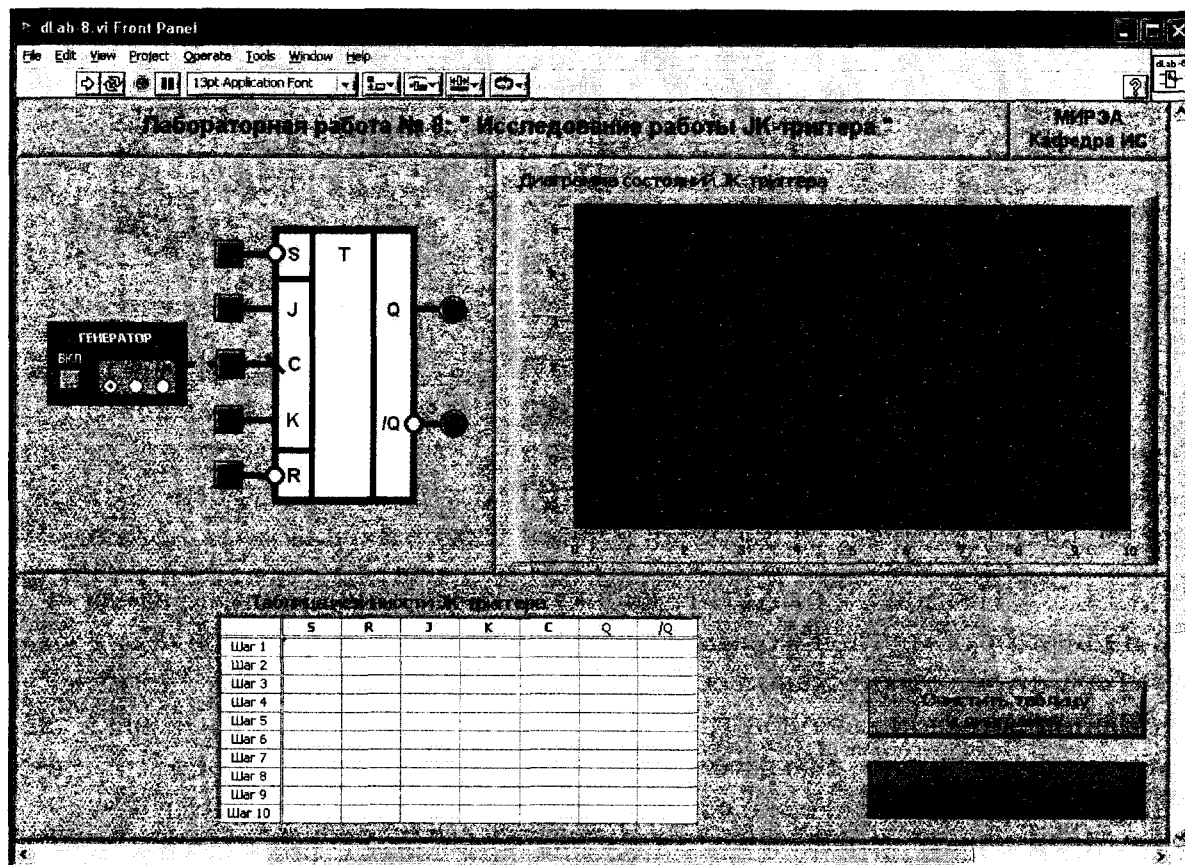


Рис. 8.5. Лицевая панель ВП

#### 4.1. Исследование JK-триггера в статическом режиме

Статический режим исследования JK-триггера реализуется при подаче на его тактовый вход «С» одиночных импульсов в ручном режиме. Для этого генератор импульсов («ГЕНЕРАТОР»), расположенный на лицевой панели ВП, должен быть выключен (кнопка «ВКЛ» отжата). Подача одиночного импульса прямоугольной формы на вход «С» триггера производится однократным нажатием с помощью манипулятора мышь на кнопку квадратной формы, расположенную около этого входа.

4.1.1. Выключите генератор импульсов, если он был включен.

4.1.2. Нажмите на кнопку «Очистить таблицу и диаграмму».

4.1.3. Входы асинхронной установки «S» и асинхронного сброса «R» установите в состояние «1». Логический уровень изменяется при однократном нажатии с помощью манипулятора мышь на кнопку квадратной формы, расположенную около соответствующего входа. При этом на кнопке отображается состояние входа («0» - синий цвет или «1» - оранжевый цвет).

4.1.4. Установите на входах «J» и «K» триггера значения сигналов, приведенные в первой строке табл.8.3.

Таблица 8.3

<i>Вход J</i>	<i>Вход K</i>
0	0
0	1
1	0
0	0
1	0
0	1
0	0
1	1
1	1
1	1

4.1.5. Нажмите и отпустите кнопку, расположенную около входа «С». На индикаторах круглой формы, расположенных около выходов «Q» и «/Q» триггера, будет отображено состояние его выходных сигналов. Логические состояния входов и выходов триггера будут автоматически занесены в таблицу истинности и на диаграмму состояний. В графу «С» таблицы истинности заносится символ «ГЛ», означающий подачу импульса на вход «С».

4.1.6. Повторите пп.4.1.4 – 4.1.5 для остальных строк табл.8.3.

4.1.7. Скопируйте полученные таблицу истинности и диаграмму состояний в отчет. Сначала скопируйте таблицу истинности в буфер обмена, для чего щелкните правой кнопкой мыши на изображении таблицы и выберите из контекстного меню команду «**Copy Data**». Затем перейдите в редактор **MS Word** и вставьте изображение таблицы из буфера обмена на страницу отчета. Повторите те же действия с диаграммой состояний.

4.1.8. По результатам исследований заполните таблицу переходов JK-триггера (табл.8.4).

Таблица 8.4

<i>Выход <math>Q_n</math></i>	<i>Вход J</i>	<i>Вход K</i>	<i>Выход <math>Q_{n+1}</math></i>
0	×	0	
0	0	1	
1	1	0	
1	0	×	

$Q_n$  – состояние триггера до подачи управляющих сигналов;

$Q_{n+1}$  – состояние триггера после подачи управляющих сигналов;

× – любое состояние входа.

4.1.9. По таблице истинности и таблице переходов определите, какие комбинации входных сигналов «J» и «K» соответствуют режимам работы JK-триггера и заполните табл. 8.5.

Таблица 8.5

<i>Режим работы</i>	<i>Вход J</i>	<i>Вход K</i>
Хранение информации		
Установка «1»		
Установка «0»		
Переключение		

#### 4.2. Исследование JK-триггера в динамическом режиме

Динамический режим исследования JK-триггера реализуется при подаче на его тактовый вход «С» последовательности импульсов. Для этого генератор импульсов («ГЕНЕРАТОР»), расположенный на лицевой панели ВП, должен быть включен (кнопка «ВКЛ» нажата). На выходе генератора формируется последовательность прямоугольных импульсов и подается на вход «С» триггера. С помощью кнопок « $f$ », « $f/2$ » и « $f/4$ » можно изменять частоту следования импульсов для выбора удобного режима наблюдения временной диаграммы.

4.2.1. Нажмите на кнопку «Очистить таблицу и диаграмму».

4.2.2. Включите генератор импульсов. На графический индикатор выводится временная диаграмма входных и выходных сигналов JK-триггера. В этом режиме таблица истинности не заполняется, а кнопка «Очистить таблицу и диаграмму» заблокирована от нажатия и имеет затененное изображение.

4.2.3. Изменяя логические состояния входов «S» и «R», изучите работу JK-триггера при подаче сигналов асинхронной установки «S» и асинхронного сброса «R». Определите активный уровень сигналов асинхронного управления триггером.

4.2.4. Определите, какие из входов «J», «K» и «C» влияют на работу триггера, если на вход «S» или «R» подан активный уровень сигнала асинхронного управления. Полученные временные диаграммы скопируйте в отчет. Приведите в отчете описание работы триггера в режиме асинхронного управления.

4.2.5. Установите входы «S» и «R» в состояние «1». Изменяя логические состояния входов «J» и «K», изучите работу JK-триггера. Сопоставьте наблюдаемые временные диаграммы с таблицей истинности (табл.8.3) и таблицей переходов (табл.8.4) JK-триггера. Для удобства анализа временной диаграммы можно остановить работу триггера, выключив тактовый генератор.

4.2.6. По временной диаграмме определите, по какому перепаду тактового импульса на входе «C» происходят переключения JK-триггера.

4.2.7. Получите временные диаграммы для указанных в табл.8.5 режимов работы JK-триггера, устанавливая соответствующие значения сигналов на входах J и K. Скопируйте временные диаграммы в отчет.

4.2.8. Выключите ВП, для чего нажмите на панели ВП кнопку «Завершить работу».

### 5. КОНТРОЛЬНЫЕ ВОПРОСЫ

- Что такое триггер?
- В чём разница между синхронным и асинхронным триггером?
- Может ли JK-триггер оказаться в запрещённом состоянии?
- Как на основе JK-триггера построить T-триггер?

### ЛАБОРАТОРНАЯ РАБОТА № 9

### ИССЛЕДОВАНИЕ РАБОТЫ D-ТРИГГЕРА

#### 1. ЦЕЛЬ РАБОТЫ

Целью работы является исследование работы D-триггера.

#### 2. СВЕДЕНИЯ, НЕОБХОДИМЫЕ ДЛЯ ВЫПОЛНЕНИЯ РАБОТЫ

D-триггер или триггер задержки (delay) относится к синхронным триггерам. При поступлении синхросигнала на вход С устанавливается в состояние, соответствующее потенциалу на входе D. Уравнение функционирования D-триггера имеет вид:

$$Q_{n+1} = D_n. \quad (9.1)$$

Это уравнение показывает, что выходной сигнал  $Q_{n+1}$  изменяется не сразу после изменения входного сигнала D, а только с приходом синхросигнала, т.е. с задержкой на один период импульсов синхронизации.

Схема D-триггера с потенциальным управлением показано на рис.9.1. Основой D-триггера является асинхронный RS-триггер, выполненный на элементах D3 и D4.

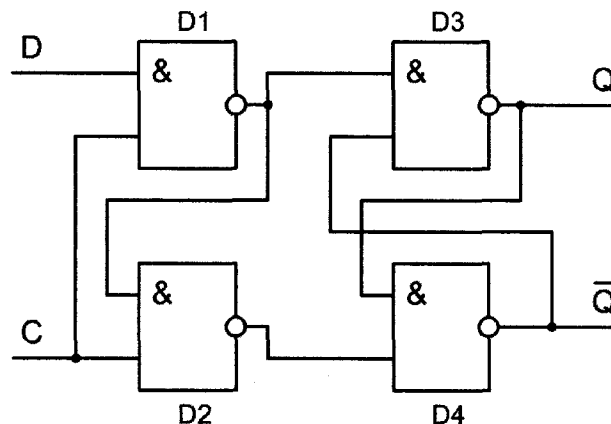


Рис. 9.1. Схема D-триггера с потенциальным управлением



При  $C=0$  триггер хранит информацию, поскольку на выходах D1, D2 присутствуют единицы, что соответствует пассивным сигналам асинхронного триггера D3, D4. При  $C=1$  в триггер записывается состояние сигнала D. Если  $D=0$ , то на выходе D1 формируется единица, а на выходе D2 формируется нуль, что приводит к записи в триггер нуля.

Наряду с приведенным выше уравнением поведение триггера можно описать таблицей истинности (табл. 9.1) и таблицей переходов (табл. 9.2).

Таблица 9.1

$D_n$	$Q_{n+1}$
0	0
1	1

Таблица 9.2

$Q_n$	$D_n$	$Q_{n+1}$
0	0	0
0	1	1
1	0	0
1	1	1

Из приведенных таблиц видно, что для D-триггера нет запрещённой комбинации сигналов на входах D и C.

Изменение состояния D-триггера при воздействии входных сигналов показано на временной диаграмме (рис. 9.2).

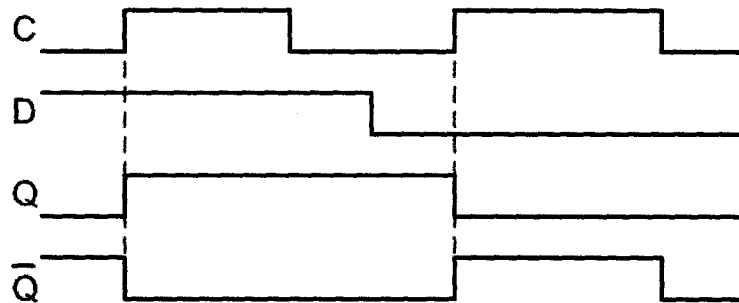


Рис. 9.2. Временная диаграмма работы D-триггера с потенциальным управлением

При активном синхросигнале нежелательно менять состояние сигнала на информационном входе D. В момент окончания действия активного синхросигнала происходит переход триггера из режима записи в режим хранения принятой информации. Триггер как бы защёлкивается в новом состоянии. Поэтому подобные триггеры иногда называют триггерами-защёлками.

При активном синхросигнале изменение состояния сигнала на входе D повторяется на выходе. То есть триггер превращается в повторитель

входного сигнала. Этим фактом иногда пользуются, например, для повышения нагрузочной способности схемы.

Особенностью триггеров с динамическим управлением является то, что они принимают информацию в течение короткого интервала времени вблизи активного фронта синхросигнала. На рис.9.3 показана схема D-триггера с динамическим управлением, которая реализована в составе микросхемы ТТЛ типа К555ТМ2.

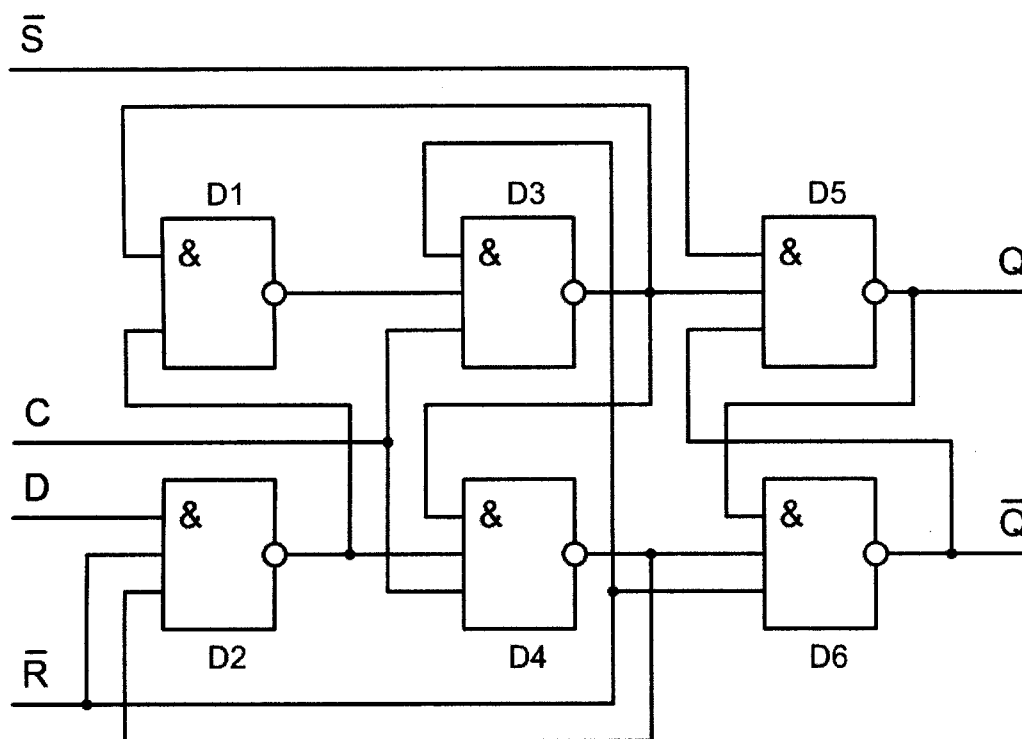


Рис. 9.3. Схема D-триггера с динамическим управлением

Пусть в исходном состоянии  $C=0$  и  $D=1$  (входы асинхронной установки  $S$  и  $R$  находятся в пассивном единичном состоянии и при анализе работы схемы не рассматриваются). Триггер сохраняет свое состояние. При этом на выходе элемента D2 присутствует логический ноль, в результате чего выход элемента D1 находится в единичном состоянии.

С приходом нарастающего фронта синхросигнала все входы элемента D3 имеют единичное состояние, что приводит, спустя время задержки элемента, к появлению логического нуля на его выходе. Этот ноль поступает на входы элементов D1 и D4, блокируя информационный вход триггера D, то есть спустя время задержки всего одного элемента после прихода фронта синхросигнала изменение сигнала D не вызывает изменение состояния триггера. При этом ноль на выходе D3 переводит выходной сигнал D5 в единицу, а D6 - в ноль.

Таким образом, после прихода синхросигнала произойдет переключение выходного сигнала триггера через интервал времени, равный утроенному времени задержки логического элемента.

Аналогично триггер ведёт себя при  $D=0$ , только в этом случае блокирование информационного сигнала происходит нулём с выхода элемента D4 на вход элемента D2.

Предложенный анализ работы входной логики триггера, выполненной на элементах D1, D2 показывает, что с появлением нарастающего фронта на входе синхронизации спустя время задержки всего одного элемента происходит блокирование информационного входа так, что изменение состояния сигнала после этого не приводит к изменению состояния триггера. Только с приходом следующего нарастающего фронта синхросигнала возможна запись в триггер нового состояния информационного сигнала.

Условное обозначение рассмотренного триггера с учётом асинхронных входов S и R представлено на рис. 9.4. Наличие асинхронных входов расширяет функциональные возможности триггера. При подаче активного (в данном случае нулевого) сигнала на любой из асинхронных входов блокируется запись в триггер состояния информационного входа D.

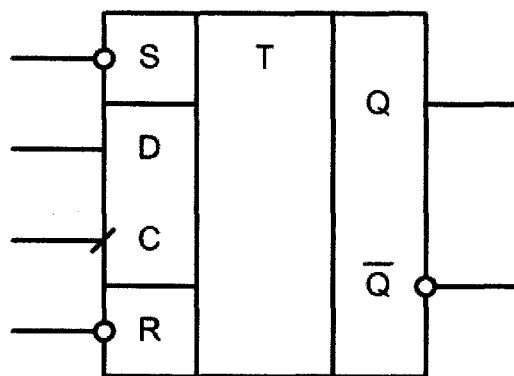


Рис. 9.4. Условное графическое обозначение триггера K555TM2

### 3. ОПИСАНИЕ ЛАБОРАТОРНОГО СТЕНДА

В состав лабораторного стенда входят:

- базовый лабораторный стенд;
- лабораторный модуль **dLab9** для исследования работы D-триггера.

### 4. РАБОЧЕЕ ЗАДАНИЕ

Подготовьте шаблон отчета в редакторе **MS Word**.

Установите лабораторный модуль **dLab9** на макетную плату лабораторной станции NI ELVIS. Внешний вид модуля показан на рис. 9.5.

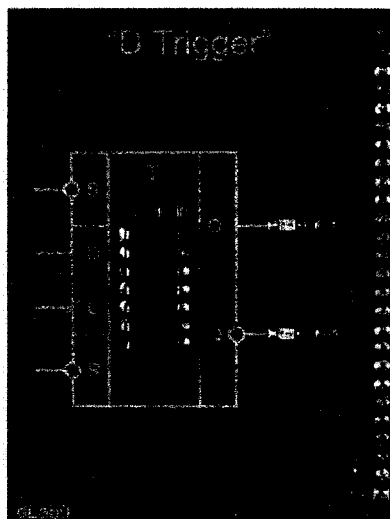



Рис. 9.5. Внешний вид модуля **dLab9** для исследования работы D-триггера

Загрузите файл **dLab-9.vi**. На экране появится изображение ВП, необходимого для выполнения работы (рис. 9.6). Запустите программу, щелкнув левой кнопкой мыши на экранной кнопке RUN .

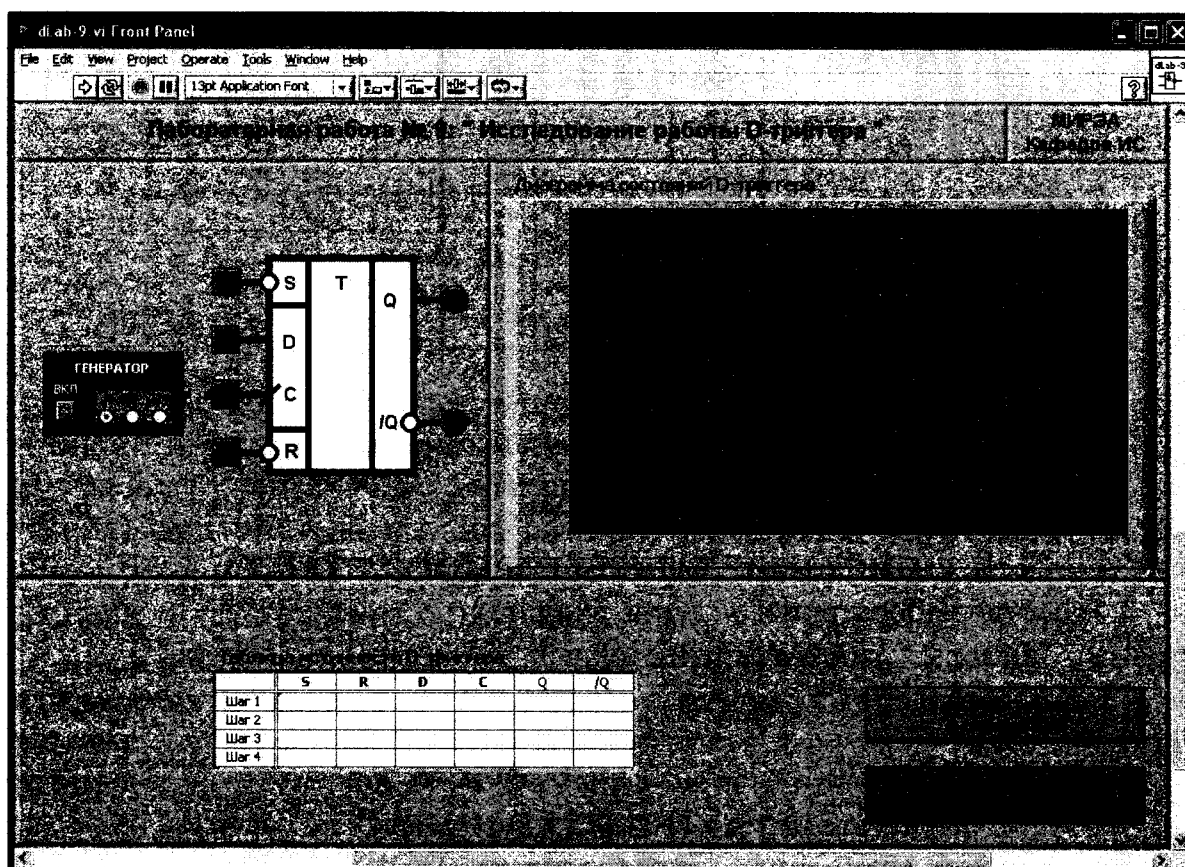


Рис. 9.6. Лицевая панель ВП