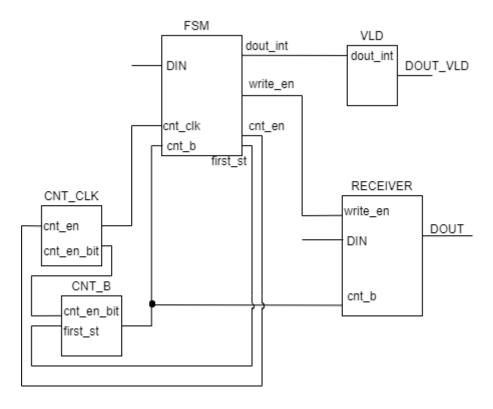
VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ FAKULTA INFORMAČNÍCH TECHNOLOGIÍ

Návrh číslicových systémů Technická zpráva

Jméno: David Kocman **Login:** xkocma08

1 Architektura navrženého obvodu (na úrovni RTL)



Obrázek 1: Architektura uart receiveru

1.1 Popis:

Receiver pracuje na základě podnětů z FSM (Finite State Machine), CNT_CLK (hodinový counter) a CNT_B (bitový counter). Ve FSM se mění dohromady 5 stavů (viz 2), ale receiver pracuje jen ve stavu READ_DATA, když signál write_en je nastaven na 1. Do receiveru se přivádí také cnt_b, který počítá počet zapsaných bitů a také říká, na jaký index se DIN má zapsat. Na výstup je přiveden 8 bitový výsledek.qq

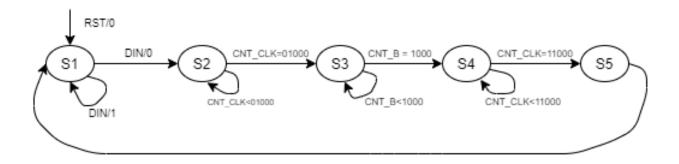
Countery CLK a B také nepracují pořád. Díky cnt_enb se CNT_CLK připočítává jen ve stavech WAIT_FIRST_BIT, READ_DATA a WAIT_STOP_BIT a umožňuje zapsání do DOUT v receiveru při každém 16. bitu a změnu stavu ve FSM. CNT_B se připočítává jen ve stavu READ_DATA (signál cnt_en_bit). Signál first_st se do CNT_B přivádí pro případ vynulování counteru.

Po načtení 8 bitů se vyšle signál dout_int a signál DOUT_VLD se nastaví na 1 přesně po dobu 1 hodinového cyklu (součástka VLD).

2 Návrh automatu (Finite State Machine)

Legenda:

- S1=WAIT_START_BIT
- S2=WAIT_FIRST_BIT
- S3=READ_DATA
- S4=WAIT_STOP_BIT
- S5=VALIDATION

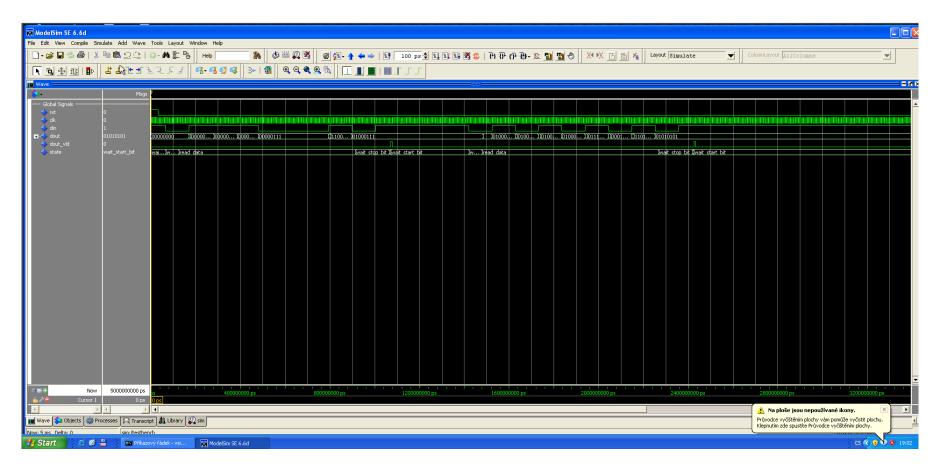


Obrázek 2: Diagram FSM

2.1 Popis:

Ve FSM se dohromady vystřídá 5 stavů, popsaných výše. Do stavu S1 se dostane díky signálu RST na 0 a zůstává v něm pokud je DIN na 1. Do stavu S2 se dostane díky DIN na 0 (což je "START_BIT") a zůstane v něm, dokud CNT_CLK je pod číslem 8 (01000). Do S3 se dostane až CNT_CLK nabyde čísla 8, od té doby se začnou zapisovat bity do DOUT a v S3 zůstane pokud je CNT_B menší než 8. Až bude CNT_B 8, FSM se přepne do stavu S4, kde po 24 hodinových cyklech přijme "STOP_BIT" a přepne se do posledního stavu. Ve stavu S5 vydrží přesně 1 hodinový cyklus, kde nastaví signál DOUT_VLD na 1. Po tomhle cyklu se nastaví zpět do stavu S1.

3 Snímek obrazovky simulace



Obrázek 3: Snímek obrazovky simulace