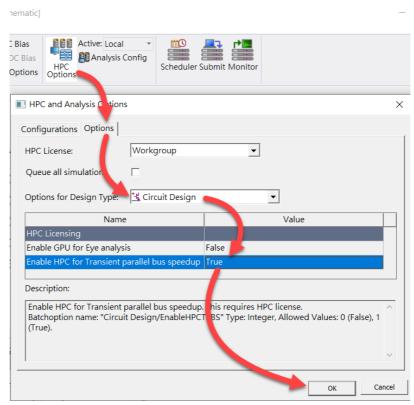
AEDT暫態平行匯流排加速(TPBS)介紹

Jan 2024, 安砂思台灣

當處理高度非線性的電路設計時,傳統模擬方法如QuickEye或VerifEye往往無法有效應對挑戰,這時候瞬態分析便顯得尤為重要。在此背景下,"Transient Parallel Bus Speedup"(簡稱TPBS,瞬態平行匯流排加速)應運而生,成為了一種專門針對電子電路模擬的先進技術。TPBS特別適用於加速大型非線性電路的瞬態分析,能夠高效處理從數百到數百萬比特範圍內的複雜電路模擬需求。這種技術不僅提高了模擬的速度,也大幅提升了電路設計與分析的整體效率。



啟動TPBS步驟

啟用TPBS

在「HPC和分析選項」窗口中啟用TPBS,進行此操作,如上圖所示。

硬體需求

使用TPBS需要至少10個CPU核心(建議16個),以及至少20GB的空閑內存(建議30GB)。

應用場景

TPBS適用於需要模擬數百到數百萬比特的位元模式問題。支援RGB、PRBS、Eye和LFSR等比特模式源。

工作原理

TPBS通過將模擬長度劃分為等長的重疊窗口來運作,然後並行模擬這些窗口。使用迭代錯誤最小化算法去除重疊部分。

效率考量

對於適當的問題,TPBS可以顯著加速瞬態模擬。但對於小型範例或模擬時間相對較短的大型設計,效率較低。高時間常數的網絡(如具有較大傳播延遲的傳輸線和RC網絡)會降低TPBS的效率。

| 注意事項

啟用TPBS會開啟被動性強制,如果需要,可以在瞬態分析設置窗口中設置 auto_enforce_passivity=0來進行模擬。

測試案例

- Dell 筆電 Precision 7550
- AEDT 2024R1
- 測試範例: TPBS_Example/DDR3_4_cores (Transient Stop設為1us)

CPU核心數	TPBS	運算時間(秒)
1	關閉	33
6	關閉	32
6	開啟	7