

Technische Informatik

Umwandlung in NAND und NOR

Thorsten Thormählen
15. November 2022
Teil 5, Kapitel 1

Dies ist die Druck-Ansicht.

[Aktiviere Präsentationsansicht](#)

Steuerungstasten

- nächste Folie (auch Enter oder Spacebar).
- ← vorherige Folie
- d schaltet das Zeichnen auf Folien ein/aus
- p wechselt zwischen Druck- und Präsentationsansicht
- CTRL + vergrößert die Folien
- CTRL - verkleinert die Folien
- CTRL 0 setzt die Größenänderung zurück

Notation

Typ	Schriftart	Beispiele
Variablen (Skalare)	kursiv	a, b, x, y
Funktionen	aufrecht	$f, g(x), \max(x)$
Vektoren	fett, Elemente zeilenweise	$\mathbf{a}, \mathbf{b} = \begin{pmatrix} x \\ y \end{pmatrix} = (x, y)^\top,$ $\mathbf{B} = (x, y, z)^\top$
Matrizen	Schreibmaschine	$\mathbf{A}, \mathbf{B} = \begin{bmatrix} a & b \\ c & d \end{bmatrix}$
Mengen	kalligrafisch	$\mathcal{A}, \mathcal{B} = \{a, b\}, b \in \mathcal{B}$
Zahlenbereiche, Koordinatenräume	doppelt gestrichen	$\mathbb{N}, \mathbb{Z}, \mathbb{R}^2, \mathbb{R}^3$

Inhalt

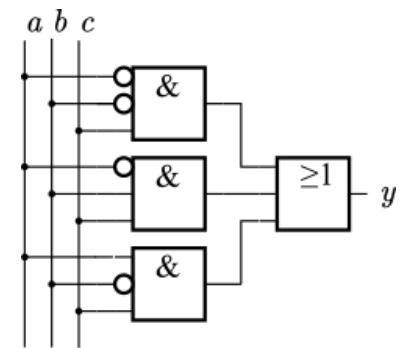
Umwandlung zweistufiger Logik in
NAND-Gatter-Schaltungen
NOR-Gatter-Schaltungen
Umwandlung mehrstufiger Logik

Realisierung zweistufiger Logik

Disjunktive Normalform (DNF)

AND-Gatter für die Minterme

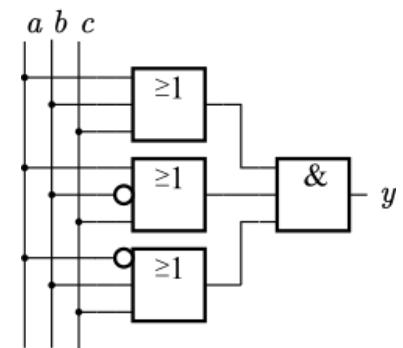
OR-Gatter für die Erweiterung



Konjunktive Normalform (KNF)

OR-Gatter für die Maxterme

AND-Gatter für die Erweiterung



Zweistufige Logik mit NAND-Gattern

1. Schritt

Ersetzen der AND-Gatter der Minterme mit NAND-Gattern

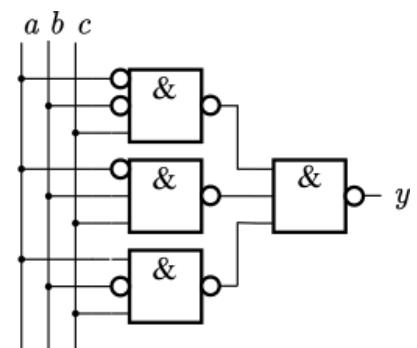
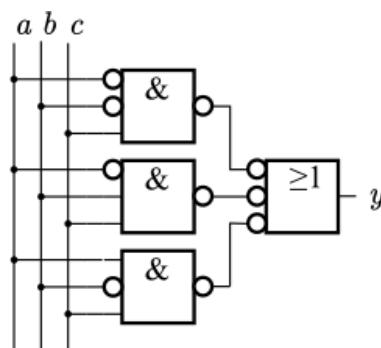
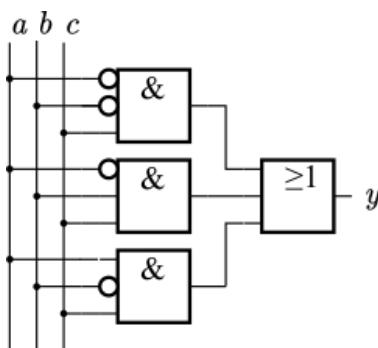
Kompensation durch Invertieren der Eingänge des OR-Gatters

2. Schritt

Laut De Morgan kann ein OR-Gatter mit invertierten Eingängen durch ein NAND-Gatter ersetzt werden

$$\neg x_0 \vee \neg x_1 \vee \neg x_2 = \neg(x_0 \wedge x_1 \wedge x_2)$$

Fertige Schaltung besteht nur noch aus NAND-Gattern



Zweistufige Logik mit NOR-Gattern

1. Schritt

Ersetzen der OR-Gatter der Maxterme mit NOR-Gattern

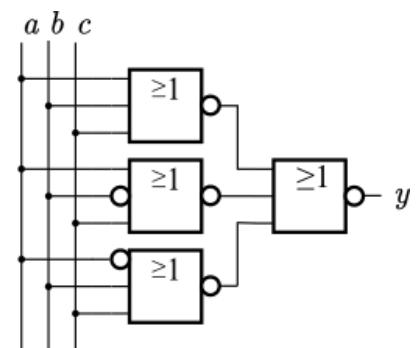
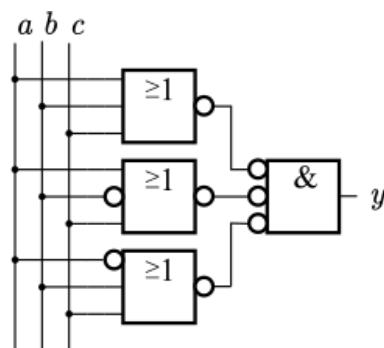
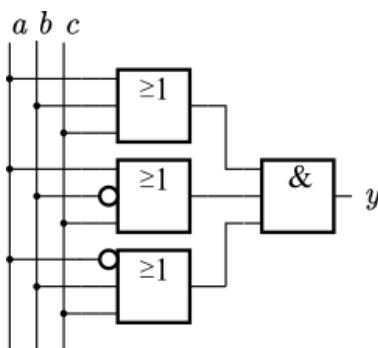
Kompensation durch Invertieren der Eingänge des AND-Gatters

2. Schritt

Laut de Morgan kann ein AND-Gatter mit invertierten Eingängen durch ein NOR-Gatter ersetzt werden

$$\neg x_0 \wedge \neg x_1 \wedge \neg x_2 = \neg(x_0 \vee x_1 \vee x_2)$$

Fertige Schaltung besteht nur noch aus NOR-Gattern



Äquivalente Gatter

Mit De Morgans Gesetzen lassen sich vier Gleichungen aufstellen:

$$\neg(a \wedge b) = \neg a \vee \neg b \Leftrightarrow (a \wedge b) = \neg(\neg a \vee \neg b)$$

$$\neg(a \vee b) = \neg a \wedge \neg b \Leftrightarrow (a \vee b) = \neg(\neg a \wedge \neg b)$$

Damit erhalten wir vier austauschbare Gattertypen

OR ist ein NAND mit invertierten Eingängen:

$$\begin{array}{c} a \\ b \end{array} \begin{array}{|c|} \hline \geq 1 \\ \hline \end{array} - y = \begin{array}{c} a \\ b \end{array} \begin{array}{|c|} \hline \& \\ \hline \end{array} - y$$

AND ist ein NOR mit invertierten Eingängen:

$$\begin{array}{c} a \\ b \end{array} \begin{array}{|c|} \hline \& \\ \hline \end{array} - y = \begin{array}{c} a \\ b \end{array} \begin{array}{|c|} \hline \geq 1 \\ \hline \end{array} - y$$

NAND ist ein OR mit invertierten Eingängen:

$$\begin{array}{c} a \\ b \end{array} \begin{array}{|c|} \hline \& \\ \hline \end{array} - y = \begin{array}{c} a \\ b \end{array} \begin{array}{|c|} \hline \geq 1 \\ \hline \end{array} - y$$

NOR ist ein AND mit invertierten Eingängen:

$$\begin{array}{c} a \\ b \end{array} \begin{array}{|c|} \hline \geq 1 \\ \hline \end{array} - y = \begin{array}{c} a \\ b \end{array} \begin{array}{|c|} \hline \& \\ \hline \end{array} - y$$

Mehrstufige Logik

Wieso überhaupt mehrstufige Logik? Zwei Stufen reichen doch eigentlich.

Motivierendes Beispiel:

$$y = adf \vee aef \vee bdf \vee bef \vee cdf \vee cef \vee g$$

Dies ist eine reduzierte (vereinfachte) DNF

Für die Realisierung werden 6 AND-Gatter mit 3 Eingängen und ein OR-Gatter mit 7 Eingängen benötigt (vielleicht nicht realisierbar)

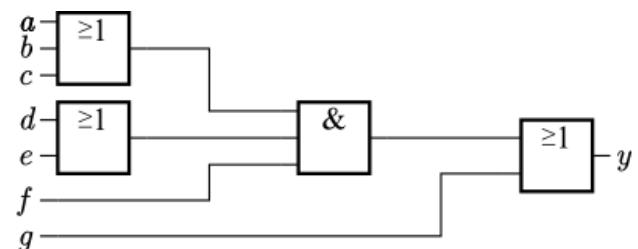
25 Verbindungen (19 Literale plus 6 interne Verbindungen)

Faktorisierte Form, die nicht als zweistufige DNF realisierbar ist

$$y = (a \vee b \vee c)(d \vee e)f \vee g$$

Für die Realisierung werden 1 OR-Gatter mit 3 Eingängen und 2 OR-Gatter mit 2 Eingängen und 1 AND-Gatter mit 3 Eingängen benötigt

10 Verbindungen (7 Literale plus 3 interne Verbindungen)



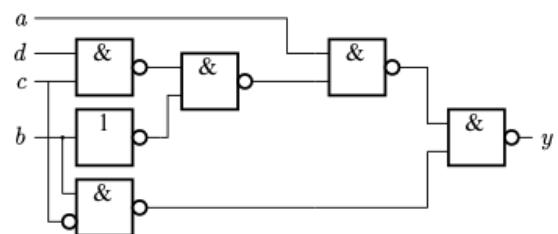
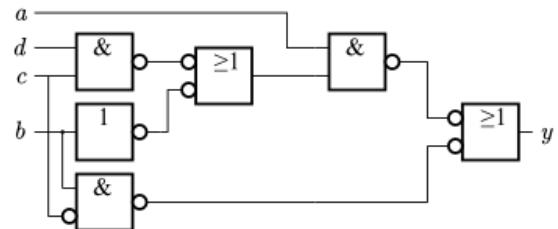
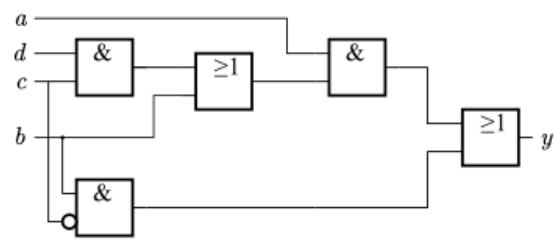
Umwandlung mehrstufiger Logik

Ursprüngliches AND / OR Schaltnetz

$$y = a(b \vee cd) \vee b\bar{c}$$

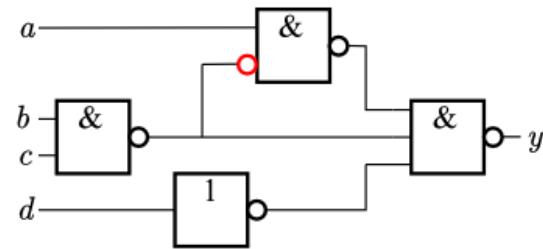
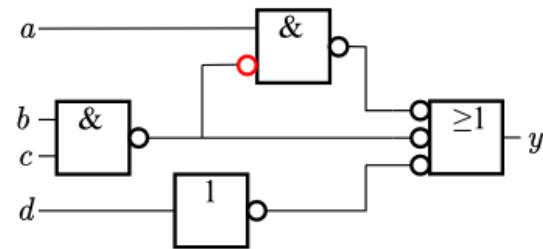
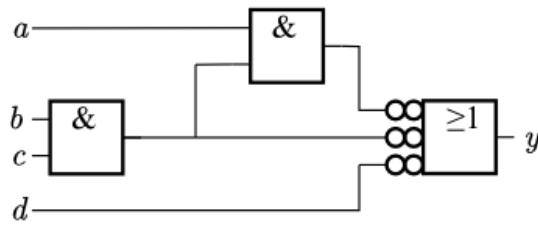
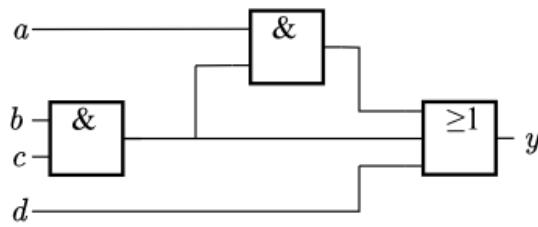
Einfügen geeigneter Inverter

Umwandeln in NAND-Gatter



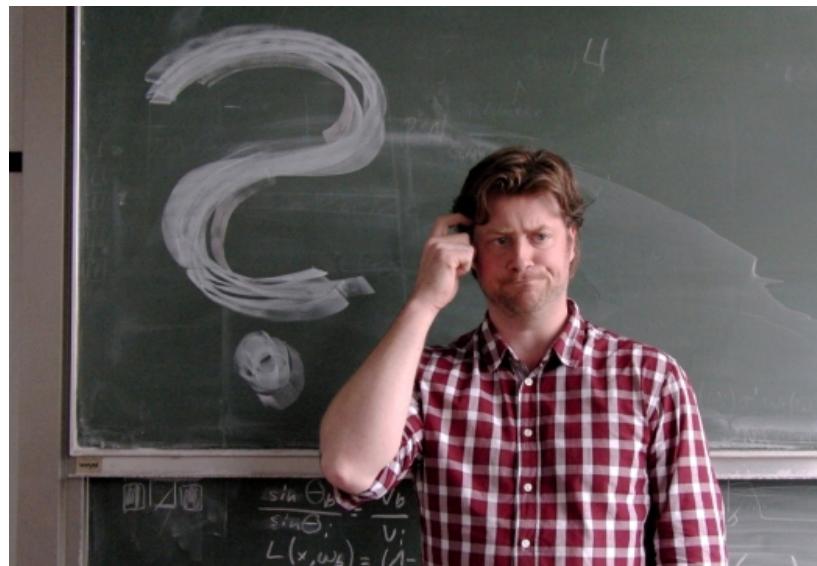
Thorsten Thormählen 10 / 12

Umwandlung mehrstufiger Logik



Thorsten Thormählen 11 / 12

Gibt es Fragen?



Anregungen oder Verbesserungsvorschläge können auch gerne per E-mail an mich gesendet werden: [Kontakt](#)

[Weitere Vorlesungsfolien](#)

[Impressum](#) , [Datenschutz](#) .]

Thorsten Thormählen 12 / 12

