

# Technische Informatik

## Logikgatter

Thorsten Thormählen

08. November 2022

Teil 3, Kapitel 3

Dies ist die Druck-Ansicht.

**Aktiviere Präsentationsansicht**



## Steuerungstasten

- nächste Folie (auch **Enter** oder **Spacebar**).
- ← vorherige Folie
- d** schaltet das Zeichnen auf Folien ein/aus
- p** wechselt zwischen Druck- und Präsentationsansicht
- CTRL** **+** vergrößert die Folien
- CTRL** **-** verkleinert die Folien
- CTRL** **0** setzt die Größenänderung zurück



# Notation

Typ	Schriftart	Beispiele
Variablen (Skalare)	kursiv	$a, b, x, y$
Funktionen	aufrecht	$f, g(x), \max(x)$
Vektoren	fett, Elemente zeilenweise	$\mathbf{a}, \mathbf{b} = \begin{pmatrix} x \\ y \end{pmatrix} = (x, y)^\top,$ $\mathbf{B} = (x, y, z)^\top$
Matrizen	Schreibmaschine	$\mathbf{A}, \mathbf{B} = \begin{bmatrix} a & b \\ c & d \end{bmatrix}$
Mengen	kalligrafisch	$\mathcal{A}, \mathcal{B} = \{a, b\}, b \in \mathcal{B}$
Zahlenbereiche, Koordinatenräume	doppelt gestrichen	$\mathbb{N}, \mathbb{Z}, \mathbb{R}^2, \mathbb{R}^3$



# Inhalt

Gattersymbole

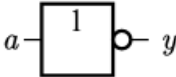

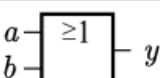

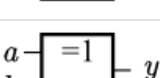
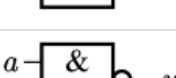

Realisierung einer booleschen Funktion durch Logikgatter

Praxisbeispiel: Aufbau einer Logikschaltung mit ICs





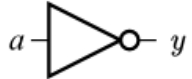






# Gattersymbole nach DIN 40900

Benennung	Boolescher Ausdruck	Gattersymbol
Negation, NOT	$y = \neg a = \bar{a}$	
Konjunktion, AND	$y = a \wedge b$	
Disjunktion, OR	$y = a \vee b$	
Äquivalenz	$y = a \leftrightarrow b$	
Antivalenz, XOR	$y = a \leftrightarrow b$	
Sheffer-Funktion, NAND	$y = a \bar{\wedge} b$	
Peirce-Funktion, NOR	$y = a \bar{\vee} b$	

Thorsten Thormählen 5 / 22



# Gattersymbole, US ANSI 91

Benennung	Boolescher Ausdruck	Gattersymbol
negation, NOT	$y = \bar{a}$	
conjunction, AND	$y = a \cdot b = ab$	
disjunction, OR	$y = a + b$	
equivalence, (E)XNOR	$y = a \equiv b = \overline{a \oplus b}$	
exclusive disjunction, (E)XOR	$y = a \oplus b$	
NAND	$y = \overline{a \cdot b} = \overline{ab}$	
NOR	$y = \overline{a + b}$	

Thorsten Thormählen 6 / 22



## Gattersymbole

In dieser Vorlesung werden durchgängig die DIN-Symbole verwendet

Die neuere Empfehlung der International Electrotechnical Commission in IEC 60617-12 entspricht im Wesentlichen den rechteckigen DIN-Symbolen

Der US-Standard ist in der Praxis (besonders in der englischsprachigen Literatur) jedoch sehr häufig zu finden



# Darstellung von Schaltnetzen mit Gattern

Um aus mehreren Gattern Schaltnetze aufzubauen, können Ein- und Ausgänge von Gattern mit durchgezogenen rechtwinklig verlaufenden Leitungen verbunden werden

Bei einer rechtwinkligen Verzweigung wird davon ausgegangen, dass eine Verbindung zwischen den Leitungen besteht

Dies kann zusätzlich mit einem ausgefüllten Punkt verdeutlicht werden

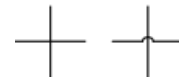
Um verbundene Kreuzungen zu kennzeichnen, ist der ausgefüllte Punkt unbedingt erforderlich, ansonsten werden die Leitungen als nicht verbunden interpretiert.

Dass zwei sich kreuzende Leitungen nicht verbunden sind, kann zusätzlich durch einen Halbkreis verdeutlicht werden

**Verbunden**



**Nicht verbunden**



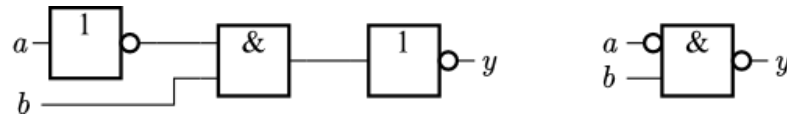




## Kompaktere Darstellung

Sowohl Ein- als auch Ausgänge lassen sich invertieren, indem sie mit dem (nicht ausgefüllten) Negationskreis versehen werden.

Beispiel:  $y = \neg(\neg a \wedge b)$

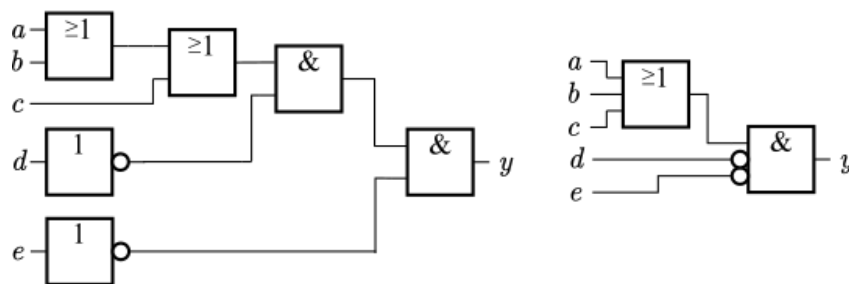


AND- und OR-Gatter können auch mehr als zwei Eingänge haben

Ein OR-Gatter mit  $n$  Eingängen realisiert den Ausdruck  $y = x_1 \vee x_2 \vee \dots \vee x_n$

Ein AND-Gatter mit  $n$  Eingängen realisiert den Ausdruck  $y = x_1 \wedge x_2 \wedge \dots \wedge x_n$

Beispiel:  $y = (a \vee b \vee c) \wedge \neg d \wedge \neg e$



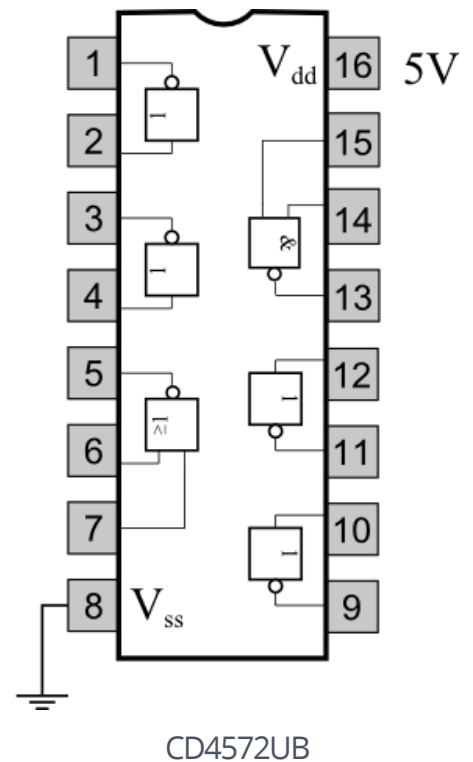
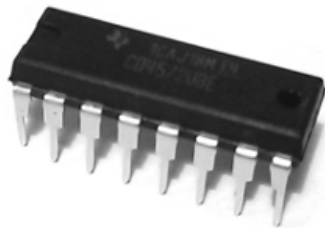
Thorsten Thormählen 9/22



## Praxisbeispiel: Aufbau einer Logikschaltung mit ICs

Im folgenden wollen wir eine reale Schaltung aufbauen, die einige Logikgatter enthält

Dazu verwenden wir den CMOS IC CD4572UB von Texas Instruments, der 4 Inverter, 1 NAND- und 1 NOR-Gatter bereitstellt



Thorsten Thormählen 10 / 22

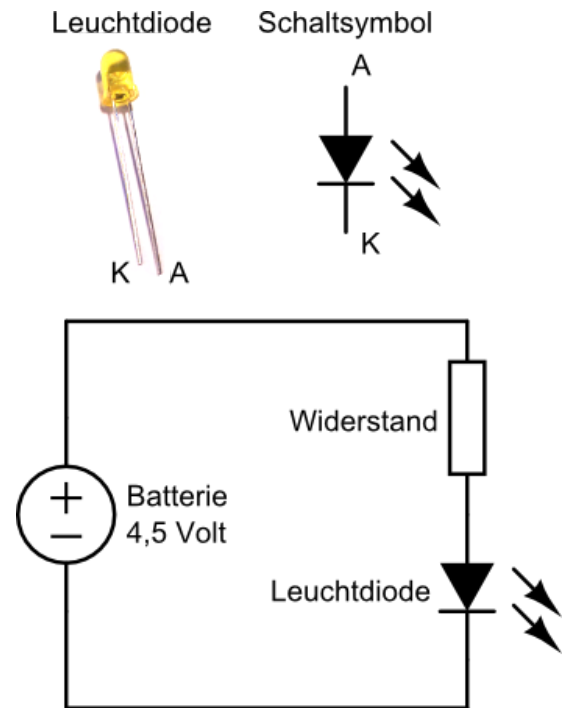


## Praxisbeispiel: Aufbau einer Logikschaltung mit ICs

Um die Zustände der Ein- und Ausgänge zu visualisieren, werden wir LEDs ("Light-Emitting Diodes") verwenden

Bei bedrahteten LEDs ist die Kathode (–) das kürzere Bein und das längere Bein die Anode (+)

Eine LED muss immer mit einem Vorwiderstand betrieben werden, der den Strom durch die LED einstellt





# Das ohmsche Gesetz

Um die Größe des Widerstands zu berechnen, brauchen wir das ohmsche Gesetz

Das ohmsche Gesetz macht eine Aussage über Spannung und Stromstärke an einem Widerstand:

Spannung  $U$ : Kraft auf Ladungsträger, Einheit Volt [V]

Stromstärke  $I$ : durchfließende Ladungsträger pro Zeiteinheit, Einheit Ampere [A]

Das ohmsche Gesetz besagt, dass die Stromstärke  $I$ , die durch einen Widerstand  $R$  fließt, proportional zu der am Widerstand abfallenden Spannung  $U$  ist

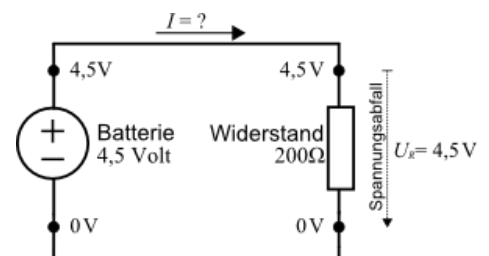
$$U = R \cdot I \Leftrightarrow I = \frac{U}{R} \Leftrightarrow R = \frac{U}{I}$$

Widerstand  $R$ : Proportionalitätsfaktor zwischen Spannung und Stromstärke, Einheit Ohm [ $\Omega$ ]

Wie groß ist die Stromstärke  $I$  in diesem Stromkreis?

Antwort:

$$I = \frac{U}{R} = \frac{4,5 \text{ V}}{200 \Omega} = 0,0225 \text{ A} = 22,5 \text{ mA}$$



Thorsten Thormählen 12 / 22





# Das ohmsche Gesetz

## Spannungsteiler

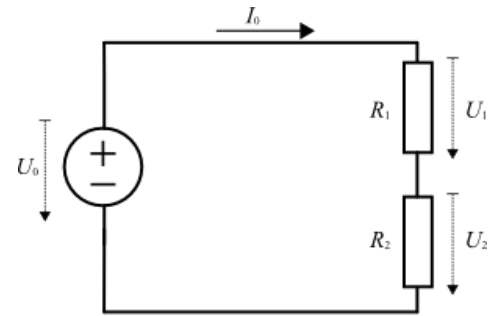
Im oberen Stromkreis fließt überall der gleiche Strom  $I_0$

Damit gilt laut ohmschen Gesetz:

$$I_0 = \frac{U_1}{R_1} \text{ und } I_0 = \frac{U_2}{R_2} \text{ und } I_0 = \frac{U_0}{R_1 + R_2}$$

Durch Umformung ergibt sich für das Verhältnis der Spannungen  $U_1$  und  $U_2$ :

$$\frac{U_1}{R_1} = \frac{U_2}{R_2} \Leftrightarrow \frac{U_1}{U_2} = \frac{R_1}{R_2}$$

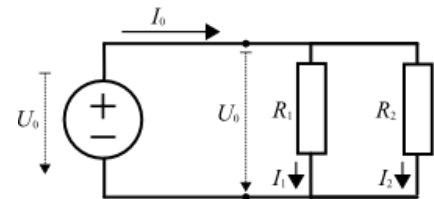


## Stromteiler

Im unteren Stromkreis fällt an beiden Widerständen die gleiche Spannung  $U_0$  ab

Damit ergibt sich für das Verhältnis der Stromstärken  $I_1$  und  $I_2$ :

$$U_0 = R_1 \cdot I_1 = R_2 \cdot I_2 \Leftrightarrow \frac{I_1}{I_2} = \frac{R_2}{R_1}$$



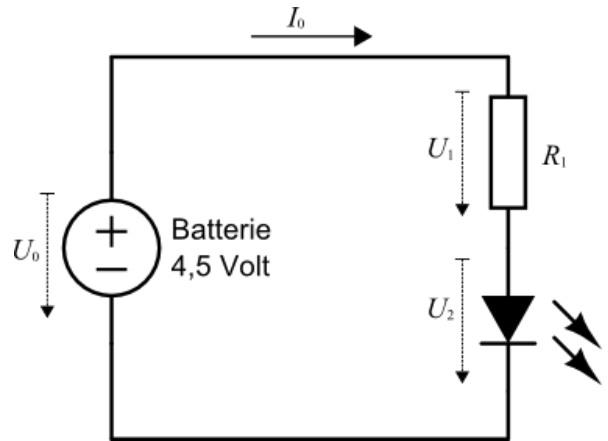


## Berechnen des Vorwiderstands einer LED

Dem Datenblatt der von uns eingesetzten LED kann entnommen werden, dass sie mit einem Strom von  $I_0 = 20 \text{ mA}$  betrieben werden soll. Laut Datenblatt fällt in diesem Fall  $U_2 = 2,25 \text{ V}$  über der LED ab.

Bei einer Spannungsversorgung mit  $U_0 = 4,5 \text{ V}$  ergibt sich somit für den Vorwiderstand  $R_1$

$$\begin{aligned} I_0 &= \frac{U_1}{R_1} = \frac{U_0 - U_2}{R_1} \\ \Leftrightarrow R_1 &= \frac{U_0 - U_2}{I_0} \\ &= \frac{4,5 \text{ V} - 2,25 \text{ V}}{20 \text{ mA}} = 112,5 \Omega \end{aligned}$$





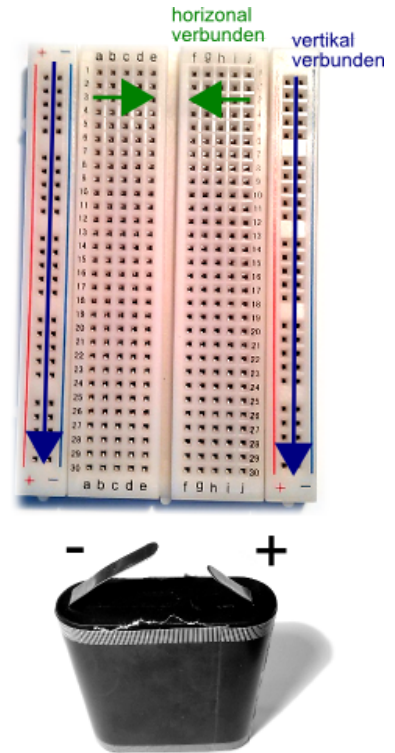
## Praxisbeispiel: Aufbau einer Logikschaltung mit ICs

Die Schaltung soll mit einer Steckplatine realisiert werden

In den Spalten zur Spannungsversorgung ("+" bzw "-") sind die Steckplätze vertikal miteinander verbunden

Ansonsten sind die Steckplätze horizontal miteinander verbunden, jeweils ("a" bis "e") und ("f" bis "j")

Als Spannungsversorgung kommt eine 4,5 Volt Flachbatterie zum Einsatz



Thorsten Thormählen 15 / 22

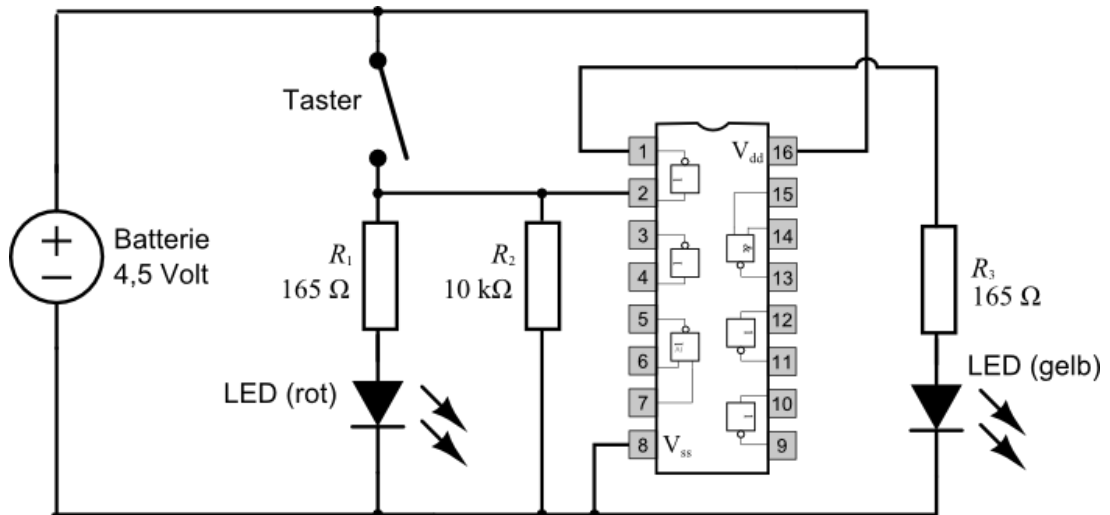


## Praxisbeispiel: NOT-Gatter

Wenn der Taster offen ist, brennt die gelbe LED und die rote ist aus

Wenn der Taster geschlossen ist, brennt die rote LED und die gelbe ist aus

Beispielanwendung Alarmanlage: Taster ermittelt, ob Tür offen oder geschlossen ist; rote LED zeigt, Alarm ist eingeschaltet; gelbe LED alarmiert Wachdienst



Thorsten Thormählen 16 / 22



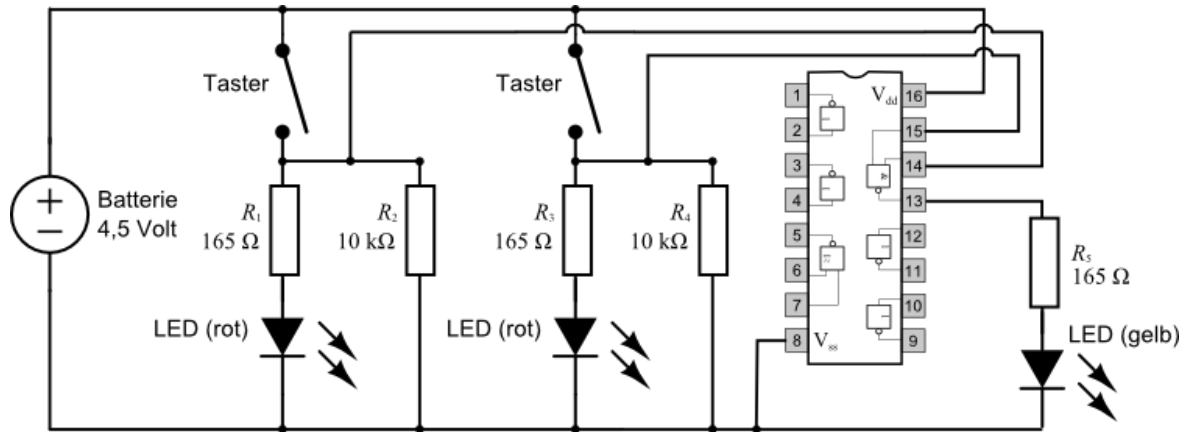


## Praxisbeispiel: NAND-Gatter

Die roten LEDs zeigen den Status der beiden Taster an

Gelbe LED brennt nur dann nicht, wenn beide Taster geschlossen sind

Beispielanwendung: Alarmanlage für zwei Fenster



Thorsten Thormählen 17 / 22



## Praxisbeispiel: Aufbau einer Logikschaltung mit ICs

Dieses Video zeigt (im Schnelldurchlauf) den Aufbau der NOT-Gatter- und NAND-Gatter-Schaltung aus den vorangegangenen Folien auf eine Steckplatine

0:00 / 0:45



Thorsten Thormählen 18 / 22



## Praxisbeispiel: Aufbau einer Logikschaltung mit ICs

Bei den gezeigten Schaltungen wurden die Eingänge des Logik-ICs jeweils mit einem so genannten Pull-Down-Widerstand von  $10\text{ k}\Omega$  versehen

Wenn die Schalter geöffnet sind, würde ansonsten der Eingang auf undefiniertem Potenzial liegen und das Verhalten am Ausgang wäre zufällig

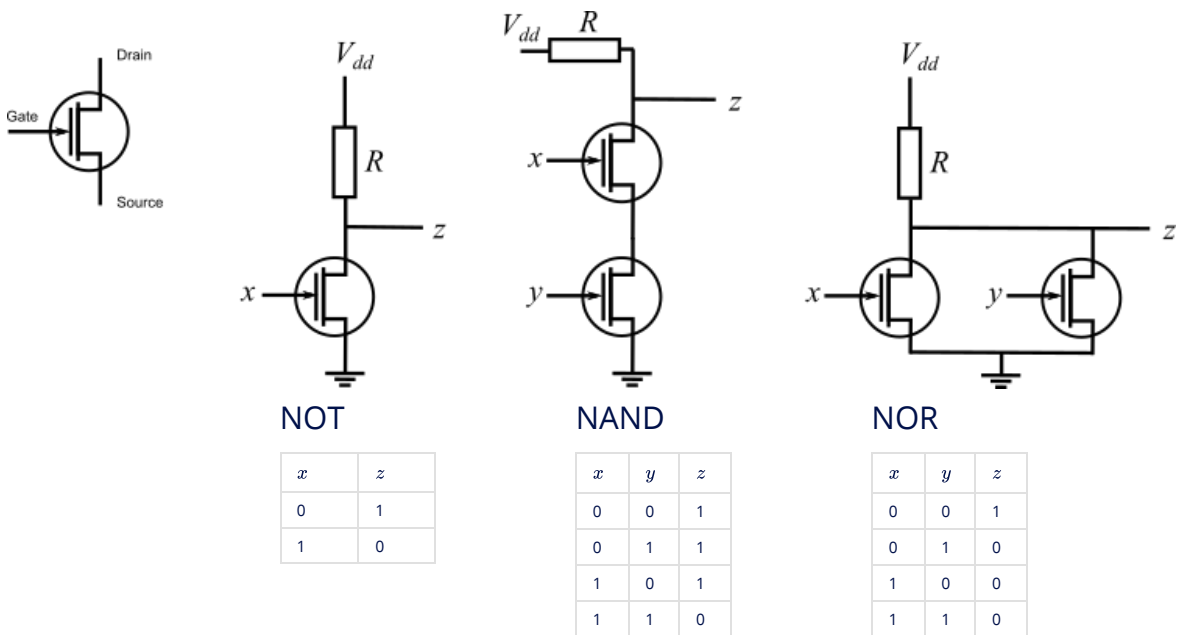
Bei geöffnetem Schalter zieht der Pull-Down-Widerstand den Eingang gegen Masse

Bei geschlossenem Schalter liegt die Versorgungsspannung am Eingang an und über den Pull-Down-Widerstand fließt ein kleiner Verluststrom  $I_{\text{Verlust}} = \frac{4,5\text{V}}{10\text{ k}\Omega} = 0,45\text{ mA}$



# Realisierung mit n-Kanal-Feldeffekt-Transistoren

Inverter, NAND- und NOR-Gatter, wie sie im IC CD4572UB verwendet werden, können z.B. durch n-Kanal-Feldeffekt-Transistoren realisiert werden, die wir im Kapitel 1.2 "Historisches" kennengelernt haben



Thorsten Thormählen 20 / 22

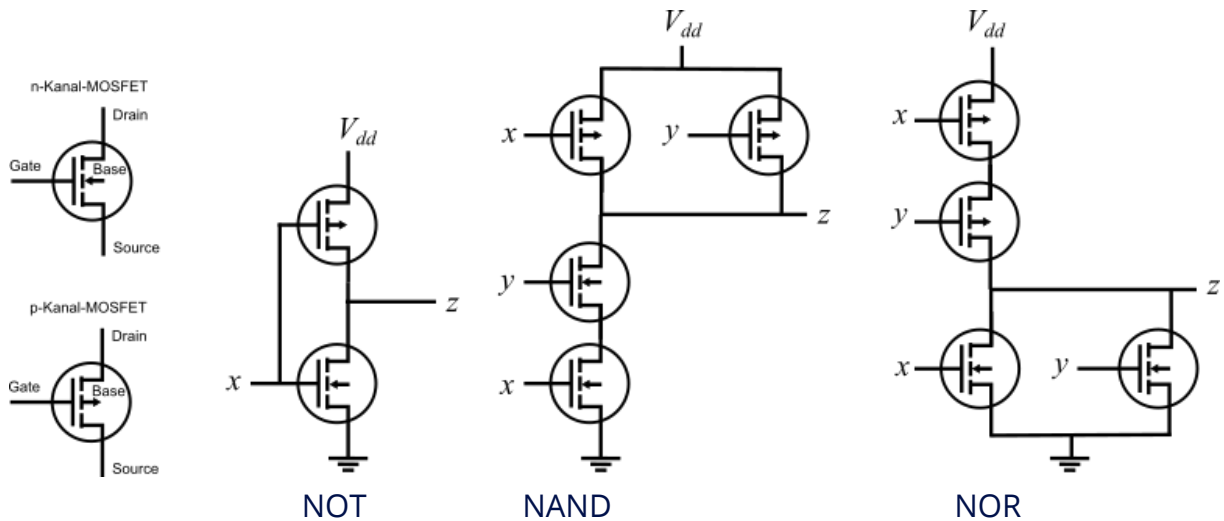




# Realisierung mit CMOS-Technik

Durch den Widerstand entsteht jedoch eine relativ große Verlustleistung, daher wird bei der heutzutage vorherrschenden CMOS-Technik mit p- und n-Kanal-Feldeffekt-Transistoren gearbeitet (auch der CD4572UB ist ein CMOS IC)

Der n-Kanal-FET schaltet bei der logischen 1 durch, während der p-Kanal-FET bei der logischen 0 durchschaltet



Thorsten Thormählen 21 / 22



## Gibt es Fragen?



Anregungen oder Verbesserungsvorschläge können auch gerne per E-mail an mich gesendet werden: [Kontakt](#)

[Weitere Vorlesungsfolien](#)

[\[Impressum\]](#) [\[Datenschutz\]](#)

Thorsten Thormählen 22 / 22

