

Analisi di un circuito RLC serie in regime sinusoidale

Bertasi Leonardo mat. 970881, Perniola Davide mat. 989409

18/05/2022

1 Abstract

In questa esperienza si è analizzato il comportamento di un circuito RLC in regime sinusoidale. Misurando le tensioni ai capi delle componenti è stato possibile verificare la differenza di comportamento del circuito in un ampio range di frequenze intorno alla frequenza di risonanza attesa $f_0 = (7351 \pm 68) \text{ Hz}$... Inoltre si è studiato l'andamento dell'ampiezza e della fase delle tensioni ai capi delle componenti in funzione della frequenza

2 Introduzione

Un circuito RLC serie consiste in una resistenza, una induttanza e un condensatore posti in serie. Applicando ai capi del circuito una differenza di potenziale sinusoidale $V_0 \cos wt$ ci si aspetta di osservare un preciso andamento, anch'esso sinusoidale, ai capi di ognuno degli elementi circuitali. L'unica corrente che scorre nel circuito segue la relazione (si veda appendice)

$$i(t) = \frac{V_0}{\sqrt{R^2 + (wL - \frac{1}{wC})^2}} \cos [wt + (\arctan \frac{1 - w^2 LC}{wRC})] \quad (1)$$

Utilizzando la (1) si possono scrivere gli andamenti teorici della ddp ai capi della resistenza

$$V_R(t) = \frac{V_0 R}{\sqrt{R^2 + (wL - \frac{1}{wC})^2}} \cos [wt + (\arctan \frac{1 - w^2 LC}{wRC})] \quad (2)$$

dell'induttanza

$$V_L(t) = \frac{V_0 wL}{\sqrt{R^2 + (wL - \frac{1}{wC})^2}} \cos [wt + (\arctan \frac{1 - w^2 LC}{wRC}) + \frac{\pi}{2}] \quad (3)$$

e del condensatore

$$V_C(t) = \frac{(\frac{V_0}{wC})}{\sqrt{R^2 + (wL - \frac{1}{wC})^2}} \cos [wt + (\arctan \frac{1 - w^2 LC}{wRC}) - \frac{\pi}{2}] \quad (4)$$

Ricordando che la pulsazione di risonanza per un circuito RLC è $w_0 = \frac{1}{\sqrt{LC}}$ e che il modulo della corrente che scorre nel circuito alla frequenza di risonanza corrispondente f_0 è massimo, alla frequenza di risonanza ci si aspetta di osservare $V_R(t)$ in fase con la sorgente e massimo in ampiezza, $V_L(t)$ in anticipo di $\frac{\pi}{2}$ rispetto alla sorgente e $V_C(t)$ in ritardo di $\frac{\pi}{2}$ rispetto alla sorgente e della stessa ampiezza di $V_C(t)$. Inoltre ci si aspetta, aumentando w , una diminuzione dell'ampiezza di $V_R(t)$ a seguito del massimo in w_0 , un aumento dell'ampiezza di $V_L(t)$ e una diminuzione dell'ampiezza di $V_C(t)$. Per quanto riguarda la fase inoltre, notando come

$$\lim_{w \rightarrow +\infty} \arctan \frac{1 - w^2 LC}{wRC} = -\frac{\pi}{2} \quad (5)$$

è chiaro aspettarsi, aumentando w , la decrescita della fase della ddp ai capi di ogni componente e lo stabilizzarsi di quest'ultima a $-\frac{\pi}{2}$ per $V_R(t)$, 0 per $V_L(t)$ e $-\pi$ per $V_C(t)$.

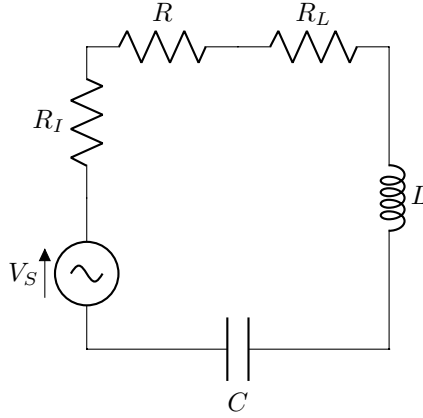


Figura 1: *Schema del circuito realizzato.*

3 Apparato sperimentale e svolgimento

Il circuito RLC è stato realizzato sulla breadboard della scheda di acquisizione NI ELVIS II ed è schematizzato in Figura 1. Esso è alimentato dal function generator di ELVIS di resistenza interna $R_I = 50\Omega$ come da specifiche della scheda. Nel circuito sono presenti, disposti in serie, una induttanza $L = (10.3 \pm 0.1)mH$, un condensatore $C = (45.5 \pm 0.4)nF$ una resistenza $R = (330.0 \pm 0.3)\Omega$ e una resistenza $R_L = (34.5 \pm 0.1)\Omega$ che tiene conto della resistenza interna dell'induttore. Tutti i valori delle componenti riportati sono stati misurati utilizzando il multimetro digitale di ELVIS. Per verificare il corretto funzionamento delle componenti è stato utilizzato un oscilloscopio, osservando così il comportamento del circuito in un intorno della frequenza di risonanza attesa. Successivamente servendosi di un programma scritto in LabView sono state acquisite le misure delle ddp ai capi del generatore, resistenza, induttanza e condensatore relative ad una frequenza $f_m = 3500Hz$, una $f_0 = 7351Hz$ e $f_M = 10000Hz$ in modo tale da evidenziare le differenze del comportamento del circuito all'interno di un ampio range di frequenze e in particolare alla frequenza di risonanza. Per far questo si è usata una frequenza di acquisizione di $5 \times 10^4 Hz$ nel primo caso, di $1 \times 10^5 Hz$ nel secondo e di $1.5 \times 10^5 Hz$ nel terzo, affinché questa si mantenga ad un valore di almeno dieci volte quello della frequenza del segnale acquisito. Infine si è studiato l'andamento della fase e dell'ampiezza della ddp ai capi delle componenti in funzione della frequenza. Per far ciò si è impostato nel function generator uno *sweep* sulla frequenza nel range compreso tra $3000Hz$ e $13000Hz$, con *step* di $100Hz$ e *step interval* di $100ms$.

4 Risultati e discussione

5 Conclusioni

6 Appendice

- Per ricavare la (1) è necessario risolvere l'equazione differenziale lineare al secondo ordine

$$L \frac{dI}{dt} + RI + \frac{1}{C} \int I dt = V_0 \cos wt$$