Zynq Hello world project tutorial

- 개요
- 프로젝트 생성
- Block Design 생성
- Synthesis Design
- Implementation Design
- Bitstream 파일 생성
- Export Hardware
- Launch SDK
- 예제 프로젝트 생성
 - Hello world 예제 프로젝트 생성
 - 옵션 1-1. FSBL 생성
- 프로젝트 빌드
 - 옵션 1-2. 부팅이미지 생성
- 어플리케이션 실행
 - PC와 보드 연결
 - Terminal 프로그램 실행
 - 어플리케이션 실행
 - 옵션 1-3. 부팅이미지를 Flash Memory로 업로드

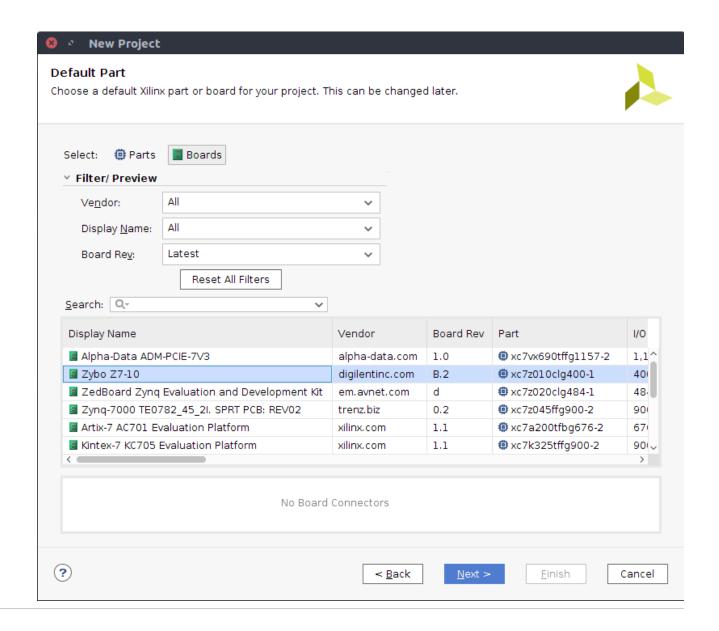
개요

Zynq 를 이용하여 Hello world 프로젝트를 생성, 빌드, 실행하는 방법을 설명합니다.

Target board - Digilent Zybo Z7-10 Evaluation board

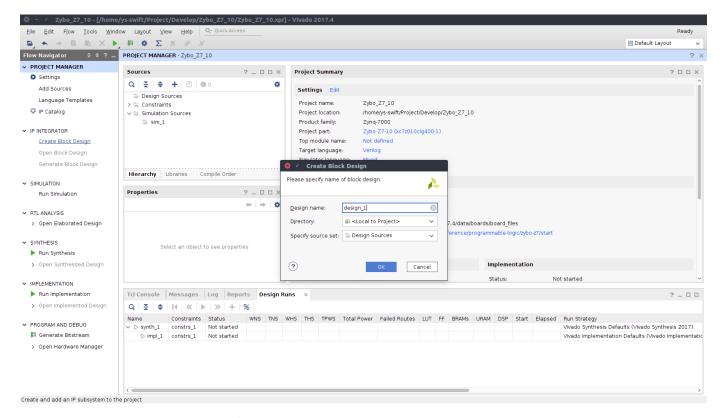
프로젝트 생성

- 1. Digilent Github 에서 Zybo Z7-10의 board file을 다운로드 받습니다.
- 2. Vivado board files installation 의 절차를 따라 board file을 설치 합니다.
- 3. Vivado 를 실행하고 1번에서 설치한 board file을 사용해 프로젝트를 생성합니다. 프로젝트 생성 절차는 How to create Vivado project 페이지를 참고합니다.

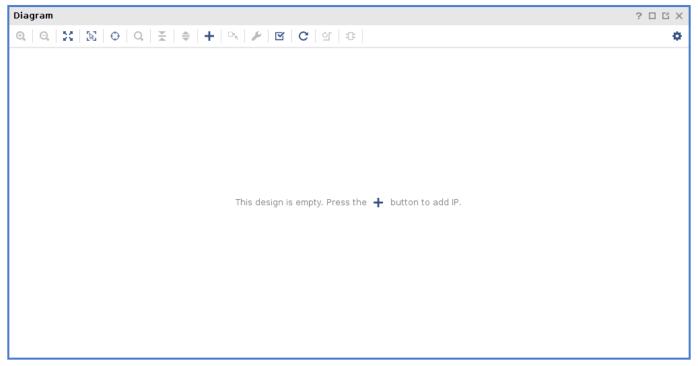


Block Design 생성

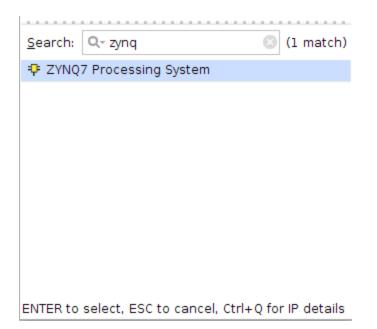
좌측 IP intergrator 메뉴의 "Create Block Design" 메뉴를 클릭하여 블록 디자인을 생성합니다.



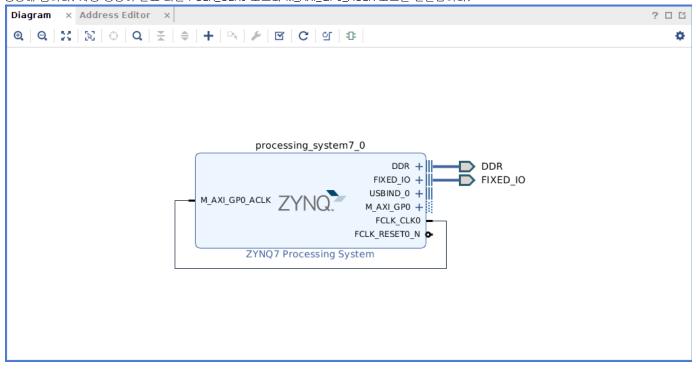
생성된 블록 디자인 창에서 중앙 혹은 상단의 "+" 버튼을 눌러 Add IP 창을 띄웁니다.



Add IP 창이 나아타면, ZYNQ7 Processing System 을 검색하여 추가 해 줍니다.



Block Design 창에 Zynq7 Processing System이 추가 된 것을 확인 후, 상단에 나타난 Run Block Automation 을 클릭하여 자동으로 IO 포트를 생성해 줍니다. 자동 생성이 완료 되면 FCLK_CLK0 포트와 M_AXI_GP0_ACLK 포트를 연결합니다.

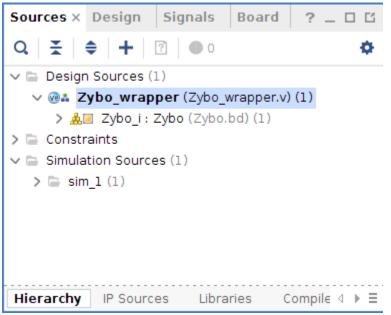


Synthesis Design

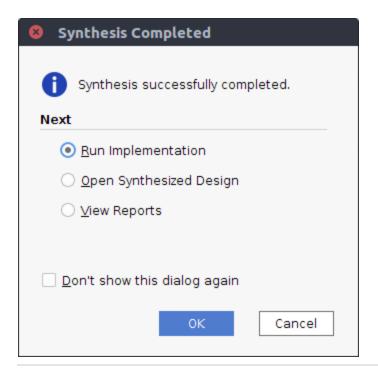
블록 디자인으로 설계한 Zynq 시스템을 Netlist로 합성하기 위한 절차입니다. 먼저, 블록디자인 창의 좌측에 있는 Source 탭으로 클릭하여 소스파일의 트리를 확인합니다.



Source 탭의 블록 디자인을 HDL 언어로 변경해 주기 위해 블록디자인 파일을 오른쪽 클릭 - "Create HDL Wrapper…" 버튼을 클릭 해 HDL 파일을 생성 합니다. *.bd 파일을 포함하는 HDL 파일이 생성 된 것을 볼 수 있습니다.

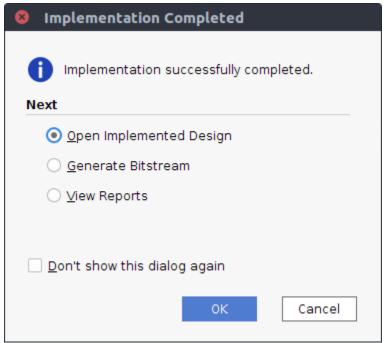


블록 디자인의 HDL 파일 생성을 완료 했다면, 좌측 Flow Navigator 메뉴의Synthesis - Run Synthesis 를 클릭하여 디자인 합성을 시작합니다. 합성이 완료 되었다면, 합성 완료 창이 팝업 됩니다.



Implementation Design

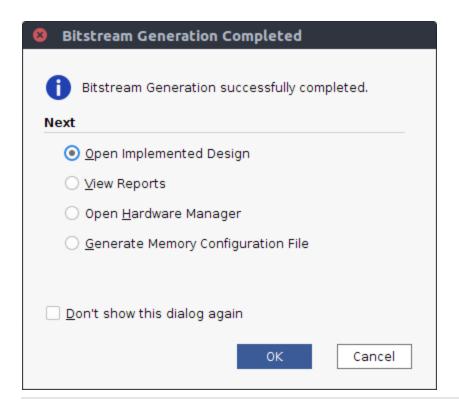
합성 완료된 디자인의 Netlist를 실제 FPGA 에 배치하고 라우팅 작업을 하는 implementation 을 진행합니다. 디자인이 합성 완료가 되었다묜, 좌 측의 FLow Navigator 메뉴에서 Run Implementation버튼을 클릭하여 Implementation을 진행합니다. 구현 작업이 완료 되면 완료 창이 팝업됩니다.



Bitstream 파일 생성

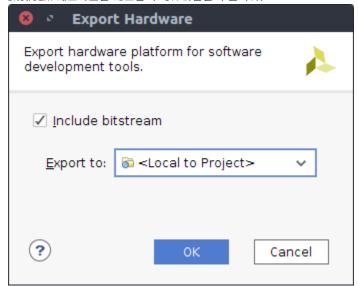
실제 FPGA 로 실행할 수 있는 파일 형태인 비트스트림 파일을 생성하는 절차입니다. Implementation이 완료 된 디자인을 좌측 Flow Navigator 메뉴의 Generate Bitstream 버튼을 클릭하여 비트스트림 파일을 생성합니다.

비트스트림 생성이 완료 되면 완료 창이 팝업됩니다.



Export Hardware

디자인 합성, 구현이 완료 된 프로젝트를 이용하여 ARM Cortex-A9 을 개발하기 위한 HDF(Hardware Description File)을 SDK 프로젝트로 내보 내는 절차입니다. Vivado 좌측 상단 메뉴바의 File - Export - Export Hardware… 을 클릭합니다. Export Hardware 창이 팝업되면 Include bitstream 체크박스를 체크한 후 OK 버튼을 누릅니다.

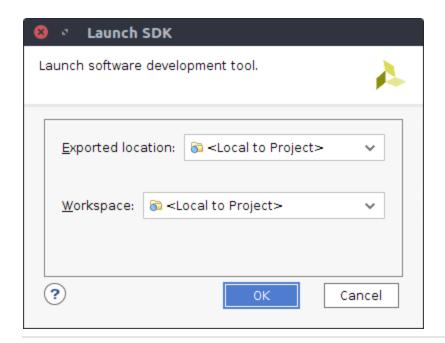


출력 결과물은 프로젝트 폴더 내 <Project_name>.sdk 폴더 안에 생성됩니다. 파일 이름은 <TOP_Module_name>.hdf 입니다.

Launch SDK

Arm Cortex-A9의 Application을 개발하기 위해 출력한 HDF 파일을 이용해 SDK 프로젝트를 생성하는 절차입니다.

Vivado의 좌측 상당 File - Launch SDK 버튼을 클릭 후 OK 버튼을 클릭합니다. Vivado SDK 가 자동으로 실행되고 프로젝트가 생성됩니다.

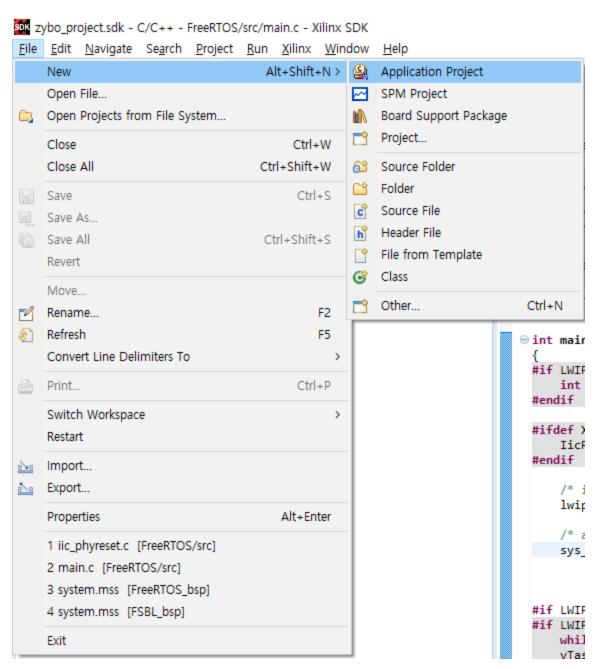


예제 프로젝트 생성

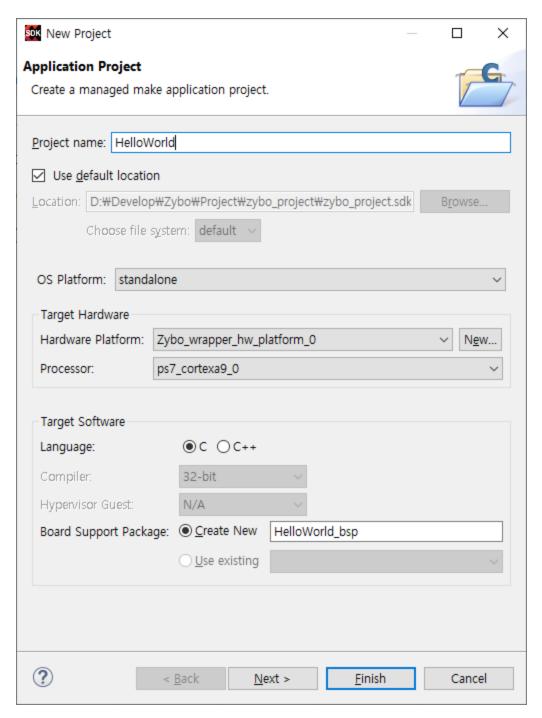
SDK가 실행되고 나면 이전 단계에서 했던 HDF 파일을 이용해 Reference 파일들을 자동으로 생성해 줍니다. 이를 Hardware platform 이라고 부르며, 생성되는 하드웨어 플랫폼은 <Top_module_name>_hw_platform_<number> 의 이름을 가지는 프로젝트로 생성됩니다. 해당 프로젝트의 system.hdf 파일을 더블클릭하여 살펴보면 칩의 종류, 작업한 Vivado 버전, 그리고 칩의 하드웨어에 대한 정보들을 볼 수 있습니다.

Hello world 예제 프로젝트 생성

헬로월드 예제 프로젝트를 생성하기 위해 상단 메뉴의 File - New - Application Project를 클릭하여 프로젝트 생성 창을 띄웁니다.



프로젝트 생성 창에서 프로젝트 이름을 HelloWolrd로 만들고, 아래 그림과 같이 설정 후 **Next >** 버튼을 눌러 프로젝트 템플릿 창으로 넘어갑니다.

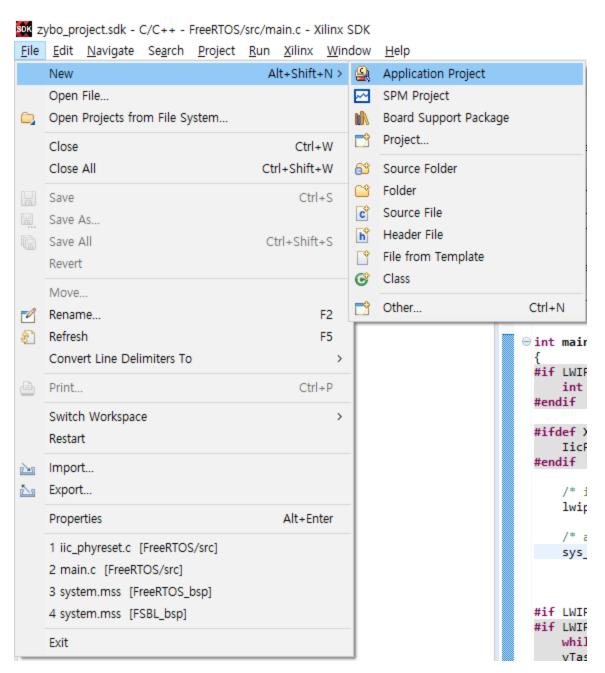


프로젝트 템플릿 창에서 Hello Wolrd 메뉴를 클릭 후 Finish 버튼을 눌러 Hello World 프로젝트를 생성합니다.

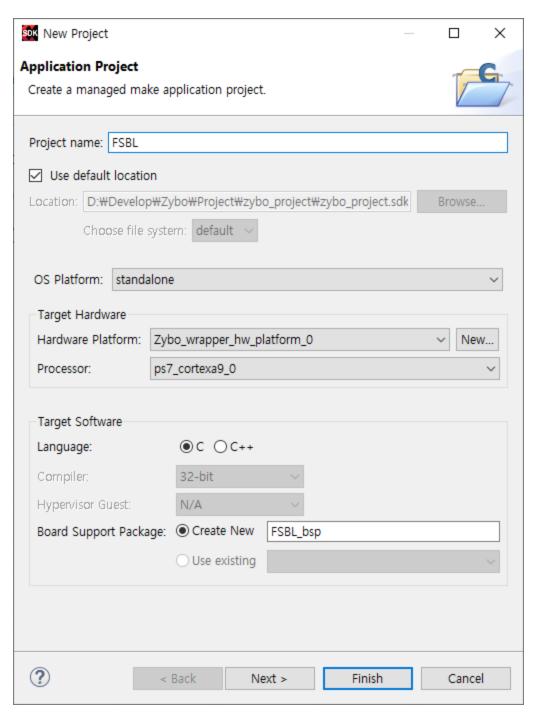
옵션 1-1. FSBL 생성

FSBL(First Stage Boot Loader)를 생성하기 위해 아래 절차를 진행합니다. FSBL은 Zynq 칩의 최초 부팅 시 칩 레지스터의 초기화, DDR 메모리의 초기화, FPGA 설정 로딩, ARM Cortex 칩의 프로그램 로딩을 담당하는 부트로더입니다.

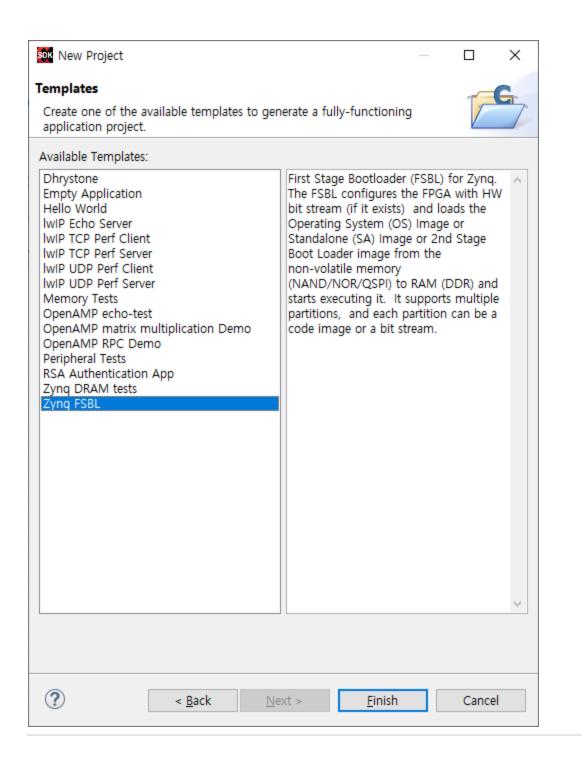
먼저, 상단 메뉴의 File - New - Application Project를 클릭하여 프로젝트 생성 창을 띄웁니다.



프로젝트 생성 창에서 프로젝트 이름을 FSBL로 만들고 아래 그림과 같이 설정 후 Next > 버튼을 클릭하여 프로젝트 템플릿 창으로 넘어갑니다.



프로젝트 템플릿 창에서 맨 아래에 있는 Zynq FSBL 을 클릭 후 **Finish** 버튼을 눌러 FSBL 프로젝트를 생성합니다.



프로젝트 빌드

프로젝트를 빌드하여 Zyng 에서 실행 가능한 파일을 생성하는 절차입니다.

Hello World 프로젝트가 자동으로 생성 된 후, Ctrl + B 버튼을 눌러 프로젝트를 빌드합니다. 빌드가 완료되면 SDK 하단 Console 탭을 눌러 빌드 완료 메세지를 확인합니다.

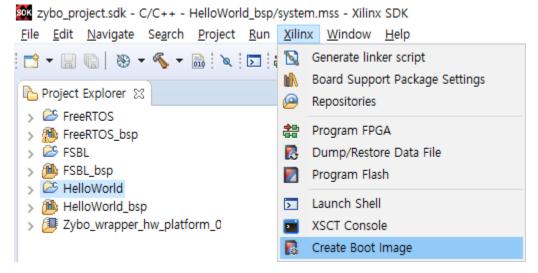


옵션 1-2. 부팅이미지 생성

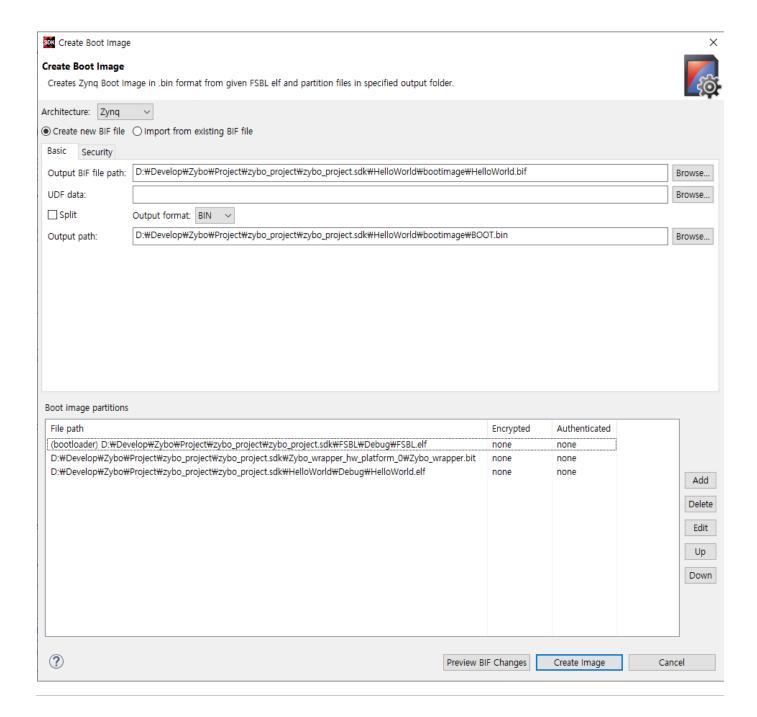
FSBL 프로젝트를 생성했을 경우에만 이 절차를 진행합니다.

FSBL 프로젝트와 Hello world 프로젝트를 생성 후 빌드를 완료하고, 아래 절차를 따라 부팅이미지를 생성하여 Zynq 부팅 시 자동으로 프로그램을 로딩 할 수 있게 만들어줍니다.

먼저, 좌측 Project Explorer 창에서 이전에 생성했던 HelloWorld 프로젝트를 클릭 후, SDK 상단 메뉴의 Xilinx - Create Boot Image를 클릭하여 부팅이미지 생성 창을 띄웁니다.



부팅이미지 생성 창에서, 자동으로 부팅이미지 생성에 필요한 파일들의 경로가 입력되어 있는것을 볼 수 있습니다. 창의 아래부분 Boot image partitions 의 목록을 확인합니다. 부팅이미지 생성을 위해 **Create image** 버튼을 클릭하여 부팅이미지를 생성합니다.



어플리케이션 실행

Hello world 어플리케이션 실행을 위해 아래 절차를 따라 보드를 컴퓨터와 연결하고, 어플리케이션 실행 준비를 합니다.

PC와 보드 연결

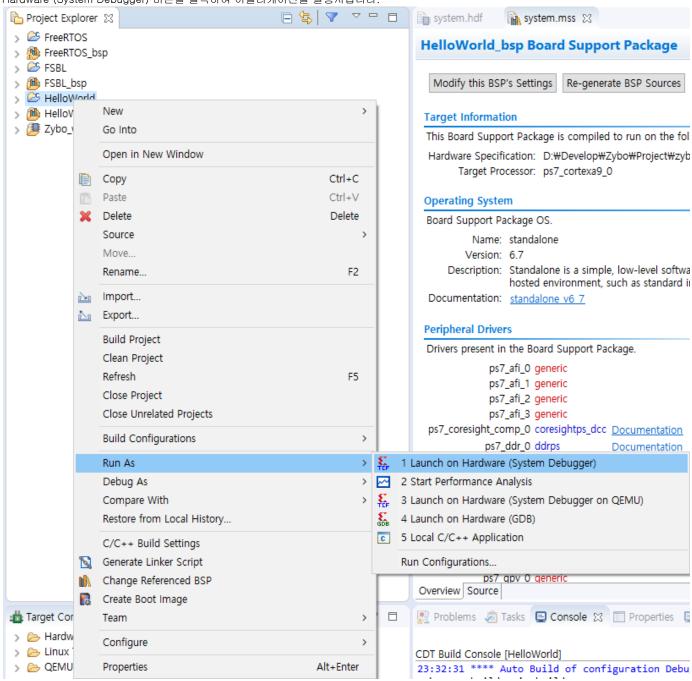
Micro 5 pin 케이블을 이용하여 PC와 Zybo Z7-10 보드를 연결합니다. 전원을 Micro 5 pin으로부터 공급받기 위해 보드의 전원공급 Short Pin을 USB로 옮겨 놓은 후 보드의 전원버튼을 올려 전원을 킵니다.

Terminal 프로그램 실행

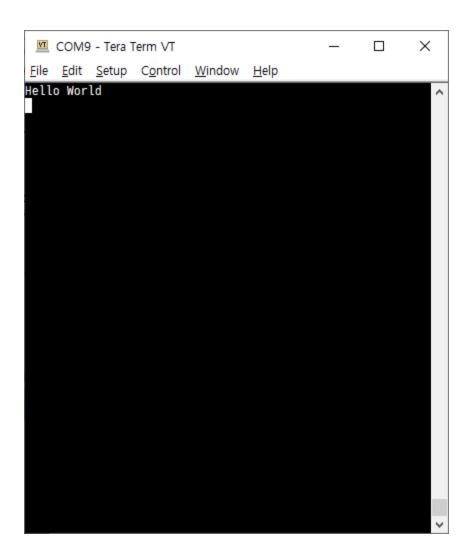
PC에서 외부로 연결 된 Serial 포트를 모니터링 하기 위해 Terminal 프로그램을 실행합니다. 프로그램은 가장 많이쓰며, 무료로 사용 할 수 있는 Tera Term 혹은 Putty를 사용합니다. 프로그램을 실행 했다면, Zybo의 Serial 포트를 찾아 PC와 Zybo의 Serial 포트를 연결합니다.

어플리케이션 실행

Hello world 어플리케이션 실행을 위해 SDK 프로젝트 좌측 Project Explorer 창에서 HelloWorld 프로젝트를 우클릭 후, Run As > 1 Launch on Hardware (System Debugger) 버튼을 클릭하여 어플리케이션을 실행시킵니다.



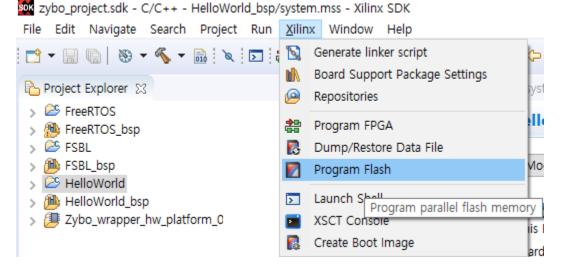
실행이 성공 하였다면, 위의 Terminal 프로그램에서 출력되는 Hello World 메세지를 확인 할 수 있습니다.



옵션 1-3. 부팅이미지를 Flash Memory로 업로드

보드의 전원 인가 후 자동으로 프로그램을 실행되게 하기 위해, 부팅이미지를 Flash Memory에 업로드 하는 절차입니다.

먼저, SDK 상단 메뉴의 Xilinx - Program Flash 버튼을 눌러 Program Flash Memory 창을 띄웁니다.

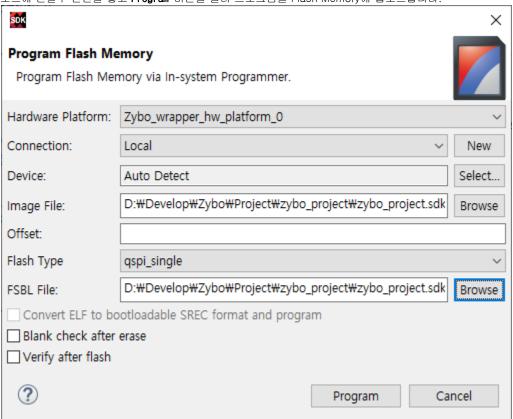


Program Flash Memory 창에서 Bootimage 파일과 FSBL 어플리케이션의 경로를 설정해 줍니다.

Boot image 파일의 경로는 HelloWorld/bootimage/BOOT.bin 입니다.

두번째로, FSBL 어플리케이션의 경로는 FSBL/Debug/FSBL.elf 입니다.

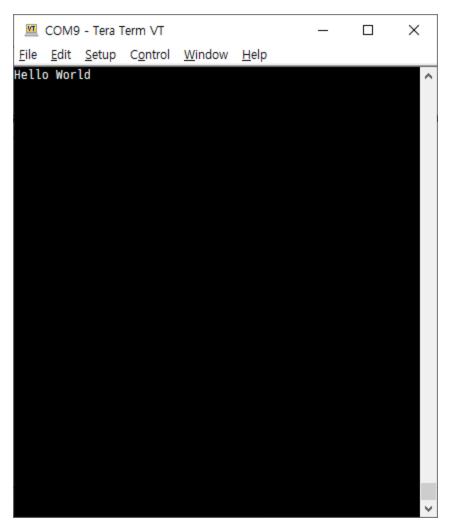
경로 설정을 완료 했다면 Flash Memory 로부터 부팅을 하기 위해 보드의 Boot Option Short Pin을 QSPI로 옮겨 놓은 뒤, Micro 5 pin 케이블을 보드에 연결후 전원을 넣고 **Program** 버튼을 눌러 프로그램을 Flash Memory에 업로드합니다.



Flash Program 의 진행 상황은 SDK의 하단 Console 탭을 클릭하여 볼 수 있습니다.



Flash Program이 완료 되었다면, Terminal 프로그램을 통해 보드와 Serial 포트를 연결 후, 보드의 PS-SRST 버튼을 눌러 보드를 재시작 합니다. 재시작이 완료되고 어플리케이션이 제대로 실행 되었다면 Terminal 프로그램에서 출력되는 Hello World 메세지를 확인 할 수 있습니다.



프로그램이 정상적으로 Flash Memory에 업로드 되었다면, 이후 보드의 전원을 껏다 켜도 업로드 한 프로그램이 자동으로 실행되게 됩니다.

Date	Revision	Author	Description
2021. 1. 18.	v1.0	@ 이윤성	Initial Realse