**ВВЕДЕНИЕ**

**Темой** данного дипломного проекта является разработка арифметического устройства и блока устройства управления вычислительного устройства для команды ускоренного умножения чисел с фиксированной запятой методом Лемана разработанные на ПЛИС.

**Актуальность** разрабатываемой темы дипломного проекта определяется необходимостью наличия навыков по разработке устройств данного типа у специалистов компьютерного направления.

Разрабатываемое вычислительное устройство состоит из арифметико-логического и управляющего устройств.

Устройство управления (УУ) предназначено для выработки управляющих сигналов, необходимых для выполнения любого действия, происходящего в СОД

Классификация УУ:

1. по структурной организации:
   * централизованные;
   * смешанные – централизованные + местные;
   * иерархические (в ВС);
2. по технической организации:
   * с жесткой логикой работы;
   * устройства микропрограммного управления.

Арифметико-логическое устройство (АЛУ). Предназначается для выполнения арифметических и логических операций над данными. В АЛУ выполняются операции с фиксированной точкой; с плавающей точкой; операции двоично – десятичной арифметики, логические операции, обработка алфавитно-цифровой информации.

Арифметико-логическое устройство в зависимости от выполнения функций можно разделить на две части:

1. микропрограммное устройство (устройство управления), задающее последовательность микрокоманд (команд);
2. операционное устройство, в котором реализуется заданная последовательность микрокоманд (команд).

По способу действия над операндами АЛУ делятся на последовательные и параллельные. В последовательных АЛУ операнды поступают в последовательном коде (побитно), то есть они являются одноразрядными. Недостатком последовательных АЛУ является низкое быстродействие, достоинством - простота реализации. В параллельных АЛУ операнды поступают в параллельном коде в виде 8-и, 16-и, 32-х разрядных слов. Операция производится одновременно над всеми битами слова.

По структуре АЛУ делятся на АЛУ с непосредственными связями и АЛУ с магистральной структурой. В первом типе межрегистровые связи внутри АЛУ осуществляются непосредственно друг с другом; во втором - обмен между регистрами осуществляется через общую шину.

По способу организации работы различают асинхронные и синхронные АЛУ. В асинхронных АЛУ определяется момент окончания текущей операции, после чего может начинаться следующая операция. В синхронных АЛУ на выполнение любых операций отводится фиксированный интервал времени, независимо от того, какая операция выполняется «короткая» (сложение, вычитание) или «длинная» (умножение, деление). Первый тип АЛУ более быстродействующий, чем второй.

По характеру использования элементов и узлов АЛУ делятся на блочные и многофункциональные. В блочных АЛУ для каждого типа операции применяют специализированный блок обработки, например, блок умножения, блок деления, блок сложения - вычитания, блок логических операций, блок десятичной арифметики, блок арифметики с плавающей точкой. В многофункциональных АЛУ для выполнения всех типов операций используется один блок, выполняющий все виды операций. В блочных АЛУ быстродействие выше, поскольку каждый блок может выполнить операции параллельно с операциями в других блоках. Однако затраты оборудования при этом возрастают. В многофункциональных АЛУ используется общее оборудование для выполнения различных типов операций. Параллелизм при выполнении операций в многофункциональных АЛУ невозможен, поэтому их быстродействие невысокое, но затраты оборудования минимальны.

**Целью** дипломного проекта является разработка арифметического устройства и блока устройства управления вычислительного устройства для команды ускоренного умножения чисел с фиксированной запятой методом Лемана.

Для выполнения цели в дипломном проекте поставлены следующие **задачи**:

1. изучение ускоренного умножения чисел с фиксированной запятой методом Лемана;
2. изучение принципа работы вычислительного устройства;
3. выбор способа организации блока устройства управления;
4. разработка структурной схемы блока устройства управления и арифметического устройства вычислительного устройства;
5. разработка программной реализации вычислительного устройства;
6. определение затрат на разработку.

Объектом исследования является вычислительное устройство для команды ускоренного умножения чисел с фиксированной запятой методом Лемана.

Для написания программы вычислительного устройства используется объектно-ориентированный язык SystemVerilog.

Предметом исследования является вычислительное устройство для команды ускоренного умножения чисел с фиксированной запятой методом Лемана. В процессорах вычислительные устройства используются для выполнения различных команд.

При выполнении проекта использовались следующие **методы научного исследования**:

* теоретический анализ и синтез;
* реферирование информационных источников;
* анализ научной литературы и документов;
* моделирование вычислительного устройства;