СОДЕРЖАНИЕ

ВВЕДЕНИЕ 3

ОСНОВНАЯ ЧАСТЬ 6

Глава 1 Теоретическая часть 6

1.1 Аппаратные составляющие вычислительного устройства 6

1.2 Адресные пространства, способы адресации, форматы команд 12

1.3 Программируемая логическая интегральная схема 15

1.4 Программируемые пользователем вентильные матрицы (FPGA) 18

1.5 Ускоренное выполнение операции умножения 21

Глава 2 Практическая часть 24

2.1 Код программы с горизонтальным подходом к реализации 24

2.2 Блок схема алгоритма умножения 26

2.3 Структурная схема 28

2.4 Последовательность микрокоманд 29

2.5 Написание микропрограммы 31

ЗАКЛЮЧЕНИЕ 37

СПИСОК ИСПОЛЬЗОВАННОЙ ЛИТЕРАТУРЫ 39

[ПРИЛОЖЕНИЯ 40](#_Toc516240543)