AMBA 3 APB プロトコル v1.0

仕様書



AMBA 3 APB プロトコル

仕様書

Copyright © 2003, 2004. ARM Limited. All rights reserved.

リリース情報

改訂履歴

日付	発行	改訂
2003年9月25日	A	v1.0 初版
2004年8月17日	В	v1.0 第 2 版

著作権

®または™の付いた言葉とロゴは、本著作権条項で特に明記されていない限り、EU および他国における ARM 社の登録商標または商標です。本書に記載されている他の製品名は、各社の所有する商標です。

本書に記載されている情報の全部または一部、ならびに本書で紹介する製品は、著作権所有者の文書による事前の許可を得ない限り、転用・複製することを禁じます。

本書に記載されている製品は、今後も継続的に開発・改良の対象となります。本書に含まれる製品およびその利用方法についての情報は、ARM 社が利用者の利益のために提供するものです。したがって当社では、製品の商品性または目的への適用性を含め、暗黙的・明示的に関係なく一切の責任を負いません。

本書は、本製品の利用者をサポートすることだけを目的としています。本書に記載されている情報の使用、情報の誤りまたは省略、あるいは本製品の誤使用によって発生したいかなる損失・損害についても、ARM 社は一切責任を負いません。

AMBA 仕様の使用許諾

- 1. 第2条および3条の規定に基づき、ARM は被使用許諾者に対し、AMBA 仕様準拠製品の開発、製造、販売、供給、あるいは配布を目的として AMBA 仕様を使用および複製するための、永久的かつ非独占的で、譲渡不可能な使用料無料の世界ライセンスを供与します。
- 2.AMBA 仕様は、「現状有姿」にて提供されるものです。品質、商品性、特定の目的に対する適合性または第三者の権利を侵害しない旨の保証などを含め、ARM は本仕様に関し明示または黙示を問わず何らの保証も致しません。また本項はユーザの法律上の権利行使を制限するものではありません。
- 3. 条項 1 の規定により、AMBA 仕様またはこれに基づくいかなる製品に関しても、被使用許諾者には明示または黙示を問わず ARM の商標もしくは AMBA の商標を使用する権利は供与されません。条項 1 は、AMBA 仕様に関して ARM に代わって抗議する権限を被使用許諾者に付与するものではありません。

守秘義務

本書は誰でも閲覧することができます。配布に関する規定はありません。

製品ステータス

本書には最終情報(完成製品に関する情報)が記載されています。

ARM ホームページ

http://www.arm.com

目次 AMBA 3 APB プロトコル仕様書

	序章	
	本仕様書について	X
	ご意見	xiii
第1章	はじめに	
	1.1 AMBA 3 APB について	1-2
	1.2 AMBA 3 APB プロトコル仕様書 v1.0 での変更点	1-3
第2章	転送	
	 2.1 書き込み転送	2-2
	2.2 読み出し転送	2-4
	2.3 エラー応答	2-6
第3章	動作状態	
2,10	3.1 動作状態	3-2
第4章	シグナルの説明	
#I* - -1-	4.1 AMBA 3 APB シグナル	4-2

図一覧 AMBA 3 APB プロトコル仕様書

	タイミング図の規則を表す記号	xi
図 2-1	ウェイト状態がない書き込み転送	
図 2-2	ウェイト状態がある書き込み転送	2-3
図 2-3	ウェイト状態がない読み出し転送	2-4
図 2-4	ウェイト状態がある読み出し転送	2-5
図 2-5	書き込み転送失敗の例	2-6
図 2-6	読み出し転送失敗の例	2-7
図 3-1	状態図	3-2

序章

本章では、アドバンストマイクロコントローラバスアーキテクチャ (AMBA) 3 アドバンストペリフェラルバス (APB) プロトコル仕様書について概説します。本章は以下のセクションから構成されています。

- 本仕様書について: P. x
- ご意見: P. xiii

本仕様書について

本書は AMBA 3 APB プロトコルの仕様書です。本書に記載されている APB は、すべて AMBA 3 を指しています (AMBA2 またはそれ以前のバージョンではありません)。

対象読者

本仕様書は、APB プロトコルと互換性のあるシステムやモジュールを設計するハードウェア/ソフトウェアエンジニアを対象としています。

本仕様書の構成

本仕様書は以下の章から構成されています。

第1章「はじめに」

APB プロトコルの概要を説明します。

第2章「転送」

各種 APB 転送について説明します。

第3章「動作状態」

APB の動作状態について説明します。

第4章「シグナルの説明」

APB シグナルについて説明します。

規則

このセクションでは、本仕様書で使用されている規則について説明します。

- 表記規則
- タイミング図: P. xi
- シグナル: P. xii

表記規則

本仕様書では、以下の表記規則を使用しています。

italic 重要事項、重要用語、相互参照、引用箇所を斜体で記載していま

す。

bold メニュー名などのインタフェース要素を太字で記載しています。

ARM プロセッサシグナルの名前にも使用しています。また、必要に応じて表中の説明文に含まれる専門用語にも太字を用いて

います。

monospace コマンド、ファイル名、プログラム名、ソースコードなどの、キー

ボードから入力可能なテキストを示しています。

monospace コマンドまたはオプションに使用可能な略語を示しています。コ

マンドやオプションの名前を全部入力する代わりに、下線部分の

テキストだけを入力してこれらを指定できます。

monospace italic

コマンドまたは関数への引数で、特定の値に置き換えることが可 能なものをタイプライター書体の斜体で記載しています。

monospace bold サンプルコード以外で使用されている場合は、言語のキーワード をタイプライター書体の太字で記載しています。

コードまたはコード片の中で鍵括弧が使用されている場合は、そ の鍵括弧で囲まれた言葉がアセンブラ構文内で置き換え可能な ことを示しています。文章の中では以下のように通常のフォント

で記載されています。例:

MRC p15, 0 <Rd>, <CRn>, <CRm>, <Opcode 2>

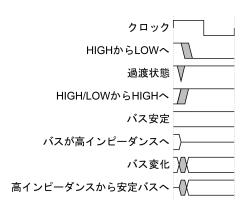
Opcode_2 の値によって、アクセスされるレジスタが選択されます。

タイミング図

< and >

タイミング図の規則を表す記号は、これらのタイミング図に使用されている構成要素を示しています。この図と異なる意味で使用されている場合は、その都度明記しています。タイミング図に明記されていない情報を推測で判断しないようにして下さい。

影付きのバス領域とシグナル領域は定義されていません。そのため、影付き領域内では、バスおよびシグナルは任意の値を取り得ます。実際のレベルは重要ではなく、通常の動作に影響を及ぼすことはありません。



タイミング図の規則を表す記号

シグナル

シグナルに関する規則は以下の通りです。

シグナルレベル アサートされるシグナルのレベルは、そのシグナルが HIGH のと

きに有効になるか、LOW のときに有効になるかで異なります。「アサートされた状態」とは、HIGHで有効になるシグナルでは HIGHを、LOW で有効になるシグナルでは LOW の状態を指します。

接頭文字 P AMBA 3 APB シグナルであることを表します。

接尾文字 n AXI、AHB、AMBA 3 APB のリセットシグナルであることを表し

ます。

参考資料

このセクションでは、AMBA 3プロトコルファミリに関する他の参考資料を紹介します。

ARM は自社出版物の定期的な更新・修正を行っています。最新の正誤表と追補情報、ならびによく寄せられる質問とその回答については、ARM ホームページ http://www.arm.comをご覧下さい。

本書ではAPBインタフェースに限定した情報を提供しています。他の関連情報については、以下の出版物をご覧下さい。

• AMBA AXI プロトコル仕様書(ARM IHI 0022)

ご意見

ARM 社では、APB プロトコルおよび付属文書に関するご意見をお待ちしています。

本製品に関するご意見

本製品に関するご意見がございましたら、以下の情報とともに製品購入元までご連絡下さい。

- 製品名
- 問題点の詳しい説明

本仕様書に関するご意見

本仕様書に関するご意見等がございましたら、電子メールに以下の情報をご記入の上、errata@arm.com までお寄せ下さい。

- 文書名
- 文書番号
- ご意見のあるページ番号
- 問題点の詳しい説明

補足あるいは改善すべき点についての一般的なご意見もお待ちしております。

第 1 章 はじめに

本章では AMBA 3 APB について概説します。本章は以下のセクションから構成されています。

- AMBA 3 APB について: P. 1-2
- AMBA 3 APB プロトコル仕様書 v1.0 での変更点: P. 1-3

1.1 AMBA 3 APB について

APB は AMBA 3 プロトコルファミリの一部です。APB は、電力消費量を最小限に抑え、インタフェースの複雑さを減らすように最適化された低コストのインタフェースです。

APB は、パイプライン化されたバスインタフェースのような高いパフォーマンスを必要としない、低帯域幅のペリフェラルに接続されます。APB には非パイプライン化プロトコルが使用されます。

APB ペリフェラルをどの設計フローにも容易に統合できるよう、すべてのシグナル遷移がクロックの立ち上がりエッジのみに関連付けられるようになっています。各転送には少なくとも2サイクルが使用されます。

APB は、AMBA アドバンストハイパフォーマンスバスライト (AHB-Lite) と AMBA アドバンストエクステンシブルインタフェース (AXI) に接続することができます。 APB を使用して、ペリフェラルデバイスのプログラマブル制御レジスタにアクセスできます。

1.2 AMBA 3 APB プロトコル仕様書 v1.0 での変更点

v1.0 では以下のシグナルが追加されています。

- APB 転送の延長を通知する準備完了シグナル PREADY。第2章「転送」参照。
- ・ 転送の失敗を通知するエラーシグナル PSLVERR。P. 2-6「エラー応答」参照。

はじめに

第 2 章 **転送**

本章では、AMBA 3 APB での典型的な書き込み転送、読み出し転送、エラー応答について説明します。本章は以下のセクションから構成されています。

書き込み転送: P. 2-2
読み出し転送: P. 2-4
エラー応答: P. 2-6

2.1 書き込み転送

このセクションでは、以下の2種類の書き込み転送について説明します。

- ウェイト状態がない書き込み転送
- ウェイト状態がある書き込み転送

2.1.1 ウェイト状態がない書き込み転送

図 2-1 は、ウェイト状態がない基本的な書き込み転送を示しています。

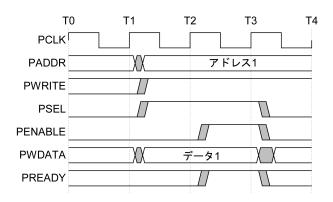


図 2-1 ウェイト状態がない書き込み転送

書き込み転送は、アドレスシグナル、書き込みデータシグナル、書き込みシグナル、選択シグナルのすべてがクロックの立ち上がりエッジの後で変化することによって開始されます。転送の最初のクロックサイクルはセットアップフェーズと呼ばれます。次のクロックエッジの後でイネーブルシグナル PENABLE がアサートされ、これによってアクセスフェースが発生することが通知されます。アクセスフェーズでは、アドレスシグナル、データシグナル、制御シグナルのすべてが有効のまま保持されます。転送はこのサイクルの終わりで完了されます。

転送の終わりで、イネーブルシグナル PENABLE がアサート解除されます。この転送の直後に同じペリフェラルへの別の転送が発生する場合を除き、選択シグナル PSELx も LOW に変化します。

2.1.2 ウェイト状態がある書き込み転送

P. 2-3 図 2-2 は、スレーブからの PREADY シグナルによって転送をどのように延長できるのかを示しています。アクセスフェーズにおいて PENABLE が HIGH であれば、PREADY を LOW でドライブすることによって転送を延長できます。追加されたサイクルの間、以下のシグナルは変更されずにそのままの状態で保持されます。

- アドレスシグナル **PADDR**
- 書き込みシグナル PWRITE

- 選択シグナル PSEL
- イネーブルシグナル PENABLE
- 書き込みデータシグナル PWDATA

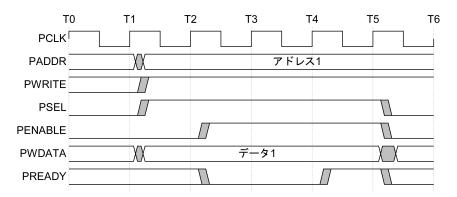


図 2-2 ウェイト状態がある書き込み転送

PENABLE が LOW のとき、**PREADY** は任意の値を取ることができます。このため、常に 2 サイクルでアクセスされるペリフェラルでは、**PREADY** を HIGH に固定しておくことができます。

—— 注 ———

アドレスシグナルと書き込みシグナルが転送直後に変更されず、別のアクセスが発生 するまで安定した状態で保持されることが推奨されます。これによって電力消費量を 低減できます。

2.2 読み出し転送

このセクションでは、以下の2種類の読み出し転送について説明します。

- ウェイト状態がない読み出し転送
- ウェイト状態がある読み出し転送

2.2.1 ウェイト状態がない読み出し転送

図 2-3 は読み出し転送を示しています。アドレスシグナル、書き込みシグナル、選択シグナル、イネーブルシグナルのタイミングは、P. 2-2 「書き込み転送」の場合と同じです。スレーブは読み出し転送が終わる前にデータを出す必要があります。

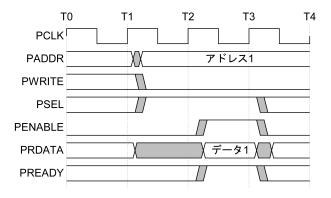


図 2-3 ウェイト状態がない読み出し転送

2.2.2 ウェイト状態がある読み出し転送

P. 2-5 図 2-4 は、PREADY シグナルによって転送をどのように延長できるのかを示しています。アクセスフェーズで PREADY を LOW でドライブすることにより、読み出し転送を延長することができます。このプロトコルでは、追加されたサイクルの間、以下のシグナルは変更されずにそのままの状態で保持されます。

- アドレスシグナル PADDR
- 書き込みシグナル PWRITE
- 選択シグナル PSEL
- イネーブルシグナル PENABLE

P. 2-5 図 2-4 は、PREADY シグナルを使用して 2 サイクルを追加するケースを示しています。 ただし、追加するサイクル数に制限はありません。

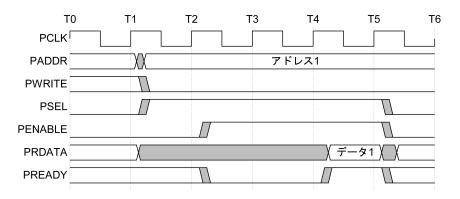


図 2-4 ウェイト状態がある読み出し転送

2.3 エラー応答

PSLVERR を使用して、APB 転送におけるエラー状態を通知することができます。エラー状態は、読み出しと書き込みの両方のトランザクションで発生し得ます。

PSEL、PENABLE、PREADY がすべて HIGH の場合、PSLVERR は APB 転送の最後のサイクルでのみ有効とみなされます。

PSLVERR がサンプリングされない場合、つまり **PSEL、PENABLE、PREADY** のいずれかが LOW の場合は、**PSLVERR** を LOW でドライブすることを推奨しますが、必須ではありません。

エラーが発生したトランザクションによってペリフェラルの状態が変更される場合も、変更されない場合もあります。変更されるかどうかはペリフェラルごとに異なり、どちらであっても問題ありません。書き込みトランザクションでエラーが発生しても、ペリフェラル内のレジスタが更新されなかったことを意味するわけではありません。エラーが発生した読み出しトランザクションでは無効なデータが返される場合があります。読み出しエラーが発生した場合に、ペリフェラルがすべて 0 でデータバスをドライブしなければならないという条件はありません。

APB ペリフェラルが PSLVERR ピンをサポートしている必要はありません。このことは APB ペリフェラル設計が既存のものであっても新しいものであっても同じです。ペリフェラルにこのピンがない場合は、APB ブリッジへの適切な入力が LOW に固定されます。

2.3.1 書き込み転送

図 2-5 は、エラー応答で終わる書き込み転送を示しています。

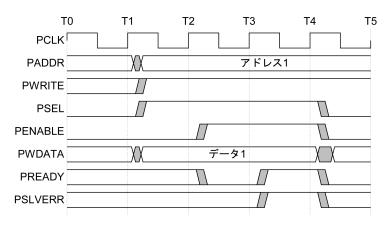


図 2-5 書き込み転送失敗の例

2.3.2 読み出し転送

読み出し転送も、有効な読み出しデータが存在しないことを示すエラー応答で終わる場合があります。P. 2-7 図 2-6 は、エラー応答で終わる読み出し転送を示しています。

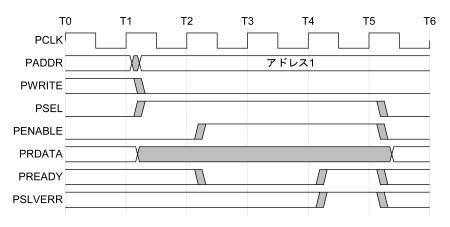


図 2-6 読み出し転送失敗の例

2.3.3 PSLVERR のマッピング

以下のように接続する場合:

AXI から APB へ APB エラーは **RRESP/BRESP** = SLVERR にマッピングされます。 読み出しの場合は **PSLVERR** が **AXI** シグナル **RRESP[1]** に、書き 込みの場合は **BRESP[1]** にマッピングされます。

AHBから APBへ 読み出しと書き込みの両方で、PSLVERR は HRESP = ERROR に マッピングされます。この場合、PSLVERR は AHB シグナル HRESP[0] にマッピングされます。

第 3 章 **動作状態**

本章では AMBA 3 APB の動作状態について説明します。本章は以下のセクションから構成されています。

• 動作状態: P. 3-2

3.1 動作状態

図 3-1 は、APB の動作状態を示しています。

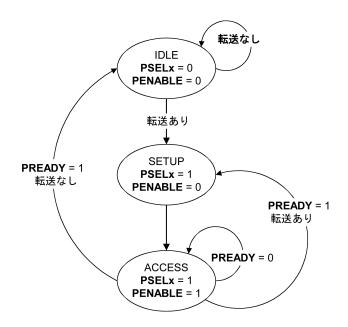


図 3-1 状態図

ステートマシンは以下の状態を介して動作します。

IDLE APB のデフォルトの状態です。

SETUP 転送が要求されるとバスが SETUP 状態に移行し、選択シグナル PSELx がアサートされます。バスは1クロックサイクル間だけ SETUP 状態で保持され、必ずクロックの次の立ち上がりエッジで ACCESS 状態に移行します。

ACCESS 状態ではイネーブルシグナル PENABLE がアサートされます。 SETUP 状態から ACCESS 状態に遷移する間、アドレスシグナル、書き込 みシグナル、選択シグナル、書き込みデータシグナルは変化してはなり ません。

ACCESS 状態からのイグジットは、スレーブからの PREADY シグナル によって以下のように制御されます。

スレーブによって PREADY が LOW で保持されている場合、ペリフェラルバスは ACCESS 状態で保持されます。

• スレーブによって PREADY が HIGH でドライブされると、バスは ACCESS 状態を抜け、他の転送が要求されていなければ IDLE 状態に戻ります。他の転送が要求されている場合は、バスは直接 SETUP 状態に移行します。

第4章シグナルの説明

本章では AMBA 3 APB で使用されるシグナルについて説明します。本章は以下のセクションから構成されています。

• *AMBA 3 APB シグナル*: P. 4-2

4.1 AMBA 3 APB シグナル

表 4-1 は、APB シグナルを示しています。

表 4-1 APB シグナルの説明

シグナル	ソース	説明	
PCLK	クロックソース	クロックシグナルです。PCLK の立ち上がりエッジで APB 上のすべての転送の同期が取られます。	
PRESETn	システムバスの 等価なシグナル	リセットシグナルです。APB リセットシグナルは LOW でアクティブ になります。通常、このシグナルはシステムバスのリセットシグナル に直接接続されます。	
PADDR	APB ブリッジ	アドレスシグナルです。これが APB アドレスバスとなります。このバスの幅は最大 32 ビットであり、ペリフェラルバスブリッジユニットによってドライブされます。	
PSELx	APB ブリッジ	選択シグナルです。APB ブリッジユニットはペリフェラルバススレーブに向けてこのシグナルを生成します。このシグナルにより、そのスレーブデバイスが選択されたことと、データ転送が要求されていることが通知されます。各スレーブごとに PSELx シグナルがあります。	
PENABLE	APB ブリッジ	イネーブルシグナルです。このシグナルは、APB 転送の 2 番目以降のサイクルを通知します。	
PWRITE	APB ブリッジ	方向シグナルです。このシグナルが HIGH の場合は APB 書き込みアクセスであることが、LOW の場合は APB 読み出しアクセスであることが通知されます。	
PWDATA	APB ブリッジ	書き込みデータシグナルです。このバスは、 PWRITE が HIGH の場合に、書き込みサイクル中にペリフェラルバスブリッジユニットによってドライブされます。このバスの幅は最大 32 ビットです。	
PREADY	スレーブ インタフェース	準備完了シグナルです。スレーブはこのシグナルを使用して APB 転送を延長します。	
PRDATA	スレーブ インタフェース	読み出しデータシグナルです。このバスは、PWRITE が LOW の場合に、選択されたスレーブによって読み出しサイクル中にドライブされます。このバスの幅は最大 32 ビットです。	
PSLVERR	スレーブ インタフェース	このシグナルは転送の失敗を通知します。APB ペリフェラルが PSLVERR ピンをサポートしている必要はありません。このことは APB ペリフェラル設計が既存のものであっても新しいものであっても同じです。ペリフェラルにこのピンがない場合は、APB ブリッジへの適切な入力が LOW に固定されます。	

索引

この索引では項目をアルファベット順に並べ、記号と数値を最後に記載しています。参照符はページ番号を示しています。

A	S	カ
ACCESS 3-2	SETUP 3-2	概要 1-2 書き込みエラー 2-6 書き込み転送
1	V	ウェイト状態あり 2-2 ウェイト状態なし 2-2
IDLE 3-2	v1.0 での変更点 1-3	規則 シグナルの命名 xii タイミング図 xi
P	ア	表記 x
PADDR 4-2 PCLK 4-2 PENABLE 4-2 PRDATA 4-2 PREADY 4-2 PRESETn 4-2 PSELx 4-2 PSLVERR 4-2 PWDATA 4-2 PWRITE 4-2	ウェイト状態 書き込み 2-2 読み出し 2-4 ウェイト状態なし 書き込み 2-2 読み出し 2-4 エラー、マッピングについて 2-7 エラー応答 2-6 エラー応答、書き込み転送 2-6 エラー応答、読み出し転送 2-7	サ シグナルの説明 4-2 シグナル命名規則 xii ステートマシン 3-2

タ

タイミング図に関する規則 xi 動作状態 3-2 ACCESS 3-2 IDLE 3-2 SETUP 3-2 図 3-2

11

表記規則 x



読み出しエラー 2-7 読み出し転送 ウェイト状態あり 2-4 ウェイト状態なし 2-4