1 总结指令流水线CPI的优化技术，如基于硬件还是软件，主要思想，对应了CPI公式的哪个分量等。

答：自己总结即可。

2 简单描述什么是真数据依赖（True data dependence），输出依赖（Output dependence）, 反依赖（Antidependence）, 寄存器重命名（Register renaming）

答：自己总结即可。

3 请回答下列关于cache的问题

（1）一个计算机系统用32位内存地址。它有128KB 8路组相联缓存，每个块大小为64B。计算标签(tag)、缓存索引(cache index) 和块偏移(block offset)的位数。

答：块偏移 6位 2^6=64

缓存索引 8位 2^8= 128KB/(64B\*8)=256

计算标签 18位 18=32-6-8

（2）处理器有一个小型直接映射缓存，能够容纳四个缓存块。 内存是按字节寻址的，每个缓存块由 32 字节组成。 处理器使用 12 位内存地址。

答：假设块00、01、10、11的初始标签分别为00110、00001、00000以及invalid

假设每个缓存块的初始标签值如下：

|  |  |
| --- | --- |
| 块 | 标签 |
| 00 | 00110 |
| 01 | 00001 |
| 10 | 00000 |
| 11 | Invalid |

处理器从以下十进制地址顺序读取数据：32， 48， 64， 128

对于上述每个地址，指出缓存访问将导致命中还是未命中。并给出详细过程。

地址32 块索引为01 标签为00000 未命中

地址48 块索引为01 标签为00000 命中（上一步发生了替换）

地址64 块索引为10 标签为00000 命中

地址128 块索引为00 标签为00001 未命中

4.

（1）答：简述平均内存访问时间公式，总结附录B的6种缓冲优化技术。

（2）计算题：假设存在一个计算机， CPI是2（没有储存器停顿（Memory stalls））,仅有载入/储存指令进行数据访问，并且载入/储存的指令的占比是36%。假如缓存命中时间是0，缺失代价（Miss penalty）是 40个时钟周期，指令缓存缺失率（Instruction miss rate）是2%， 数据缓存缺失率（Data miss rate）是4%。  
请计算指令缓存和数据缓存平均内存访问时间、不使用cache技术的CPU的平均CPI（等同miss rate 100%），和使用了cache技术相对无cache计算机获得的加速比。

答：指令缓存的内存访问时间=0+40\*0.02=0.8CC

数据缓存的内存访问时间=0+40\*0.04=1.6CC

无cacheCPI=2+40+40\*0.36=56.4

有cacheCPI=2+40\*0.02+40\*0.04\*0.36=3.376

加速比=56.4/3.376=16.7

5.自己总结

6.自己总结

7.自己总结