

CEG 3156: High-Level Computer Systems Design
(Winter 2024)

Prof. Rami Abielmona

Potential Solutions for Quiz #2: Pipelined
Processor

11 March, 2024

Instructions

This quiz will last 35 minutes. Please complete the following question, and answer to the best of your ability. State any assumptions and acronyms that are utilized in the quiz, and do not forget to submit your quiz on Brightspace.

Question I

This question deals with pipelined processor design.

Solution

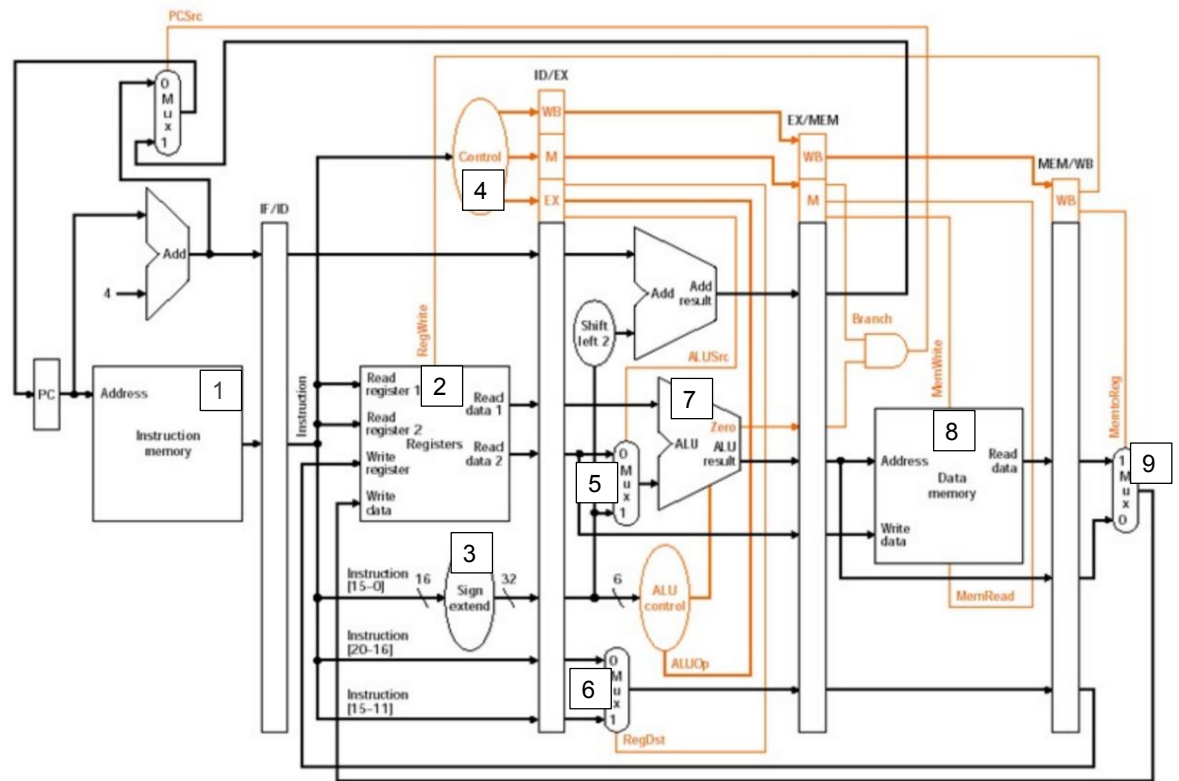


Figure 1: Datapath avec indexes

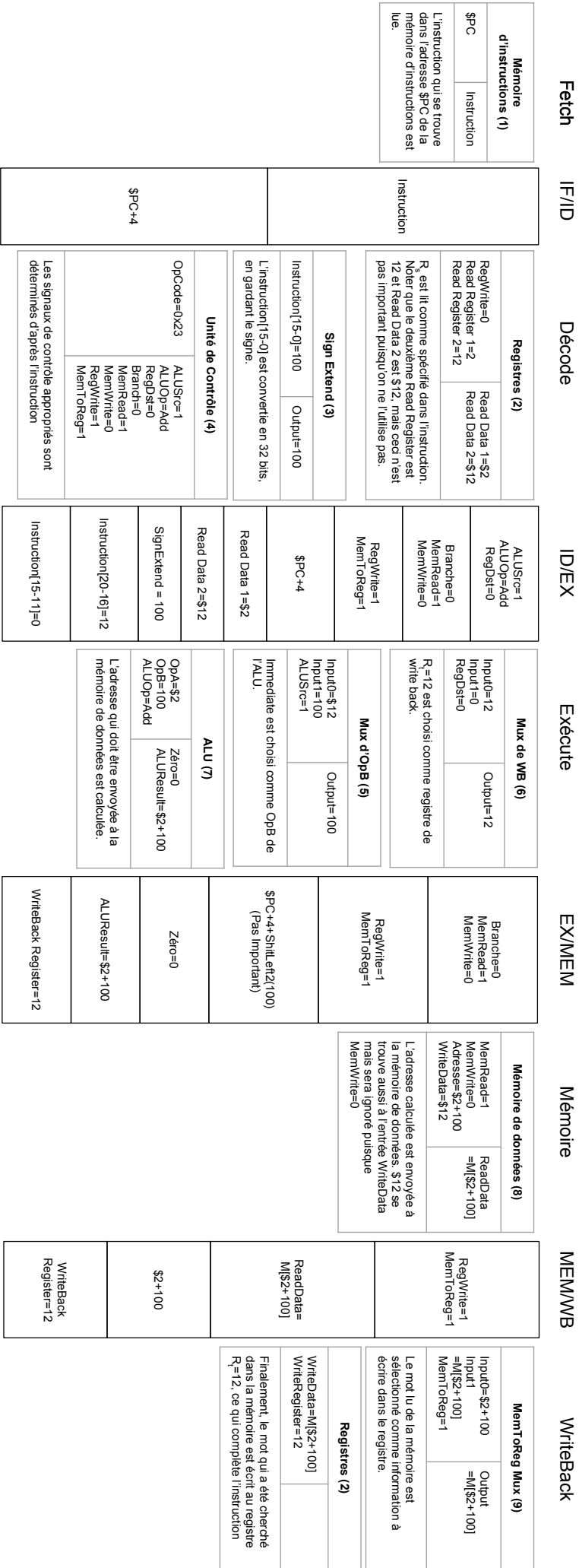
Solution pour LW \$12, 100(\$2):
I-Type, OpCode=0x23, R_s=2, R_t=12 Immediate=100

Registres entre stades:

Registre 1
Registre 2
...

Bloque de ressource:

Nom (Index)	
Inputs	Outputs
Description	



Solution pour instruction Add \$5, \$1, \$3:

R- Type, OpCode=0x00, $R_s=5$, $R_t=1$, $R_d=3$, Funct=0x20, Shamt=0

Registres entre stage:

Registre 1
Registre 2
...

Bloque de ressource:

Nom (Index)	
Inputs	Ouputs
Description	

Fetch

IF/ID

Décode

ID/EX

Exécute

EX/MEM

Mémoire

MEM/WB

WriteBack

Mémoire d'instruction (1)	
\$PC	Instruction

L'instruction qui se trouve dans l'adresse \$PC de la mémoire d'instructions est lue.

Registres (2)	
RegWrite=0 Read Register 1=5 Read Register 2=1	Read Data 1=\$5 Read Data 2=\$1
R_s et R_t sont lu, comme spécifie l' instruction.	

Unité de Contrôle (4)	
OpCode=0x00	ALUSrc=0 ALUOp=Funct RegDst=1 Branch=0 MemRead=0 MemWrite=0 RegWrite=1 MemToReg=0

Les signaux de contrôle appropriés sont déterminés d'après l'instruction. Le code pour l'ALU est déterminé par funct, ce qui est normal pour les instructions type R. Dans ce cas, il est évident que ALUOp sera éventuellement Add.

Instruction	\$PC+4
-------------	--------

ALUSrc=0 ALUOp=Funct RegDst=1

Branche=0 MemRead=0 MemWrite=0

RegWrite=1 MemToReg=0

\$PC+4

Read Data 1=\$5

Read Data 2=\$1

SignExtend=0x00001420 (Pas Important)

Instruction[20-16]=1

Instruction[15-11]=3

Mux de WB (6)	
Input0=1 Input1=3 RegDst=1	Output=3

$R_t=3$ est choisi comme registre de write back.

Mux d'OpB (5)	
Input0=\$1 Input1=0x00001420 ALUSrc=1	Output=\$1

R_t est choisi comme OpB.

ALU (7)	
OPA=\$5 OpB=\$1 ALUOp=Add	Zéro=0 ALUResult=\$5+\$1

La somme de $R_s + R_t$ est calculée.

Branche=0 MemRead=0 MemWrite=0

RegWrite=1 MemToReg=0

\$PC+4+Shamt[21:00] (Pas Important)

Zéro=0

ALUResult=\$5+\$1

WriteBack Register=3

RegWrite=1 MemToReg=0

La somme qui a été calculée à l'étape exécuté est sélectionnée.

Registres (2)	
WriteData=\$5+\$1 WriteRegister=3	

Finalement, la somme qui a été calculée à l'étape exécuté est écrite au registre 3. Ceci complète l'instruction.

ReadData=M[55+\$1]

\$5+\$1

WriteBack Register=3
