

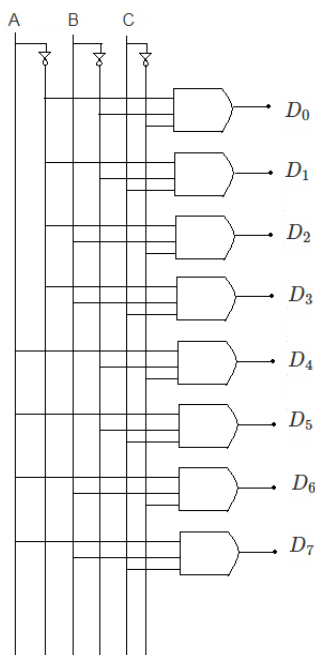
Ψηφιακά συστήμα VLSI – 5^η Εργασία

Αυτή η εργασία αποτελείται από δύο ασκήσεις, όπου στη πρώτη ζητείται η σχεδίαση ενός αποκωδικοποιητή 3 σε 8, και στη δεύτερη η σχεδίαση μίας μνήμης ROM

Άσκηση 1

Θα ξεκινήσουμε τη σχεδίαση από το 1bit του αποκωδικοποιητή. Με τη βοήθεια του παρακάτω πίνακα αληθείας και του σχηματικού, το σχεδιάζουμε στο Magic.

A	B	C	D0	D1	D2	D3	D4	D5	D6	D7
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1



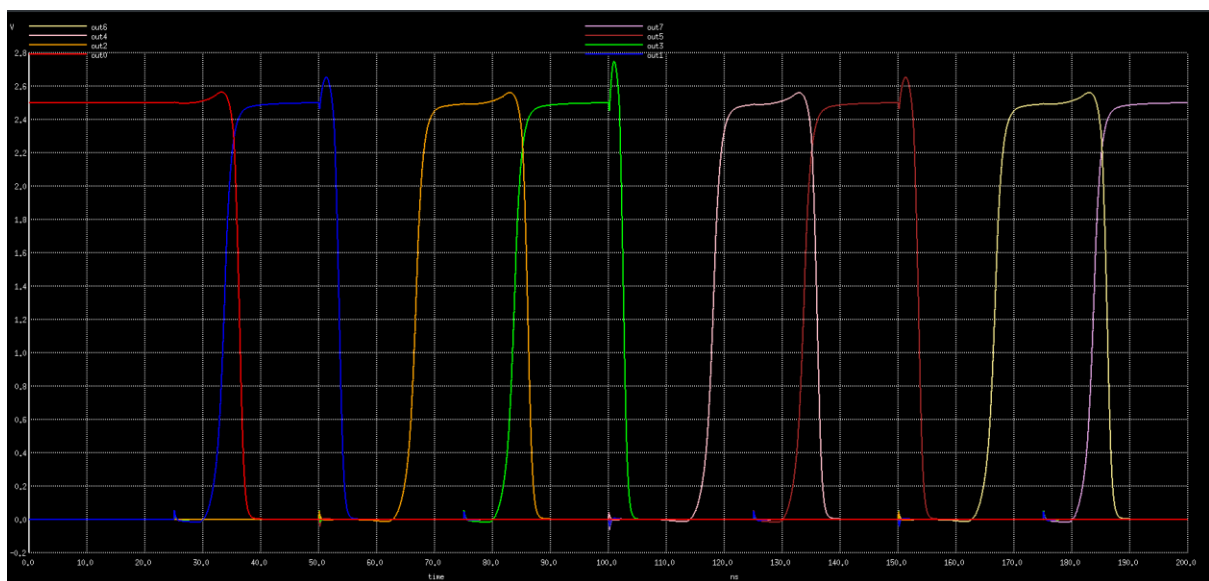
Όπως μπορούμε να παρατηρήσουμε από το διπλανό σχήμα, το 1bit του αποκωδικοποιητή είναι μία πύλη AND3.

Οι συνδυασμοί που μπορούμε να έχουμε από τα A, B, C είναι οχτώ, και μοναδικοί. Άρα με οχτώ πύλες AND, έχουμε οχτώ εξόδους, που η καθεμιά από αυτές ενεργοποιείται μόνο με ένα συνδυασμό των εισόδων, που φυσικά αυτός δεν ενεργοποιεί καμία άλλη από τις επτά πύλες

Μετά τη σχεδίαση της κάτοψης του κυκλώματος στο MAGIC, και εξαγωγή σε αρχείο spice, με τις κατάλληλες μετατροπές του τελευταίου, παίρνουμε τις παρακάτω καθυστερήσεις ανέλκυσης για κάθε έξοδο:

A	B	C	Έξοδος	Καθυστέρηση
0	0	0	Out0	3.85ns
0	0	1	Out1	3.18ns
0	1	0	Out2	3.21ns
0	1	1	Out3	3.19ns
1	0	0	Out4	3.23ns
1	0	1	Out5	3.20ns
1	1	0	Out6	3.27ns
1	1	1	Out7	3.14ns

Και οι κυματομορφές που προέκυψαν με παλμούς για τα A,B,C με περίοδο 50n, 100n,200n αντίστοιχα



Το παρόν pdf συνοδεύεται από τέσσερα αρχεία .mag, στα οποία έχουν σχεδιαστεί ο μοναδιαίος αντιστροφέας, το 1bit του αποκωδικοποιητή 3 σε 8, ολόκληρος ο αποκωδικοποιητής και η κάτοψη της μνήμης ROM.