

Amplificazionali ideali, sorgente di corrente e sommatore

Gruppo A10

Matteo Bellitti, Gemma Neroni

Povo, 23/09/13

Questa esperienza consiste nella costruzione di due semplici circuiti con l'operazionale 741: una sorgente di corrente costante e un sommatore pesato invertente.

Sorgente di corrente

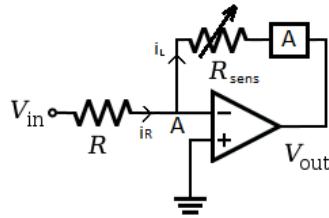


Figura 1: $V_{in} = 4.7V$ e $R = 4.7k\Omega$, quindi ci aspettiamo una corrente generata di 1mA.

Nella figura qui sopra è mostrato lo schema della sorgente da noi realizzata. Applicando le regole degli opamp ideali si ricava facilmente che:

$$i_L = \frac{V_{in}}{R} \quad (1)$$

infatti, la corrente che scorre in R deve essere uguale a quella misurata dall'amperometro e il punto A si comporta da ground virtuale. L'equazione appena ricavata mostra che la corrente i_L non deve dipendere dal carico, e possiamo verificare sperimentalmente questa proprietà variando la resistenza del trimmer R_{sens} (nel nostro setup si tratta di un 10 giri $10k\Omega$). I risultati ottenuti sono riportati in tabella 1, e possiamo osservare che la sorgente di corrente si comporta nel modo previsto.

R_{sens}	i_L
0.19841 kΩ	1.00140 mA
2.0051 kΩ	1.00133 mA
5.0058 kΩ	1.00132 mA
7.0730 kΩ	1.00140 mA
10.112 kΩ	1.00132 mA

Tabella 1: Sulla misura di R_{sens} l'errore è unitario sull'ultima cifra indicata, dato che la sensibilità del multimetro è dello 0.01% del fondoscala. Analogi discorsi vale per la misura di corrente.

Sommatore

Il secondo circuito da noi costruito produce in output la somma cambiata di segno dei segnali in ingresso, ciascuno pesato con la conduttanza del ramo su cui si trova. Infatti facendo riferimento

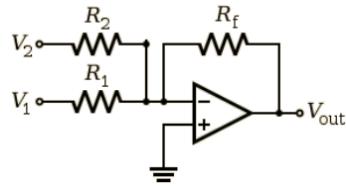


Figura 2: Schema del sommatore.

alla figura 2 e sfruttando le condizioni di idealità si ricava che:

$$V_{out} = -R_f \left(\frac{V_1}{R_1} + \frac{V_2}{R_2} \right) \quad (2)$$

Abbiamo verificato il funzionamento di questo circuito in due casi

1. Somma tra un segnale costante e uno sinusoidale;
2. Somma di due segnali sinusoidali, battimento.

Caso 1

Il setup sperimentale è il seguente:

- $R_f = 10\text{k}\Omega$;
- $R_1 = 10\text{k}\Omega$ e V_1 è un segnale sinusoidale tale che $V_{pp} = 800\text{mV}$ e $f = 1\text{kHz}$;
- $R_2 = 100\text{k}\Omega$ e V_2 è un segnale costante sollevato di 5V rispetto al punto comune.

Ci aspettiamo di conseguenza che il segnale in uscita sia traslato verso il basso di 500mV mantenendo la stessa ampiezza e sia in antifase rispetto a V_1 , il che è verificato sperimentalmente come mostra la figura 3.

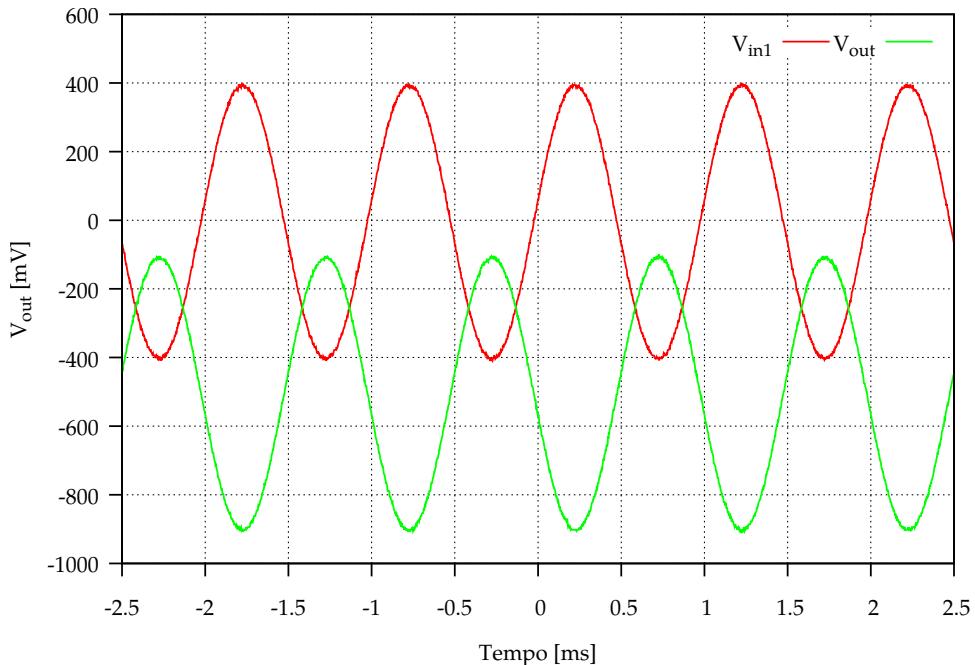


Figura 3: Somma di una sinusoide e un segnale costante

Caso 2

Il setup sperimentale è il seguente:

- $R_f = R_1 = R_2 = 10\text{k}\Omega$;
- V_1 e V_2 sono segnali sinusoidali tali che $V_{pp} = 600\text{mV}$ con $f_1 = 500\text{Hz}$ ed $f_2 = 545\text{Hz}$.

Ci aspettiamo di vedere un segnale di frequenza pari alla media tra f_1 ed f_2 , modulato da un inviluppo di frequenza

$$f_{beat} = \frac{f_1 - f_2}{2} \simeq 22.5\text{Hz} \quad (3)$$

La figura 4 mostra che questo è effettivamente ciò che osserviamo sull'oscilloscopio.

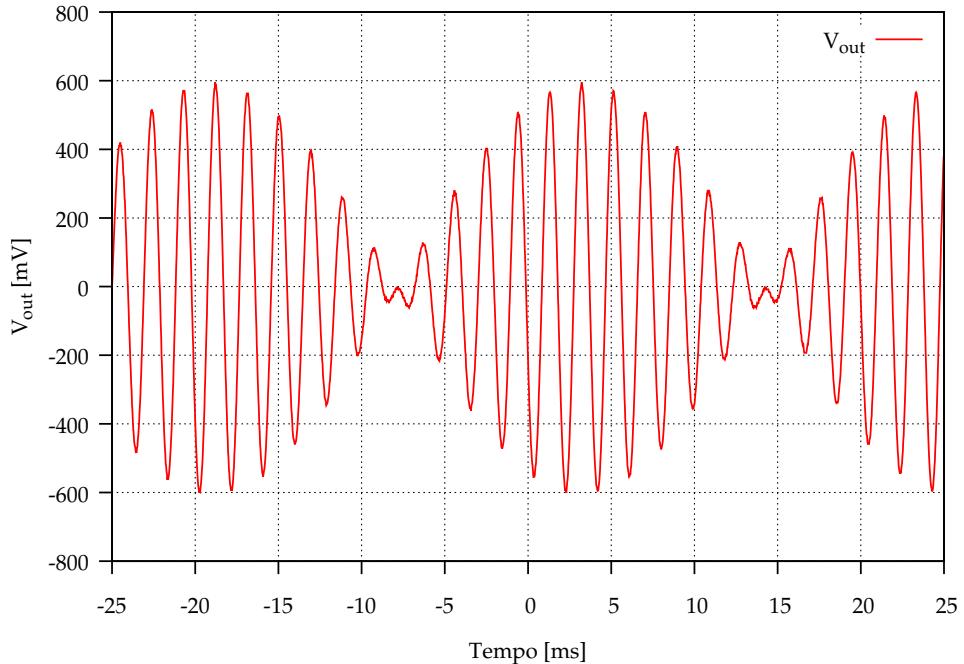


Figura 4: Battimento tra due segnali sinusoidali

Opamp reali

Gruppo A10

Matteo Bellitti, Gemma Neroni

Povo, 02/10/2013

Lo scopo di questa esperienza è verificare che il modello di opamp ideale è insufficiente a descrivere il comportamento del 741, e misurare alcune grandezze caratteristiche degli opamp reali.

Misura della corrente massima

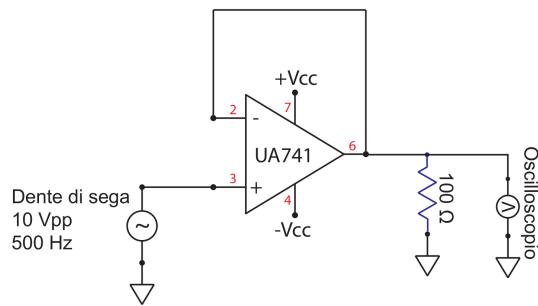


Figura 1

Assembliamo il circuito mostrato in figura 1. Alimentando il circuito con una forma d'onda a dente di sega di ampiezza picco-picco di 10V siamo sicuri di far lavorare l'operazionale in saturazione, e misurando la tensione ai capi della piccola resistenza in parallelo all'oscilloscopio possiamo dedurre la massima corrente erogabile dall'operazionale stesso:

$$I_{max} = \frac{V_{peak}}{100\Omega} \quad (1)$$

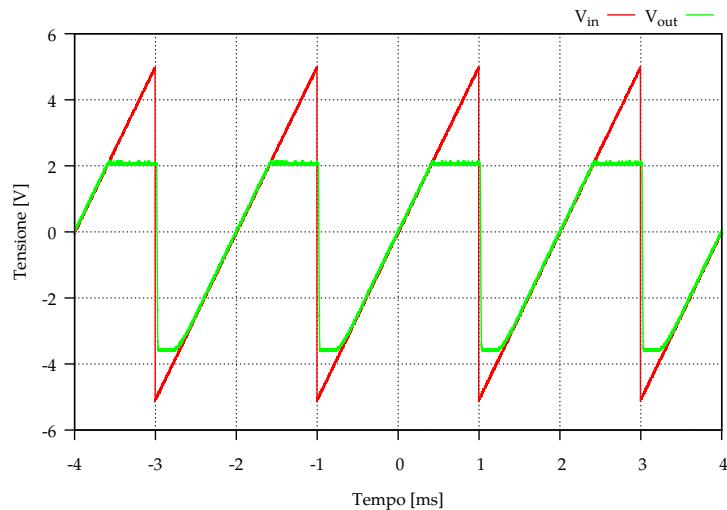


Figura 2: Il segnale in uscita è asimmetrico rispetto all'asse dei tempi.

Dalla figura 2 possiamo dedurre che la corrente massima positiva (che scorre cioè in senso orario nel loop) è diversa da quella negativa. Otteniamo i seguenti valori:

$$I_{max}^+ = (21.75 \pm 0.01)\text{mA} \quad (2)$$

$$I_{max}^- = (-36.57 \pm 0.01)\text{mA} \quad (3)$$

Loop aperto

Se l'oggetto da noi studiato fosse ideale, collegando sia l'ingresso invertente che il non invertente al punto comune dovremmo leggere un segnale nullo in uscita, ma eseguendo l'esperimento sull'oscilloscopio si misura una tensione costante spuria pari a

$$V = (-12.82 \pm 0.06)\text{V} \quad (4)$$

il che dimostra che il modello di opamp ideale è inadeguato a spiegare correttamente il comportamento del 741.

Un altro fenomeno che il modello ideale non è in grado di spiegare è il ritardo nella risposta dell'operazionale: alimentando uno dei due ingressi con una forma d'onda a dente di sega, mantenendo il loop aperto, dovremmo osservare una risposta a gradino, mentre invece l'output ha la forma mostrata in figura 3. La risposta dell'integrato non è quindi immediata, ma presenta un ritardo nell'ordine degli 0.4ms

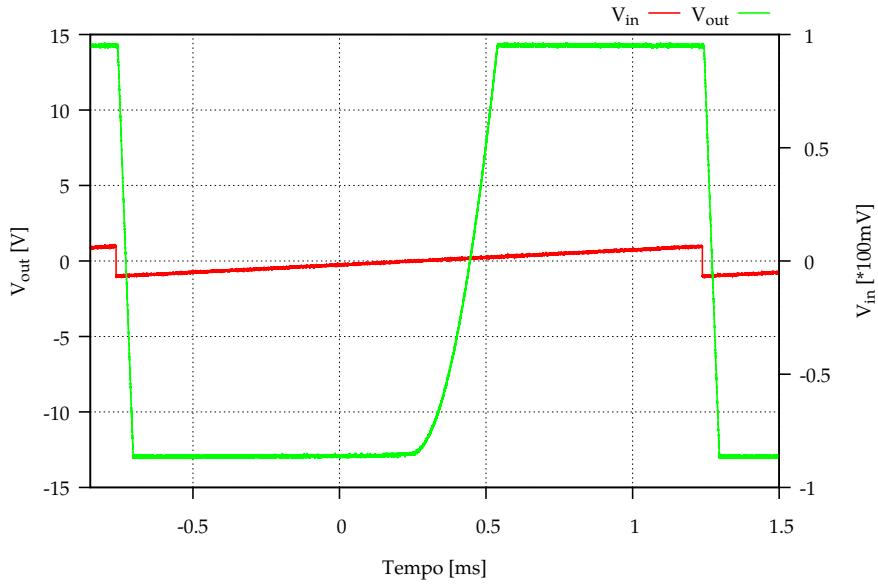


Figura 3: Risposta in loop aperto. Il segnale in ingresso è stato riscalato per chiarezza grafica.

Misura tensione di Offset

La tensione di offset è la differenza di potenziale presente tra gli ingressi quando il segnale in uscita è nullo. Per misurarla costruiamo il circuito mostrato in figura 4.

Si tratta di un amplificatore invertente, e supponendo che la tensione V_{OS} sia applicata da un generatore di tensione ideale in serie col piedino 2, ricaviamo che:

$$i_1 = \frac{V_{OS}}{R_1} \quad i_2 = \frac{V_{OUT} - V_{OS}}{R_2} \quad (5)$$

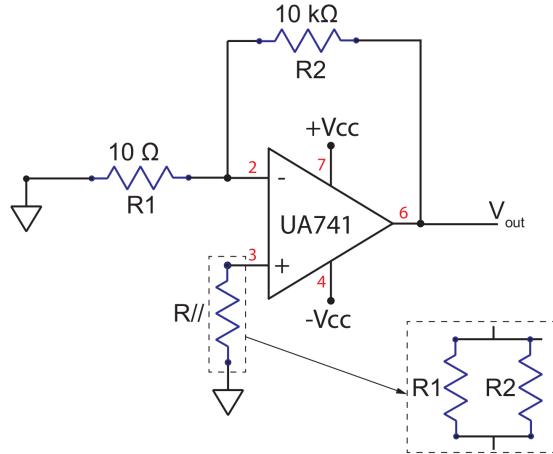


Figura 4: Circuito per la misura di V_{OS}

dove con i_1 (risp. i_2) abbiamo indicato la corrente che scorre attraverso R_1 (risp. R_2). Ma dato che $i_1 = i_2$ otteniamo:

$$V_{OS} = \frac{V_{OUT}}{1 + \frac{R_1}{R_2}} \quad (6)$$

e dato che abbiamo misurato in uscita una

$$V_{OUT} = (-1.28 \pm 0.02)\text{V} \quad (7)$$

la tensione di offset sarà di

$$V_{OS} = (-1.28 \pm 0.02)\text{mV} \quad (8)$$

che è dell'ordine di grandezza indicato dal datasheet del componente considerato.

Il passo successivo è la compensazione della tensione di offset, che si esegue utilizzando il circuito mostrato in figura 5, regolando il potenziometro si cerca di annullare il segnale in uscita.

In laboratorio siamo riusciti a compensare V_{OUT} entro $\pm 20\mu\text{V}$.

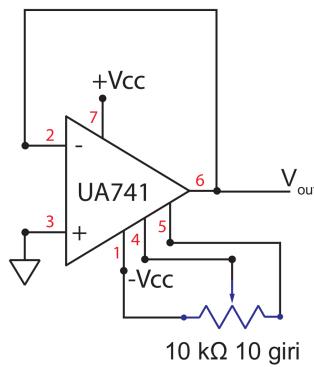


Figura 5

Correnti di bias

Le correnti di bias sono quelle assorbite dall'operazionale, e servono a polarizzare il transistor di cui è composto. Sono *necessarie* al funzionamento dell'opamp, e in questa sezione daremo una stima della loro entità.

Per misurare le due correnti abbiamo utilizzato due diversi circuiti, che sono mostrati nelle sezioni seguenti. Nell'ultimo paragrafo calcoliamo anche la corrente di offset.

Per la misura di i_{b+}

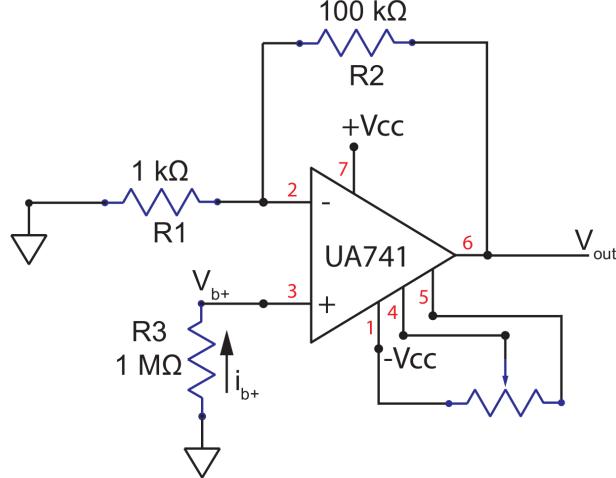


Figura 6: Circuito utilizzato per la misura della corrente di polarizzazione i_{b+}

La corrente cercata è data dall'equazione

$$i_{b+} = \frac{V_{OUT}}{R_3 \left(1 + \frac{R_2}{R_1}\right)} \quad (9)$$

e risulta essere:

$$i_{b+} = (-37.2 \pm 0.4)\text{nA} \quad (10)$$

Per la misura di i_{b-}

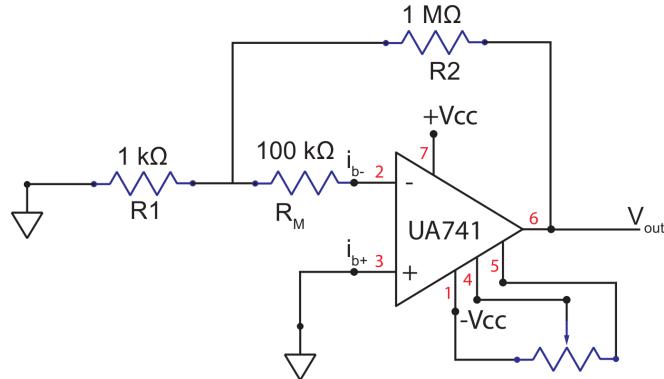


Figura 7: Circuito utilizzato per la misura della corrente di polarizzazione i_{b-}

In questo caso la formula per la corrente è

$$i_{b-} = \frac{V_{OUT}}{R_M} \frac{R_1}{R_2} \quad (11)$$

e risulta quindi:

$$i_{b-} = (38.4 \pm 0.3)\text{nA} \quad (12)$$

Entrambi i valori rientrano nel range previsto dal datasheet: $i_{b\pm} \in (30 \div 70)\text{nA}$.

Corrente di offset

La corrente di offset è data dalla differenza dei moduli delle due correnti di polarizzazione, cioè

$$I_{IO} = |i_{b+}| - |i_{b-}| \quad (13)$$

Il valore ottenuto è quindi:

$$I_{IO} = (1.2 \pm 0.7)\text{nA} \quad (14)$$

che è leggermente basso rispetto al valore tipico indicato dal datasheet di 3.0nA, ma è compatibile entro poche barre d'errore.

Opamp reali, II parte

Gruppo A10: Matteo Bellitti, Gemma Neroni

Povo, 08/10/13

In questa esperienza studiamo alcune caratteristiche degli operazionali reali: la larghezza della banda passante di un 741, il CMRR in configurazione di amplificatore differenziale e lo Slew Rate.

Banda Passante

A causa della presenza del condensatore di compensazione nel secondo stadio dello schema costruttivo del 741, questo si comporta come un filtro passabasso.

Per stimare la banda passante assembliamo un amplificatore invertente come mostrato in figura 2 e variando la frequenza del segnale in ingresso cerchiamo la frequenza di taglio ω_{3dB} . Ripetiamo l'esperimento per 3 diverse configurazioni ($G=1$, $G=10$ e $G=100$), ed osserviamo che più basso è il guadagno più è larga la banda passante.

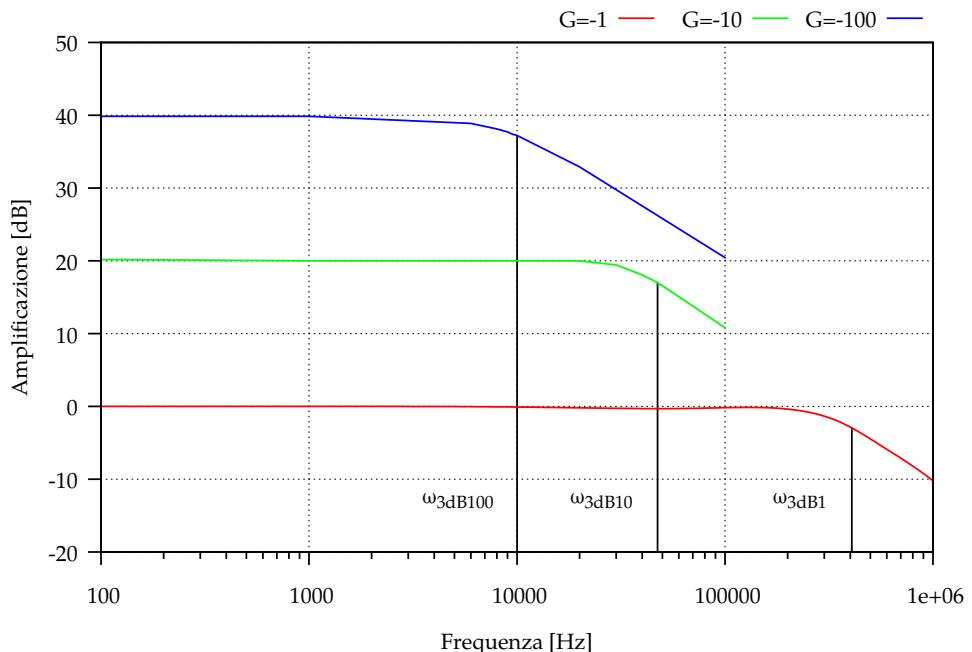


Figura 1: Funzione di trasferimento dell'amplificatore invertente

R_1	R_2	G	ω_{3dB}
10k Ω	10k Ω	-1	(10.35 \pm 0.05)kHz
1k Ω	10k Ω	-10	(47.17 \pm 0.02)kHz
1k Ω	100k Ω	-100	(410.2 \pm 0.4)kHz

Tabella 1: Frequenza di taglio al variare del guadagno G

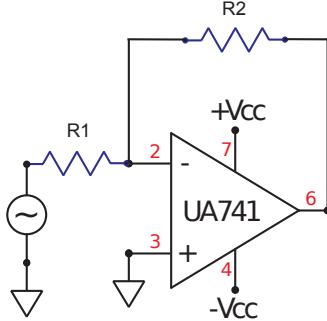


Figura 2: Amplificatore invertente usato per la misura di ω_{3dB}

CMMR

Il Common Mode Rejection Ratio è definito come il rapporto tra l'amplificazione differenziale A_d e quella in modo comune A_c , e solitamente lo si esprime in dB:

$$n_{dB} = 20 \log \left| \frac{A_d}{A_c} \right| \quad (1)$$

Per ricavare A_d e A_c si possono utilizzare i circuiti mostrati in figura 3, ma nel nostro caso abbiamo utilizzato solo la configurazione mostrata a destra nella figura, assumendo per A_d il valore teorico di $R_2/R_1 = 100$. Al posto della sorgente costante V_c abbiamo utilizzato un segnale sinusoidale a 1kHz da 10V picco-picco. Sperimentalmente il guadagno in modo comune risulta essere

$$A_c = (7.14 \pm 0.05) \cdot 10^{-3} \quad (2)$$

di conseguenza il CMRR è

$$n_{dB} = (82.9 \pm 0.2)\text{dB} \quad (3)$$

che è compatibile entro una barra d'errore col valore teorico $n = 83\text{dB}$ caratteristico della frequenza a cui abbiamo lavorato.

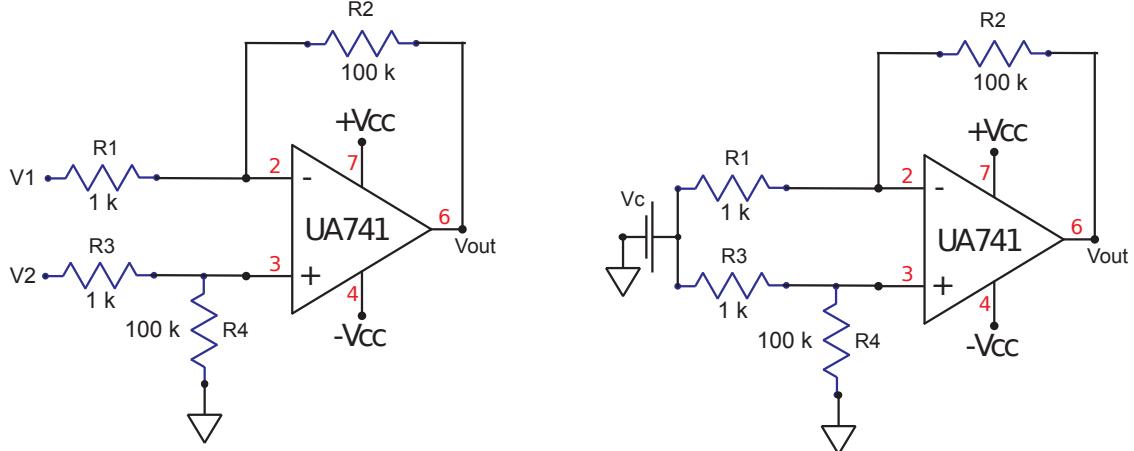


Figura 3: Il circuito a destra è quello che abbiamo utilizzato per determinare l'amplificazione in modo comune.

Slew Rate

La velocità di variazione del segnale prodotto da un opamp reale è finita, il segnale in uscita risulta così deformato rispetto a quello in entrata.

Alimentando un follower (schematizzato in figura 4) con un'onda quadra otteniamo in risposta la forma mostrata in figura 5.

Si può stimare lo slew rate calcolando il rapporto incrementale della rampa compresa tra il 10% e il 90% del massimo del segnale:

$$SR = \frac{\Delta V}{\Delta t} \quad (4)$$

e nel nostro caso otteniamo

$$SR = (0.86 \pm 0.05) \text{V}/\mu\text{s} \quad (5)$$

che è abbastanza vicino al valore atteso di $0.5 \text{V}/\mu\text{s}$ dichiarato dal datasheet, nonostante siano incompatibili data la barra d'errore calcolata. Probabilmente abbiamo sottostimato l'errore.

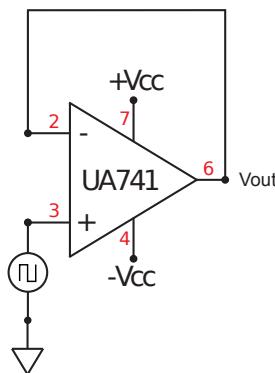


Figura 4: Follower utilizzato per la misura dello slew rate

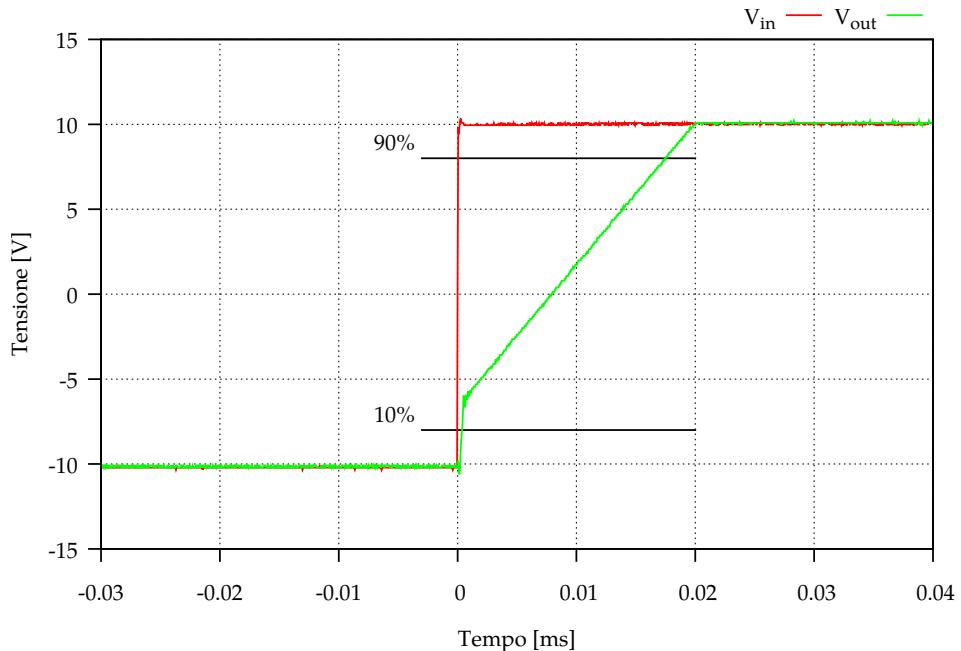


Figura 5: Risposta del follower

Comparatore e Interruttore crepuscolare

Gruppo A10

Matteo Bellitti, Gemma Neroni

Povo, 16/10/2013

Nella prima parte di questa esperienza costruiamo un comparatore con isteresi utilizzando un LM741 e ne illustriamo brevemente il comportamento. Realizziamo poi un comparatore veloce con l'impiego di un LM311 e lo impieghiamo per implementare un interruttore crepuscolare.

1 Comparatore

Per realizzare un comparatore invertente abbiamo assemblato il circuito mostrato in figura 1.

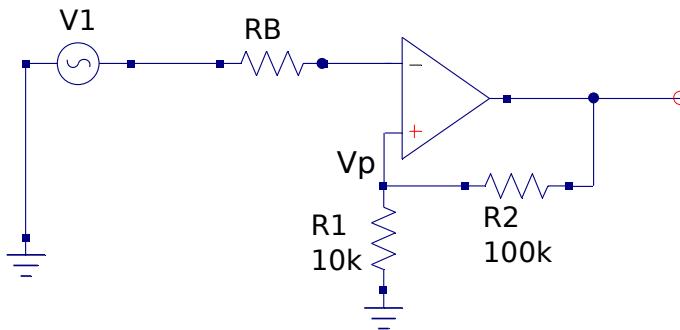


Figura 1: Comparatore invertente. La resistenza R_B è il parallelo di R_1 ed R_2

Il circuito è costruito in modo che l'operazionale lavori sempre in saturazione:

- se $V_{in} < V_p$ allora $V_{out} = V_{OH}$
- se $V_{in} > V_p$ allora $V_{out} = V_{OL}$

dove con V_{OH} e V_{OL} abbiamo indicato le tensioni di saturazione positiva e negativa.

Il circuito confronta quindi il segnale in ingresso con la tensione di riferimento V_p , che è data da

$$V_p = V_{out} \frac{R_1}{R_1 + R_2} = \begin{cases} V_{OH} \frac{R_1}{R_1 + R_2} & \text{se } V_{out} = V_{OH} \\ V_{OL} \frac{R_1}{R_1 + R_2} & \text{se } V_{out} = V_{OL} \end{cases} \quad (1)$$

la tensione di riferimento cambia cioè a seconda dello stato in cui si trova l'operazionale, si dice che il comparatore è con *isteresi*.

Nella figura 2 è mostrata la risposta del comparatore ad un'onda triangolare in ingresso. Osserviamo che i fronti di salita vengono confrontati con la soglia positiva e quelli di discesa con quella negativa, come ci aspettiamo.

Il processo di isteresi può anche essere visualizzato mettendo l'oscilloscopio in modalità xy: si ottiene la curva mostrata in figura 3.

Osserviamo che il ciclo di isteresi è centrato nell'origine, poiché le due tensioni di saturazione sono una l'opposto dell'altra. Se fossimo interessati a controllare che il segnale sia all'interno di una certa

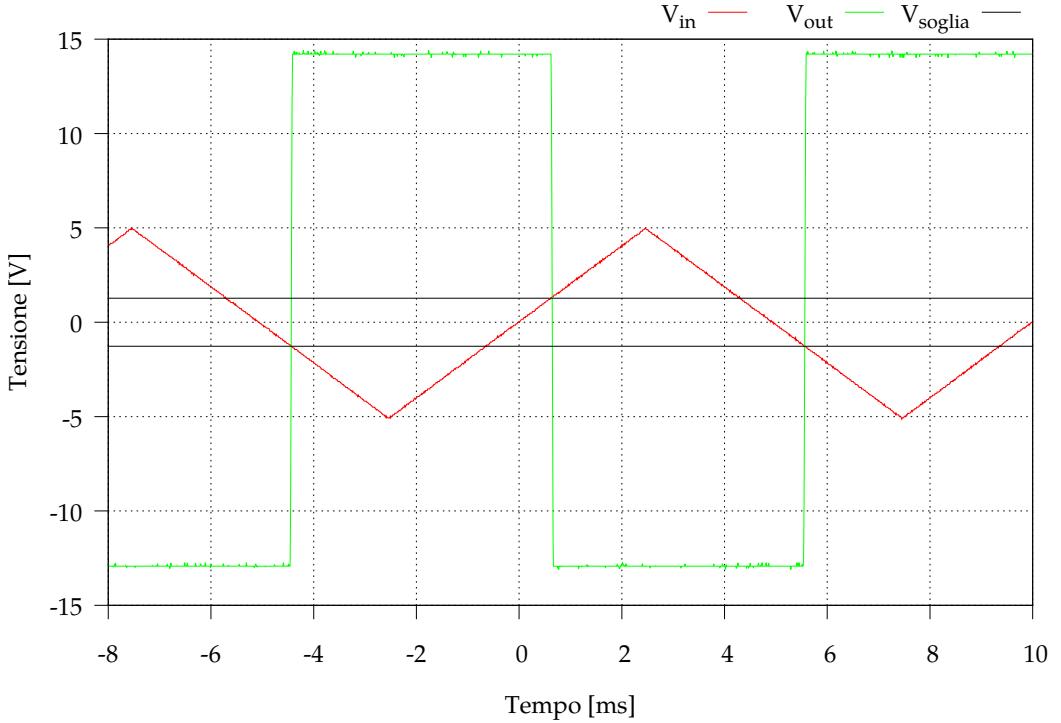


Figura 2: Risposta del comparatore invertente. $V_{soglia} = \pm 1.3V$

finestra non necessariamente centrata nell'origine potremmo semplicemente connettere il resistore R_1 ad una tensione di riferimento V_{rif} invece che al punto comune, infatti:

$$V_T = \underbrace{V_{rif} \frac{R_2}{R_1 + R_2}}_{V_f} + V_{out} \frac{R_1}{R_1 + R_2} \quad (2)$$

otteniamo cioè una finestra della stessa ampiezza ma centrata intorno alla tensione V_f invece che allo 0. Nel grafico in xy significa che l'ampiezza dell'isteresi è la stessa, ma la figura è spostata rispetto all'origine, come mostrato in figura 4

Costruendo un comparatore in certi casi è importante che la risposta sia molto rapida quando attraversiamo la soglia, quindi conviene utilizzare un operazionale con uno slew rate migliore del 741, come per esempio il 311. Si tratta di un comparatore veloce a collettore aperto e possiamo vedere che è più rapido del 741 osservando il suo ciclo di isteresi: i tratti di salita e discesa nella figura 5 sono molto più inclinati, sul grafico sono praticamente verticali (l'oscilloscopio non fa in tempo a registrare valori intermedi tra le due saturazioni).

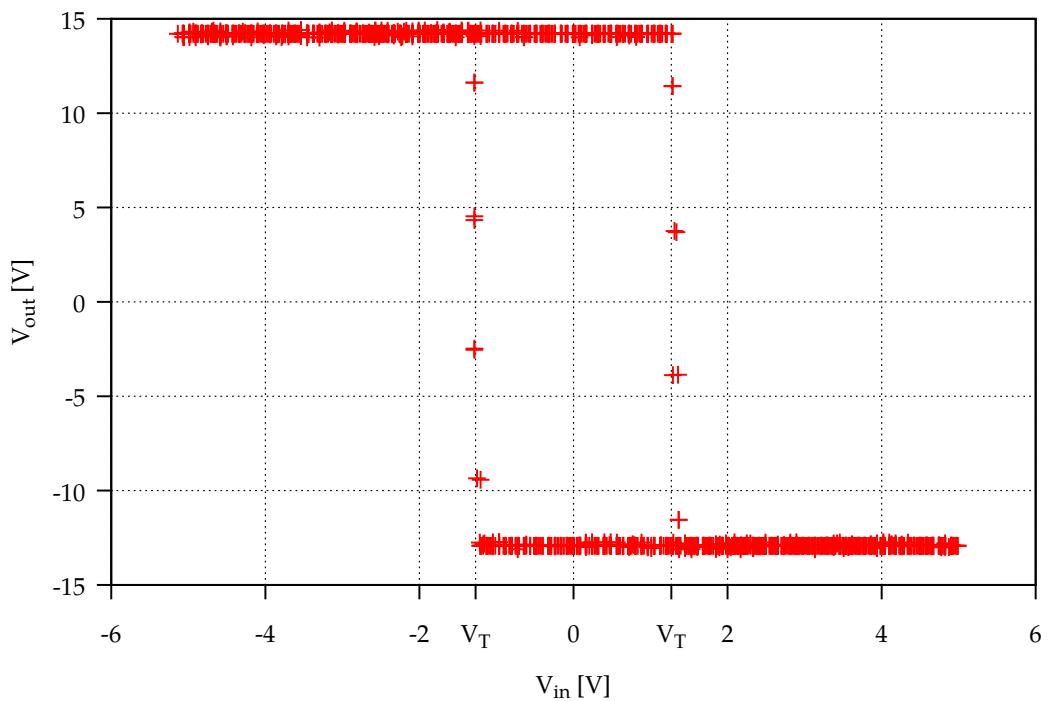


Figura 3: Ciclo di isteresi del comparatore invertente costruito col 741

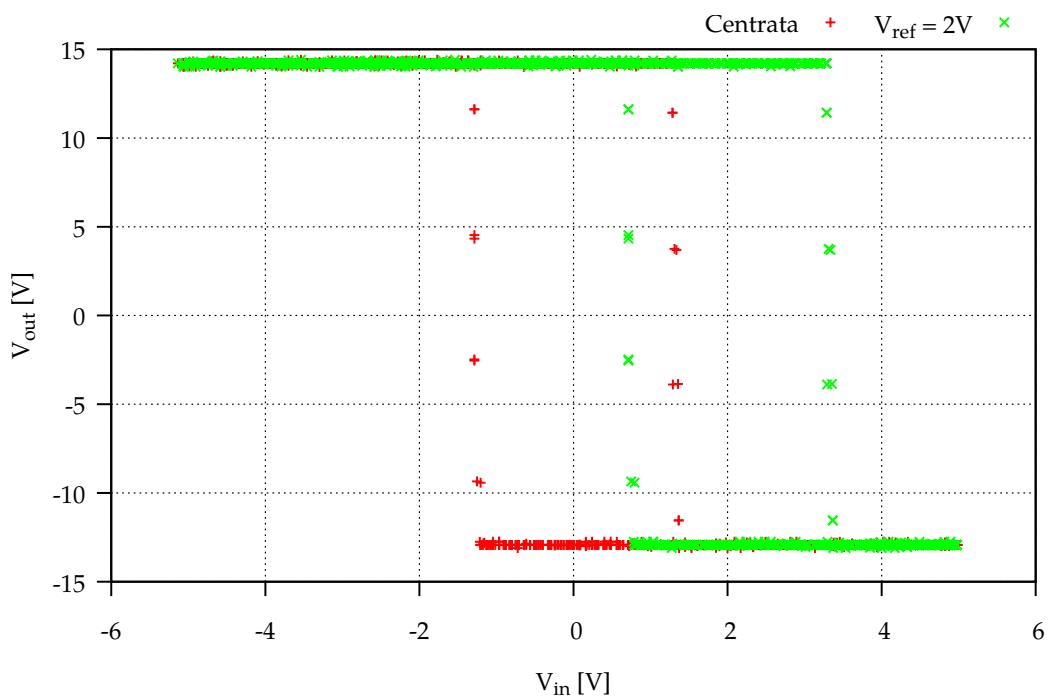


Figura 4: Figura di isteresi traslata, utilizzando una tensione di riferimento $V_f = 2V$

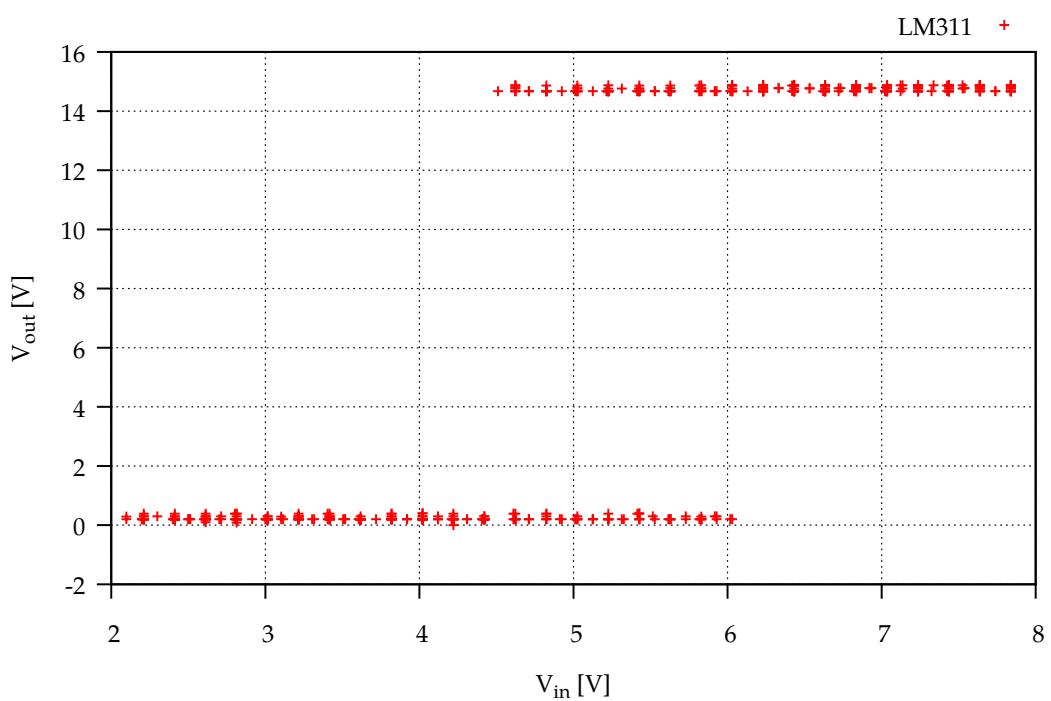


Figura 5: Ciclo di isteresi del comparatore veloce 311

2 Interruttore crepuscolare

Per la seconda parte dell'esperienza sfruttiamo il comparatore veloce appena costruito e un fototransistor per costruire un interruttore crepuscolare, cioè un dispositivo la cui tensione d'uscita sia controllata dall'intensità della luce ambientale.

A questo scopo costruiamo il circuito mostrato in figura 6: nel primo stadio (a sinistra del punto A) un fototransistor inietta una piccola corrente in un trasduttore corrente-tensione e il segnale così ottenuto viene comparato con una tensione di riferimento variabile (tramite un trimmer) usata per controllare l'accensione di un LED.

Il 741 in questo circuito si comporta da trasduttore I-V nel senso che se il fototransistor inietta una corrente i nel ramo di retroazione la tensione del punto A è (applicando il principio del ground virtuale)

$$V_A = -R_f i \quad (3)$$

e quindi la grandezza in uscita è una tensione. Dato che ci aspettiamo i molto piccole, nell'ordine di qualche decina di μA , conviene scegliere un valore elevato di R_f . Nel nostro caso $R_f = 1\text{M}\Omega$

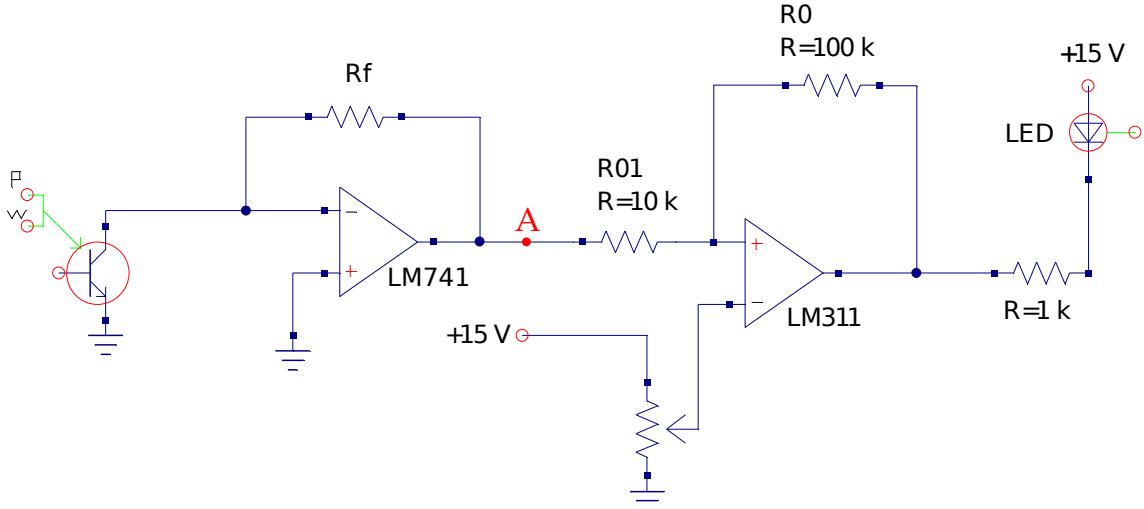


Figura 6

La tensione in uscita sale all'aumentare dell'intensità della luce ambientale, come è facile verificare sperimentalmente: coprendo con una mano il fototransistor il LED si accende.

È interessante notare che l'isteresi è fondamentale, infatti il fototransistor è abbastanza sensibile da captare le variazioni di intensità luminosa delle lampade al neon del laboratorio (che lampeggiano a circa 100Hz) e senza l'isteresi il comportamento del LED sarebbe molto instabile.

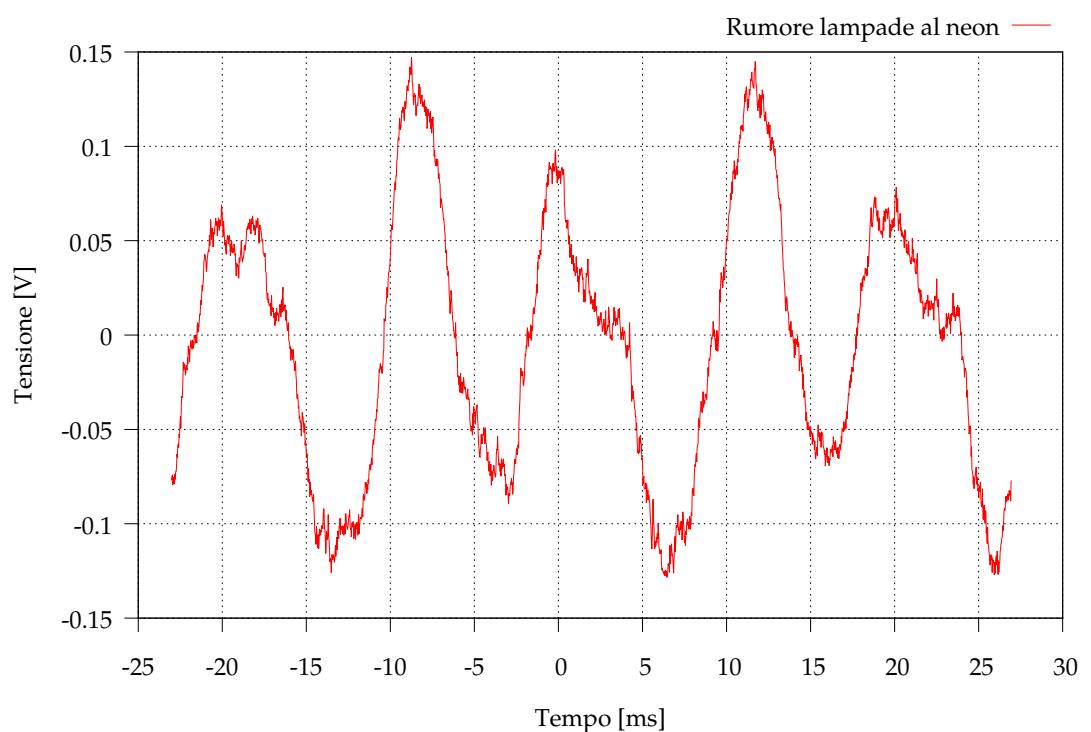


Figura 7: Questo segnale è il potenziale nel punto A se tutta la luce ambientale viene eliminata tranne quella del neon del laboratorio e l'oscilloscopio è accoppiato AC.

Oscillatore a rilassamento e Amplificatore per strumentazione

Gruppo A10

Matteo Bellitti, Gemma Neroni

Povo, 22/10/2013

1 Oscillatore a rilassamento

Per la prima parte di questa esperienza abbiamo realizzato un oscillatore a rilassamento, come mostrato in figura 1. La frequenza prevista di oscillazione è data dalla formula

$$T = 2RC \log \left(1 + \frac{2R_1}{R_2} \right) \quad (1)$$

che nella configurazione indicata nello schema e propagando gli errori opportunamente, fornisce il valore atteso:

$$f_{att} = (450 \pm 30)\text{Hz} \quad (2)$$

Per calcolare questo valore atteso abbiamo misurato col multimetro da banco i valori effettivi delle resistenze e assunto come errore su di esse $100\text{n}\Omega$ per tenere conto della resistenza dei jumper.

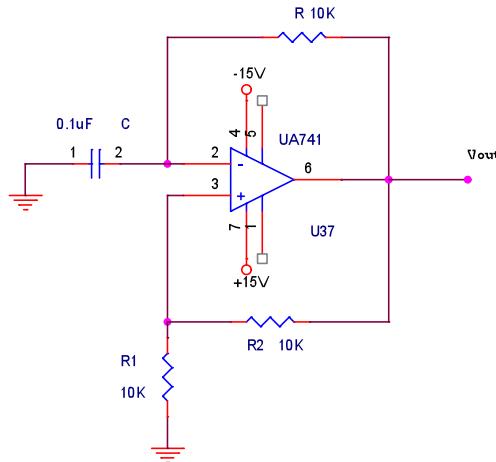


Figura 1

L'uscita del circuito è mostrata in figura 2 e si può vedere che è qualitativamente corretta: il circuito fornisce un'onda quadra compresa tra i valori di tensione di saturazione dell'operazionale. Inoltre la frequenza di questo segnale è

$$f_{sp} = (441 \pm 1) \quad (3)$$

che come ci aspettiamo è più bassa del valore atteso, dato che abbiamo trascurato la resistenza parassita dei cavi di collegamento e della breadboard, ma è comunque compatibile entro una barra d'errore.

Sostituendo la resistore R con un trimmer è possibile controllare la frequenza dell'onda generata. Otteniamo così i dati riportati in tabella.

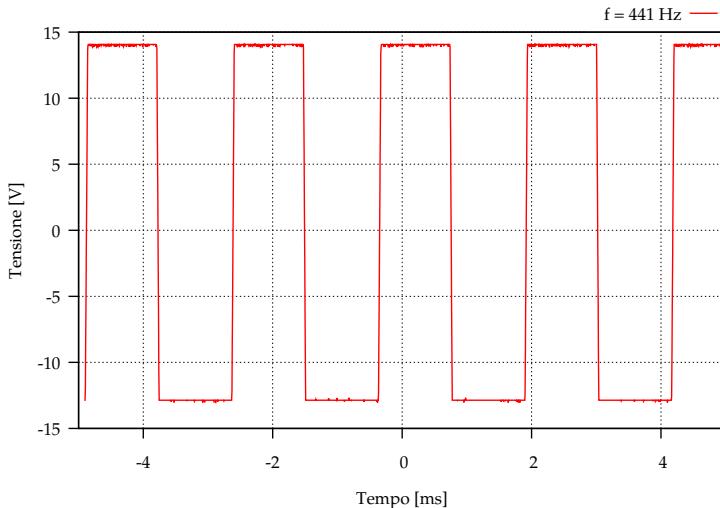


Figura 2: Forma d’onda prodotta dall’oscillatore a rilassamento

$R[k\Omega]$	f_{sp} [Hz]	f_{att} [Hz]
8.002(4)	(543 ± 1)	(560 ± 30)
6.007(0)	(716 ± 1)	(748 ± 40)
4.005(6)	(1053 ± 1)	(1120 ± 70)
2.005(2)	(1984 ± 1)	(2200 ± 100)

Tabella 1: Misura della frequenza generata dall’oscillatore a rilassamento. Al diminuire della resistenza R aumenta la discrepanza tra il valore atteso e quello sperimentale: il contributo di resistenze e capacità parassite diventa più rilevante.

2 Amplificatore differenziale

Il circuito schematizzato in figura 3 è un amplificatore alle differenze con guadagno $m = 2$.

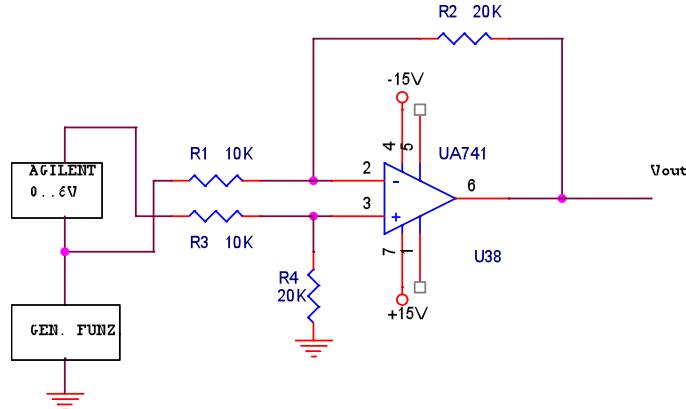


Figura 3: amplificatore alle differenze

Infatti se vale la condizione

$$\frac{R_4}{R_3} = \frac{R_2}{R_1} \quad (4)$$

il guadagno differenziale è dato da:

$$m = \frac{R_2}{R_1} \quad (5)$$

Possiamo quindi assicurarci che la condizione sia verificata sostituendo R_4 con un trimmer.

Per verificare il corretto funzionamento del circuito abbiamo fornito un segnale costante di 10mV tramite l'Agilent sull'ingresso non invertente e un segnale di modo comune sinusoidale da 20V picco-picco. Il segnale in uscita è correttamente centrato intorno ai 20mV ma dato che il CMRR non è infinito vediamo comunque una oscillazione sinusoidale di ampiezza circa 50mV, il che significa $CMRR = 400$. Utilizzando il trimmer si riesce a ridurre la risposta al segnale in modo comune, fino a raddoppiare il fattore di reiezione, come mostrato dai dati in figura 4.

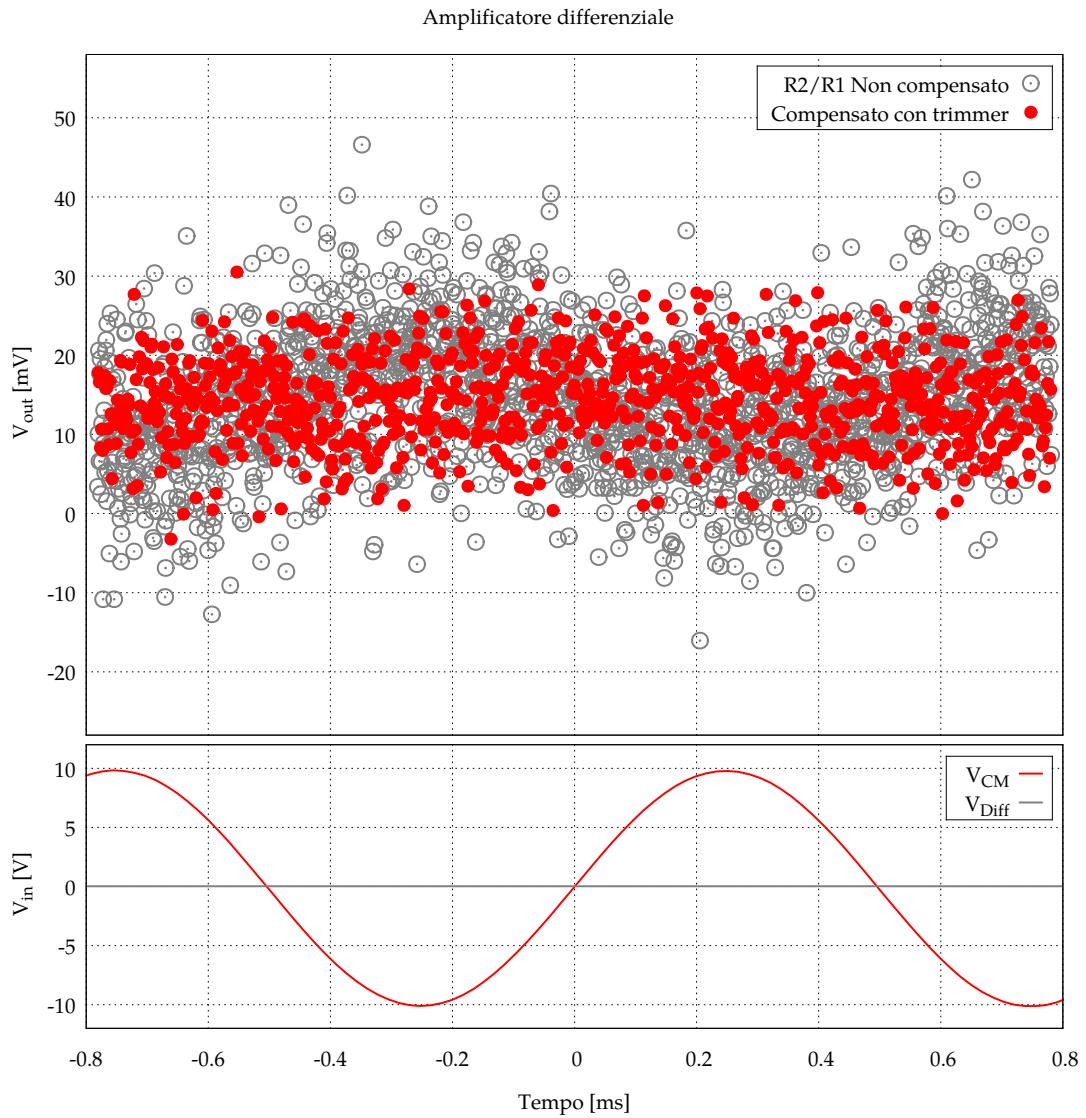


Figura 4: Utilizzando il trimmer si riesce a raddoppiare il CMRR: la serie di dati in rosso occupa una striscia spessa la metà di quella ottenuta senza bilanciamento.

3 Amplificatore per strumentazione

Nell'ultima parte dell'esperienza abbiamo utilizzato un amplificatore per strumentazione AD622 per studiare il comportamento di un resistore al variare della temperatura e verificare il funzionamento di una termocoppia.

3.1 Risposta di un resistore al variare della temperatura

Abbiamo assemblato un ponte di Wheatstone e ne abbiamo collegato le uscite all'INA, come mostrato in figura 5.

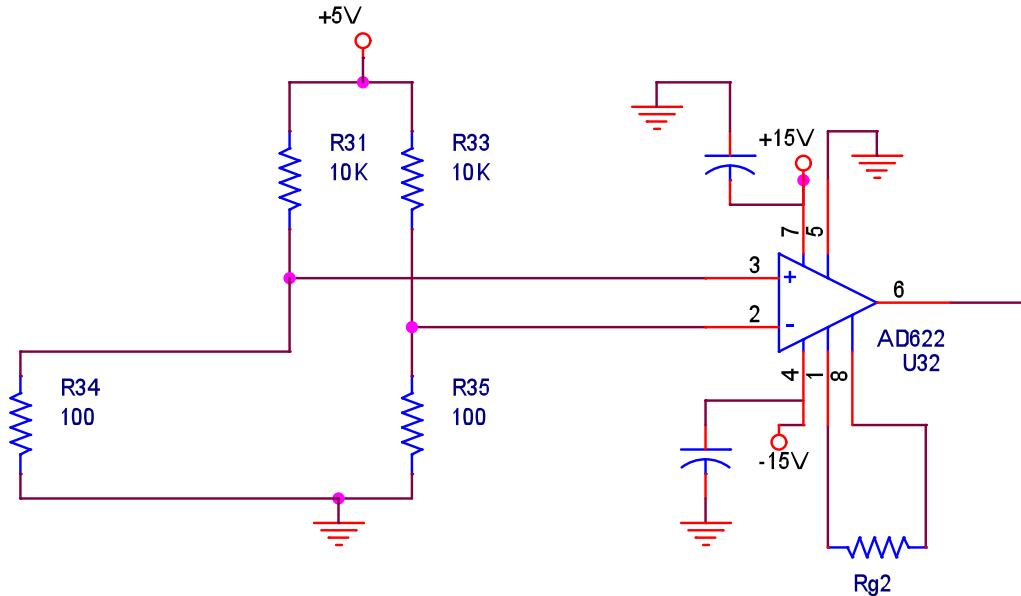


Figura 5

Il resistore R34 è stato montato distante dal resto del circuito, in modo da poter essere riscaldato senza influenzare gli altri elementi del ponte. La resistenza di Rg2 è stata scelta pari a 51.5Ω in modo che il guadagno fosse vicino a 1000. Infatti:

$$G = 1 + \frac{50.5k\Omega}{R_G} \simeq 980 \quad (6)$$

dalla figura 6 possiamo osservare che la tensione in uscita scende al crescere della temperatura del resistore, il che significa che il coefficiente termico del resistore è negativo, come confermato dal datasheet, che riporta:

$$dR = -200 \frac{\text{ppm}}{\text{°C}} \quad (7)$$

dato che la differenza di tensione in uscita è di 80mV (vedi figura 6) significa che il resistore è stato riscaldato approssimativamente di

$$\Delta T = \frac{10.1k\Omega}{dR} \frac{80\text{mV}}{5V} = 8\text{°C} \quad (8)$$

che è un risultato plausibile.

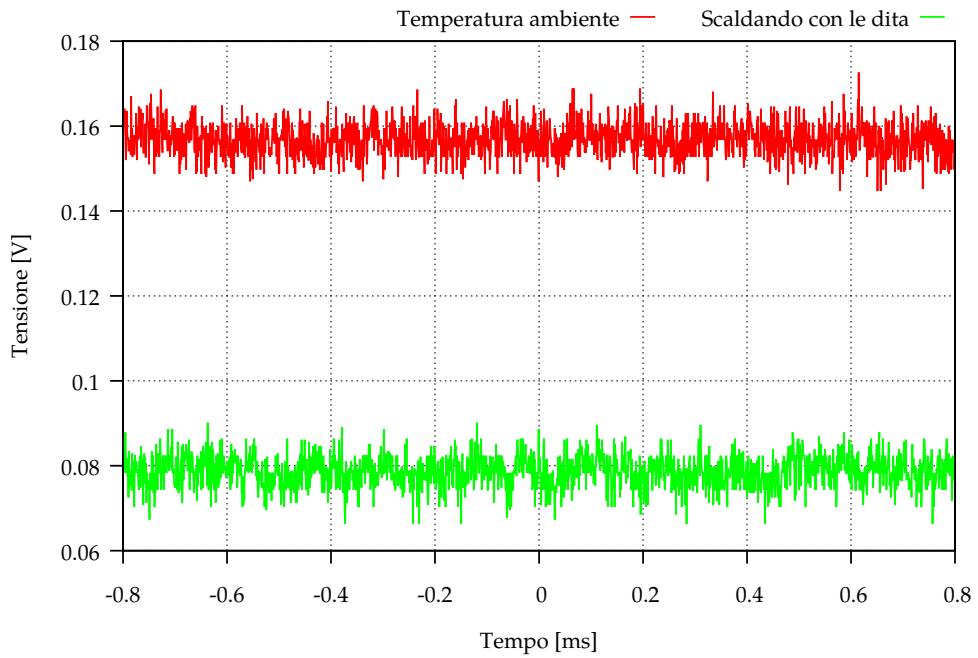


Figura 6: Risposta di un resistore riscaldato.

3.2 Termocoppia

Per utilizzare la termocoppia abbiamo costruito il circuito schematizzato in figura 7. In figura 8 è invece riportato l'output del circuito, che dimostra il corretto funzionamento della termocoppia: all'aumentare della temperatura la tensione scende.

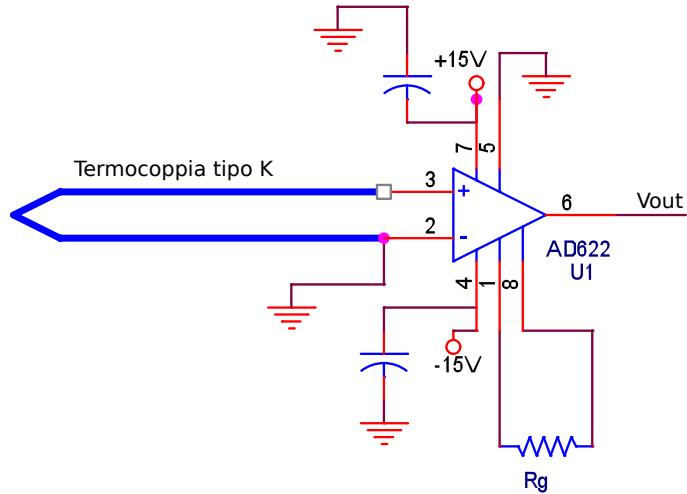


Figura 7

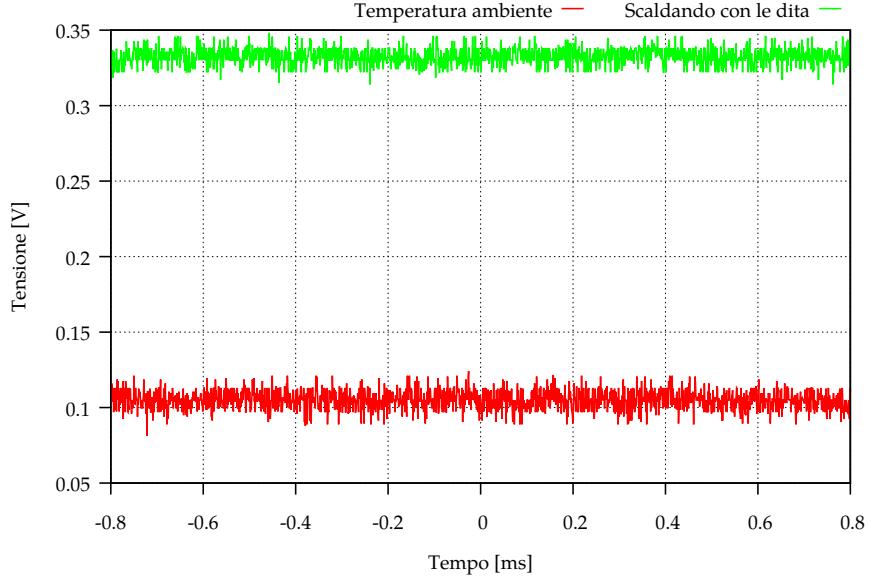


Figura 8: Risposta della termocoppia

4 Termoresistenza

Nell'ultima parte dell'esperienza abbiamo studiato l'importanza delle misure di resistenza a 4 fili. Supponiamo di voler misurare la temperatura di un certo ambiente inaccessibile, che costringe ad utilizzare cavi molto lunghi. Su una termoresistenza PT100 possiamo eseguire una misura a due fili, e collegando ai cavi due resistori in serie da 100Ω possiamo simulare queste condizioni. La temperatura ottenuta per il laboratorio è:

$$T_{2W} = (75.9 \pm 0.3)^\circ\text{C} \quad (9)$$

che è un valore chiaramente errato. Eseguendo una misura a 4 fili come mostrato nello schema 9 osserviamo che si riesce ad annullare l'effetto della resistenza interna dei cavi di collegamento e il valore di temperatura ambiente misurato risulta

$$T_{4W}(25.0 \pm 0.3)^\circ\text{C} \quad (10)$$

che è decisamente più plausibile.

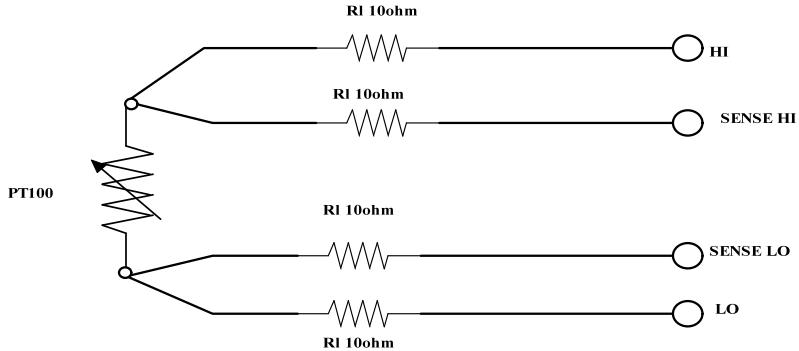


Figura 9

Termostatazione

Gruppo A10: Matteo Bellitti, Gemma Neroni

Povo, 30/10/2013

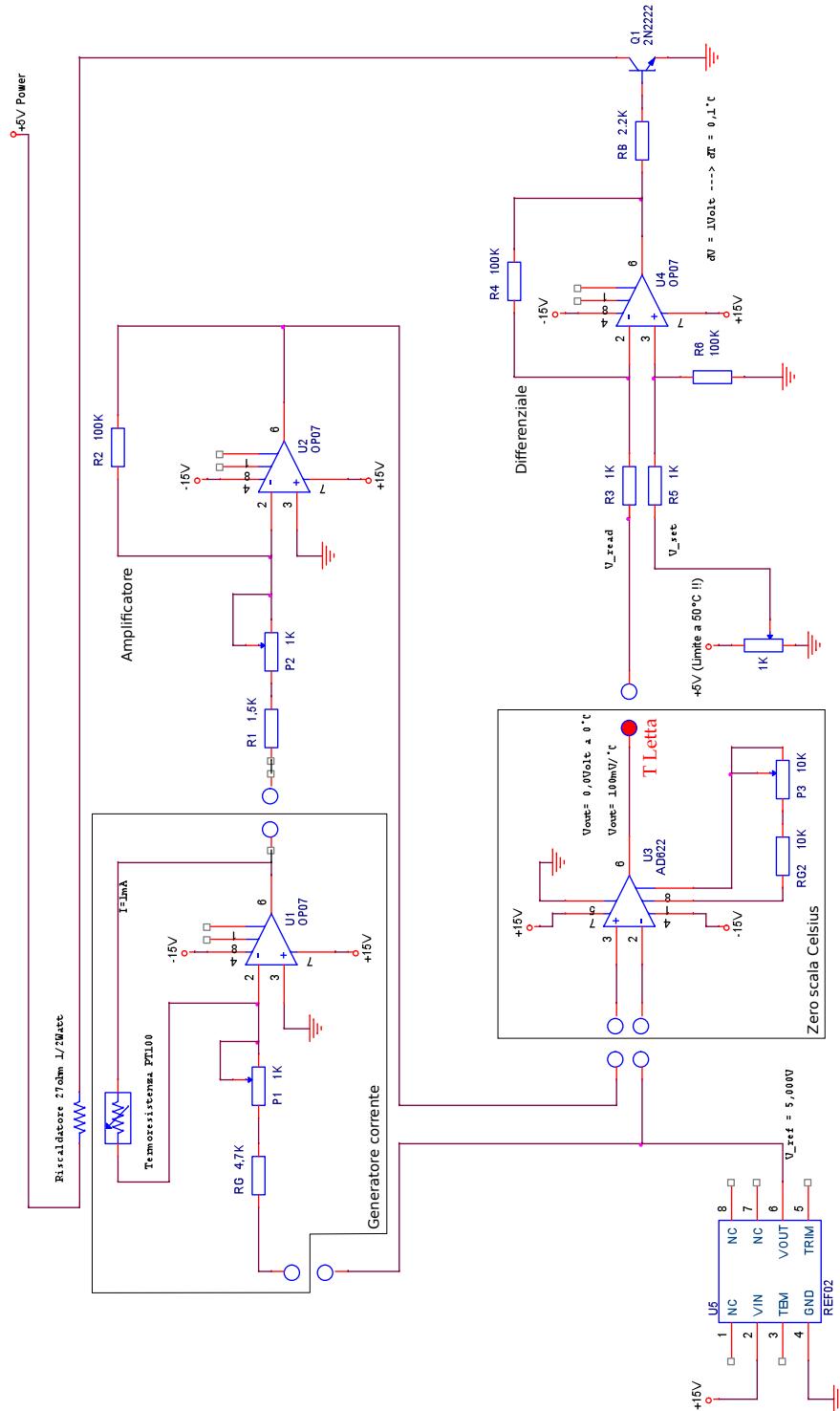


Figura 1: Schema del termostato realizzato

Questa esperienza consiste nella realizzazione di un termostato, sfruttando il concetto di controllo proporzionale. Il sistema si compone di un blocco circuitale che misura la temperatura dell'elemento che vogliamo termostatare (utilizzando una termoresistenza PT100) e di uno stadio differenziale che permette di impostare la temperatura desiderata.

Nota: dato che su quasi tutte le misure è difficile valutare la barra d'errore con precisione, useremo la notazione del tipo 0.0(1) che significa che l'incertezza cade sulla cifra tra parentesi, anche se non sappiamo quanto sia ampia.

1 Termometro elettronico

In figura 1 è schematizzato il circuito completo, discutiamone il comportamento un blocco alla volta. Lo scopo è ottenere in uscita una variazione di 0.1 V/°C, così che l'output sia di facile lettura (per esempio 2.5V → 25°C).

Generatore di corrente

Il costruttore del sensore PT100 consiglia di far scorrere attraverso questo componente sempre una corrente di 1mA, in modo da minimizzare gli errori di misura introdotti dall'autorisaldamento. Conviene quindi utilizzare un generatore di corrente costante e passare la tensione in uscita ad uno stadio di amplificazione in tensione.

Amplificatore

Questo stadio è un amplificatore con guadagno $G = 50$. In questo modo, quando la termocoppia si trova a 0°C l'output è di 5V.

Zero scala Celsius

Il segnale amplificato viene confrontato con una tensione di riferimento (fornita da un REF02, quindi con buona stabilità) e amplificato ancora da un INA (AD622) in modo da ottenere il risultato finale di 100mV/°C e 0V @ 0°C

Controllo proporzionale

La temperatura letta del sistema viene passata ad uno stadio differenziale, che la confronta con la temperatura impostata dall'utente (che regola V_{set}) e si usa l'output V_{err} di questo stadio per controllare la corrente che scorre in un elemento riscaldante a contatto con la termoresistenza tramite un transistor.

1.1 Generatore di corrente

La corrente che scorre attraverso il carico è determinata solamente dalla tensione in ingresso e dalla serie si R_G e P_1 . Inserendo un amperometro in serie alla PT100 si può regolare finemente il trimmer fino ad avere la corrente desiderata, compensando così la precisione della resistenza di valore nominale 4.7kΩ.

Applicando il principio del ground virtuale osserviamo che l'output di questo blocco è

$$V_{o1} = -IR_{PT100} \quad (1)$$

Dato che la variazione di resistenza della PT100 per grado di temperatura è di 0.385Ω , la tensione in uscita da questo blocco varia di $0.385\text{mV}/\text{°C}$, ha quindi bisogno di essere amplificata per ottenere il comportamento a cui siamo interessati. Il guadagno complessivo del secondo e terzo blocco dovrà quindi essere

$$G_{TOT} = \frac{100\text{mV}/\text{°C}}{0.385\text{mV}/\text{°C}} \simeq 260 \quad (2)$$

1.2 Amplificatore

Fissiamo per comodità il guadagno di questo stadio a $G_1 = 50$ e compensiamo la precisione di R_1 usando il potenziometro $P2$. Quando la PT100 si trova a 0°C la sua resistenza è di 100Ω , possiamo quindi simulare queste condizioni sostituendola mometaneamente nel circuito con un resistore di queste dimensioni e tarando l'amplificatore fino ad avere in uscita una tensione di 5V

1.3 Zero Celsius

Il guadagno di questo stadio dovrà essere

$$G_2 = \frac{G_{TOT}}{G_1} \simeq 5.195 \quad (3)$$

che si ottiene regolando il potenziometro $P3$ su

$$R_{P3} = \frac{50.5\text{k}\Omega}{G_2 - 1} - 10\text{k}\Omega = 2.038\text{k}\Omega \quad (4)$$

Il circuito nel suo complesso mostra a questo punto esattamente il comportamento desiderato. Per conferma, la temperatura rilevata del laboratorio risulta essere $25.(1)^\circ\text{C}$ che è ragionevolmente vicina alla temperatura con un termometro a mercurio $T = 24.(8)^\circ\text{C}$.

2 Sistema di controllo proporzionale

Inserendo dopo l'INA uno stadio differenziale è possibile generare un segnale di errore V_{err} che misura quanto la temperatura misurata si discosti da una di riferimento. La temperatura di riferimento V_{set} si imposta con la stessa logica della lettura: $100\text{mV}/^\circ\text{C}$ e 0V @ 0°C . Il segnale in uscita è diverso da zero quando la PT100 non si trova alla temperatura impostata e viene usato per controllare il transistor Q_1 : se V_{err} è piccola nell'elemento riscaldante scorre poca corrente e questo tende a raffreddarsi (vale il viceversa per V_{err} grande).

È interessante notare che comunque il transistor non si trova mai in interdizione ma la corrente assorbita dal riscaldatore è modulata continuamente tra gli $8(0)\text{mA}$ e i $12(0)\text{mA}$, con un periodo di circa 5s . La tensione d'errore invece oscilla tra gli $1.4(7)\text{V}$ e i $2.7(0)\text{V}$.

Nonostante l'inerzia termica del riscaldatore la precisione del termostato è ottima, siamo riusciti ad ottenere una regolazione in temperatura stabile fino al decimo di grado centigrado. Per esempio, regolando $V_{set} = 4.1(6)\text{V}$ si ottiene una lettura di temperatura di

$$T = (41.6 \pm 0.1) \text{ } ^\circ\text{C} \quad (5)$$

Gruppo A10

Matteo Bellitti, Gemma Neroni

Povo, 05/11/2013

Questa esperienza consiste nella costruzione di un circuito che permetta di disegnare un elettrocardiogramma. La figura 1 mostra lo schema costruttivo del circuito realizzato.

Sulla superficie del corpo il segnale è nel range di $\pm 1\text{mV}$ ad una frequenza di circa 125Hz , mentre il potenziale creato dall'elettrodo è nell'ordine dei 700mV : utilizziamo quindi un amplificatore differenziale per eliminare il rumore di modo comune e per ridurre il disturbo introdotto dalla presenza degli elettrodi (l'ampli. diff. ha alta impedenza d'ingresso).

A monte dell'amplificatore differenziale abbiamo introdotto un filtro passa-basso, in modo da ridurre i disturbi causati dalla radio frequenza, infatti

$$f_{3\text{dBDiff}} = \frac{1}{2\pi R(2C_d + C_c)} = 194\text{Hz} \quad (1)$$

$$f_{3\text{dBCM}} = \frac{1}{2\pi RC_c} = 4\text{kHz} \quad (2)$$

Il filtro passa-alto con frequenza di taglio di circa 3kHz serve invece ad eliminare la componente continua in uscita dall'amplificatore differenziale.

Per ridurre l'effetto delle capacità parassite dei cavi di collegamento riportiamo la tensione di modo comune sulla calza dei cavi. In questo modo si limitano le perdite nell'isolante ed entrambi i cavi vedono lo stesso potenziale, indipendentemente dalla posizione sul banco.

Per motivi di sicurezza è sempre meglio isolare galvanicamente la parte del circuito alimentata a batteria (in contatto col paziente) e quella alimentata dalla rete (per l'elaborazione del segnale): l'isolamento si realizza usando l'amplificatore di isolamento ISO124.

In figura 2 è presentato l'ECG dei due membri del gruppo. Entrambi i segnali hanno una forma qualitativamente corretta (si vedono il picco QRS e l'onda T).

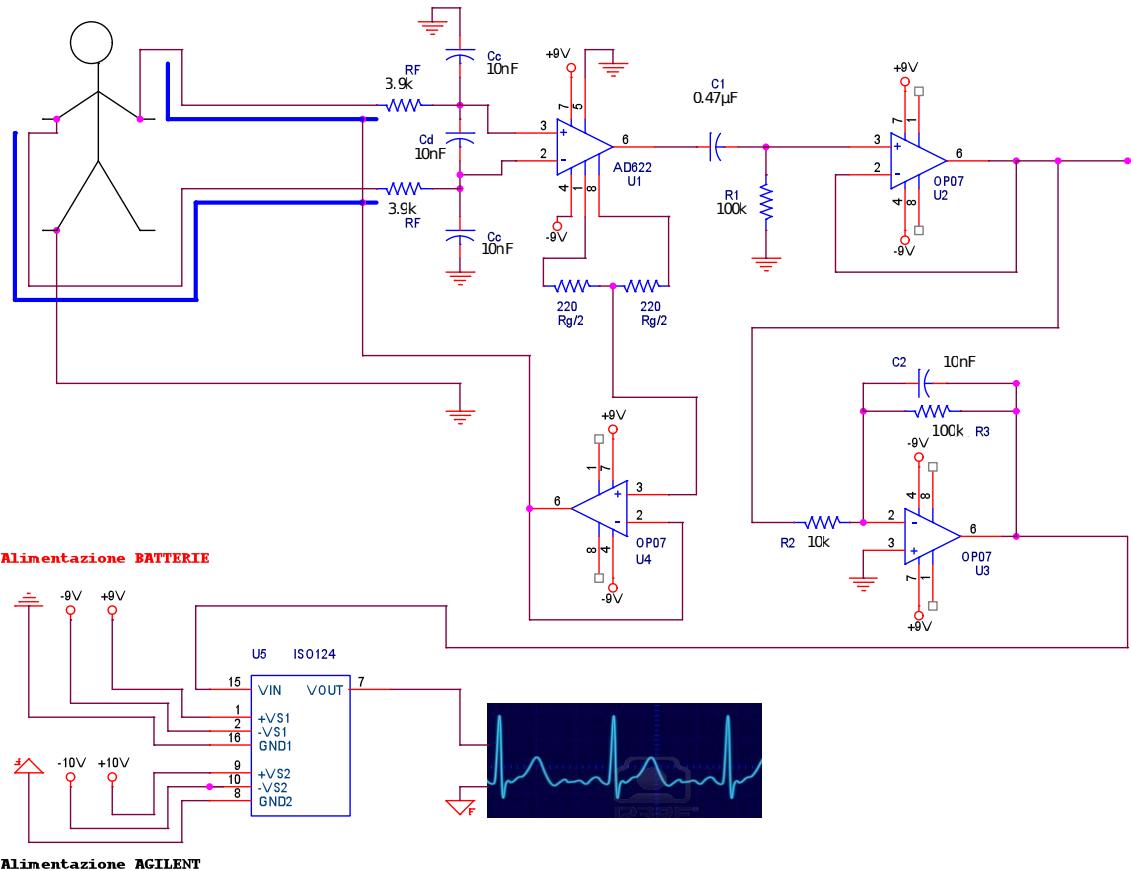


Figura 1

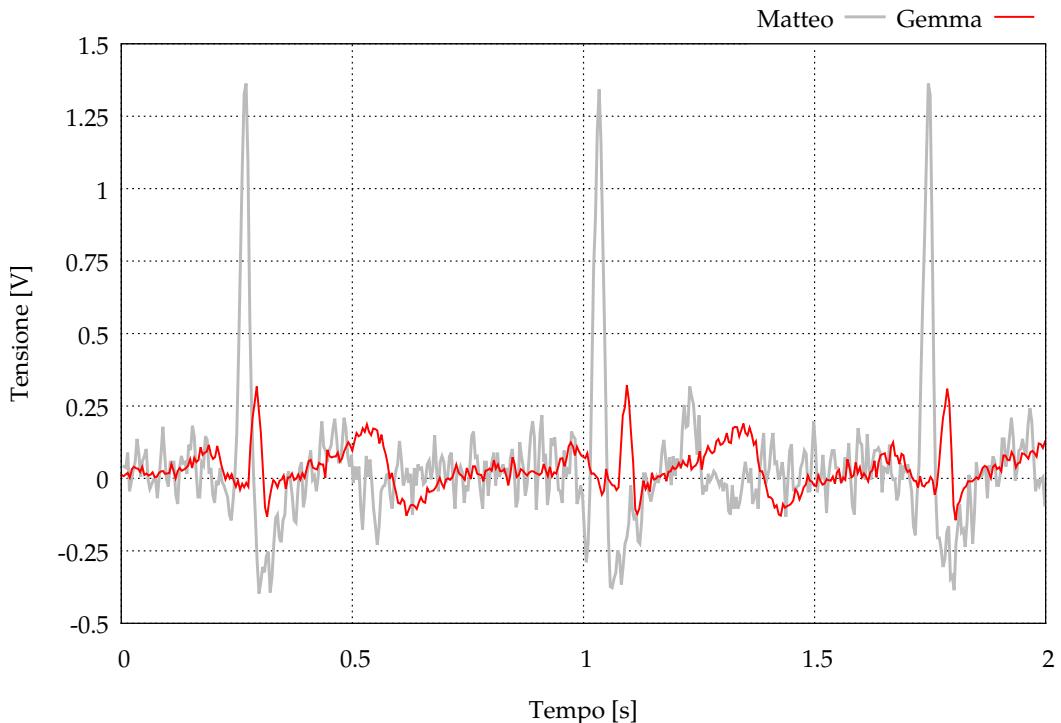


Figura 2: ECG dei membri del gruppo. La linea in rosso ha dei picchi più bassi di quanto atteso, probabilmente a causa di un collegamento difettoso che non siamo riusciti ad individuare.

Oscillatore a ponte di Wien

Gruppo A10

Matteo Bellitti, Gemma Neroni

Povo, 13/11/2013

1 Oscillatore

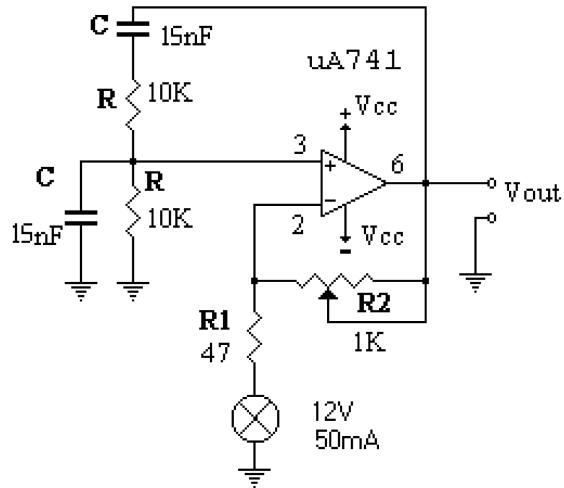


Figura 1

Il circuito presentato in figura 1 è un oscillatore a ponte di Wien: presenta retroazione negativa e positiva, quest'ultima tramite un filtro passa-banda centrato sulla frequenza di oscillazione:

$$f_0 = \frac{1}{2\pi RC} = 1591\text{Hz} \quad (1)$$

A questa frequenza la tensione sul piedino non invertente V_+ è (se V_0 è la tensione in uscita dall'operazionale):

$$V_+ = \frac{V_0}{3} \Rightarrow \beta = \frac{1}{3} \quad (2)$$

Quindi la condizione su A (il guadagno introdotto dal feedback negativo) che deve essere verificata per avere una oscillazione di V_0 è

$$|A\beta| = 1 \quad (3)$$

e di conseguenza dato che alla frequenza f_0 si ha $V_+ = V_0/3$ otteniamo

$$A = \frac{1}{\beta} = 3 \quad \text{con} \quad A = 1 + \frac{R_2}{R_1} \Rightarrow R_2 = 2R_1 \quad (4)$$

Questo oscillatore è autoinnescante, l'innesto è reso possibile dalla presenza di una componente di rumore di frequenza f_0 nel sistema: questa componente (che può essere anche molto piccola all'innesto) viene amplificata e trasformata in un'oscillazione di ampiezza V_0 . Per garantire l'innesto deve essere verificata la condizione

$$|A\beta| > 1 \Rightarrow R_2 > 2R_1 \quad (5)$$

in modo che la componente di rumore sia amplificata, ma se questa condizione rimane vera abbastanza a lungo l'ampiezza viene limitata dalla saturazione dell'operazionale. Per risolvere il problema si utilizza un sistema di Controllo Automatico di Guadagno, che dopo l'innesto mantiene il prodotto $|A\beta|$ automaticamente uguale ad 1: in questo modo l'oscillazione è stabile.

In pratica, il CAG si realizza collegando una lampadina in serie alla resistenza R_1 : la lampadina ha un coefficiente di temperatura positivo (la resistenza del componente aumenta all'aumentare della temperatura), quindi se l'ampiezza dell'onda in uscita aumenta il filamento si scalda ed aumenta la sua resistenza, facendo diminuire il guadagno dell'amplificatore, stabilizzando così l'ampiezza della forma d'onda in uscita. L'inerzia termica della lampadina permette di controllare in maniera ottimale (con buona stabilità) l'ampiezza della sinusoide generata.

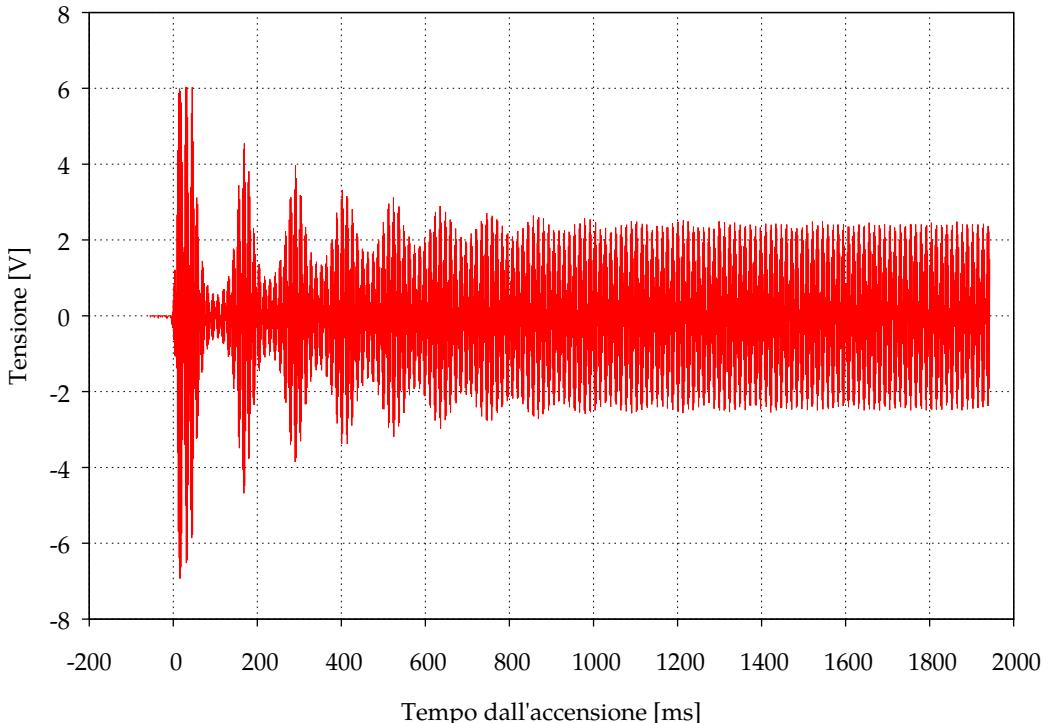


Figura 2: Transiente d'innesto

In figura 2 viene mostrato il comportamento all'accensione dell'oscillatore: nei primi 10ms la componente di rumore viene amplificata fino alla saturazione del 741, il CAG poi regola il guadagno fino a rendere stabile l'oscillazione dopo circa 1.5s. La modulazione del segnale è molto evidente perché la lampadina da noi utilizzata aveva evidentemente una grande inerzia termica.

In figura 3 è mostrata la forma d'onda prodotta dal circuito a regime: è una sinusoide di frequenza $(1.54 \pm 0.01)\text{Hz}$, che è compatibile col valore atteso di 1591Hz se teniamo conto della precisione dei componenti.

Osserviamo che nella costruzione di questo circuito è particolarmente importante l'uso dei condensatori di disaccoppiamento sull'alimentazione: rimuovendoli si ottiene una forma d'onda con delle componenti di rumore ad alta frequenza, come mostrato in figura 4.

Se aumentiamo l'ampiezza dell'oscillazione oltre il valore di tensione di saturazione dell'operazionale si verifica clipping, e visualizzando la FFT del segnale possiamo vedere che sono presenti armoniche di ordine superiore al primo: vedi figura 6.

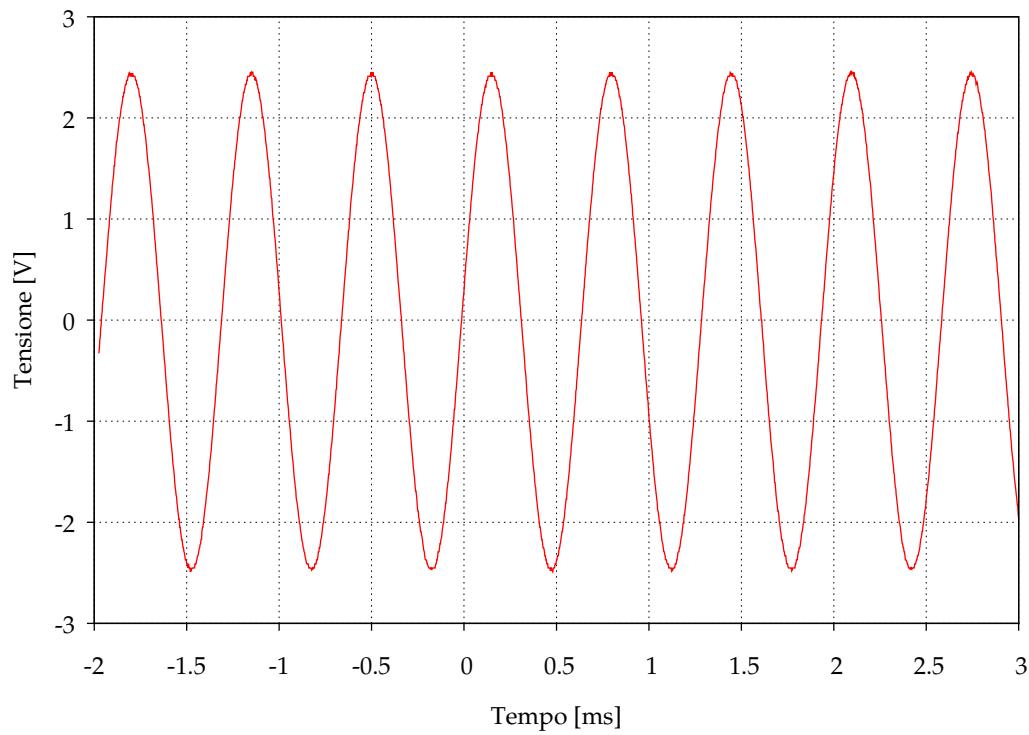


Figura 3: Oscillazione stabile

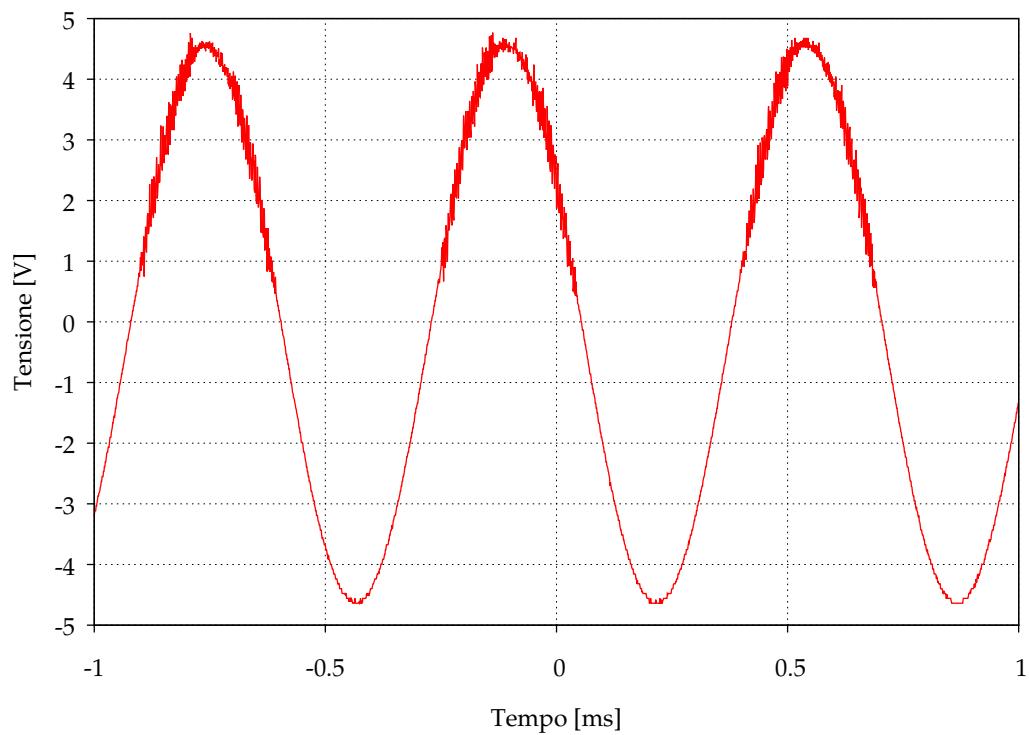


Figura 4: Forma d'onda generata senza condensatori di disaccoppiamento

DSO-X 2002A, MY53280409: Wed Nov 13 17:30:23 2013

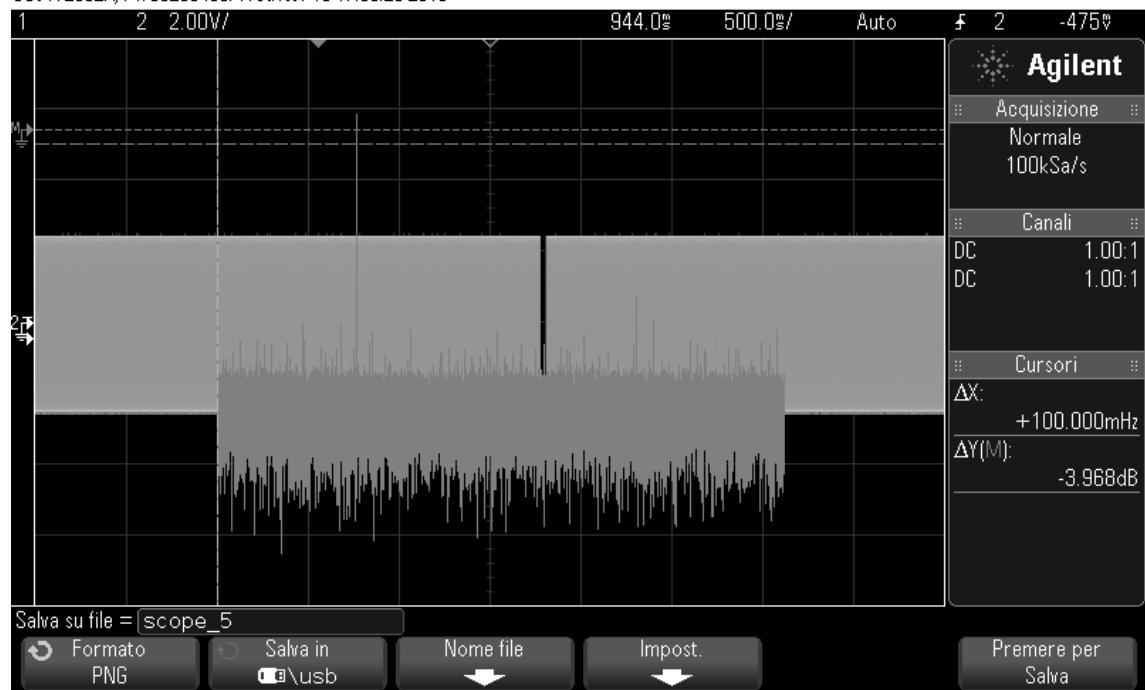


Figura 5: FFT della sinusoide di figura 3: è presente un solo picco molto alto, l'oscillatore è molto stabile in frequenza

DSO-X 2002A, MY53280409: Wed Nov 13 17:40:49 2013

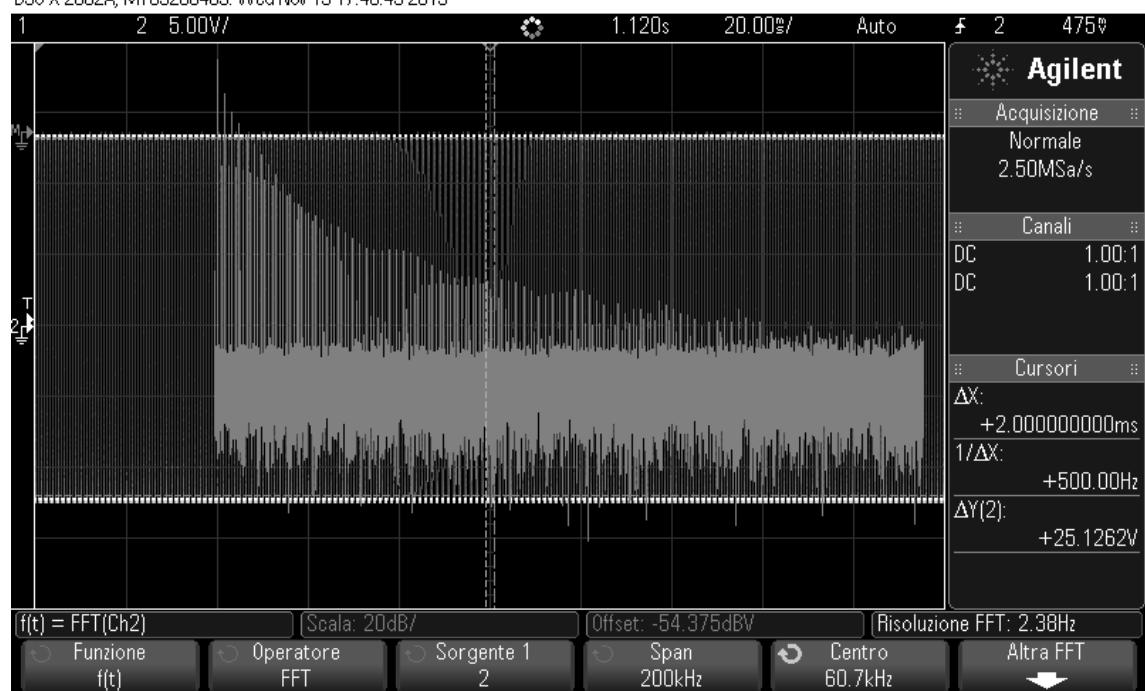


Figura 6: FFT del segnale con clipping: le armoniche successive sono chiaramente visibili

2 Sonda compensata

Nella seconda parte dell'esperienza abbiamo verificato il funzionamento di una sonda compensata. L'oscilloscopio presenta al suo interno un'impedenza non puramente resistiva (vedi lo schema) e per rendere la lettura indipendente dalla frequenza del segnale in ingresso è necessario quindi compensare il polo introdotto nella funzione di trasferimento con uno zero.

In pratica, si utilizza una sonda costruita come mostrato in figura 7: si collega la sonda al segnale di test dell'oscilloscopio (onda quadra 0-5V @ 1kHz) e si regola la capacità variabile C_p fino ad ottenere in uscita un'onda quadra. Due esempi di stati non compensati e di una compensazione corretta sono mostrati in figura 8.

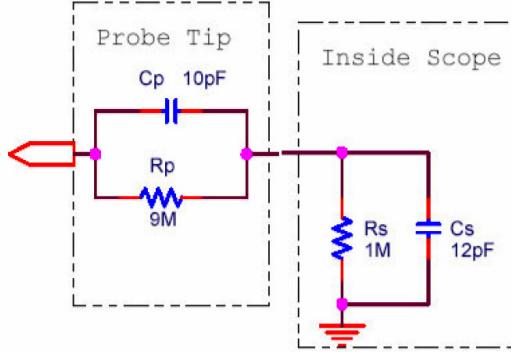


Figura 7: Circuito equivalente dell'oscilloscopio e della sonda compensata

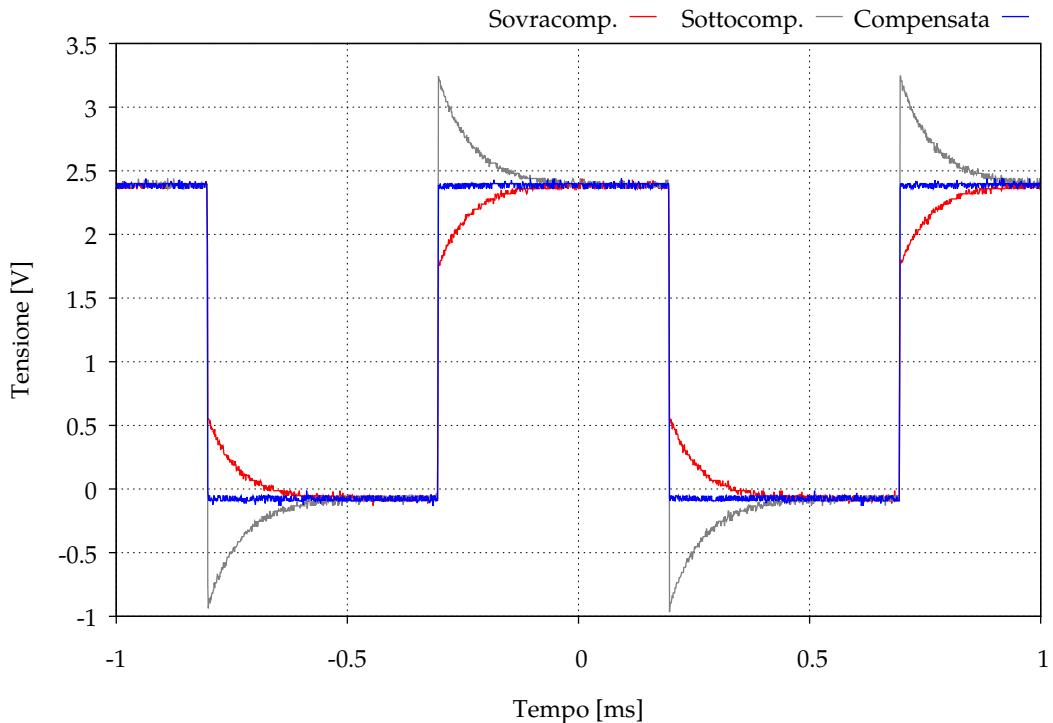


Figura 8: Risposta al segnale di test in varie condizioni

Porte logiche

Gruppo A10

Matteo Bellitti, Gemma Neroni

Povo, 19/11/2013

1 Esercizi introduttivi

1.1 Verifica funzionamento porta NAND

Utilizzando l'integrato 7400, che contiene 4 porte NAND, abbiamo verificato il comportamento di una singola porta, cioè abbiamo controllato che rispettasse la seguente tabella di verità:

A	B	\overline{AB}
0	0	1
0	1	1
1	0	1
1	1	0

Tabella 1: Funzione logica NAND

1.2 Verifica funzionamento porta NOT

È possibile creare una porta NOT utilizzando solo porte NAND, semplicemente cortocircuitando gli ingressi della porta NAND, come mostrato in figura 1

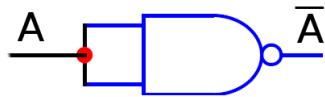


Figura 1

Per verificare il funzionamento della porta abbiamo fornito in ingresso un'onda quadra ($f = 3\text{Hz}$, $V_{pp} = 2.5\text{V}$ con un offset di $V_{off} = 1.25\text{V}$) ed utilizzando la basetta a led abbiamo controllato che il LED lampeggiasse.

Per studiare la risposta ad una tensione di ingresso variabile abbiamo collegato la porta ad una tensione costante compresa tra gli 0V ed i 5V e misurato la tensione in uscita. I risultati sono riportati nella tabella 2.

Per comprendere meglio il comportamento della porta è utile studiare la sua funzione caratteristica. Abbiamo fornito in ingresso un'onda triangolare ($f = 100\text{kHz}$, $V_{pp} = 2.5\text{V}$ e $V_{off} = 1.25\text{V}$) e impostato l'oscilloscopio in modalità xy.

V_{in}	V_{out}	V_{in}	V_{out}
0.5V	3.204V	3.0V	109mV
1.0V	2.756V	3.5V	109mV
1.5V	109mV	4.0V	109mV
2.0V	109mV	4.5V	109mV
2.5V	109mV	5.0V	109mV

Tabella 2: Risposta in tensione della porta NOT

Nel caso ideale dovremmo osservare una funzione a gradino compresa tra gli 0V e i 5V: osservando quindi la figura 2 possiamo dedurre che non stiamo lavorando con una porta ideale.

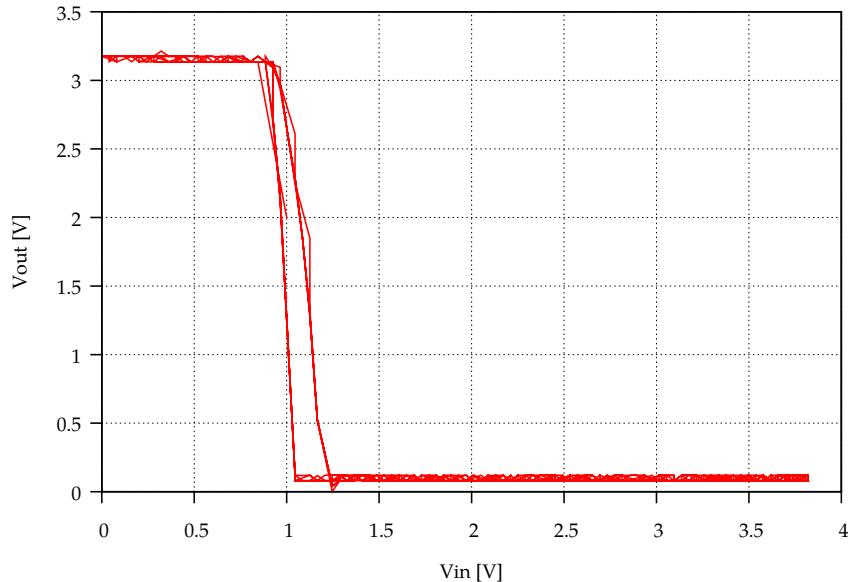


Figura 2: Caratteristica In/Out porta NOT non ideale: la tensione massima di uscita è minore di 5V e il gradino non è a pendenza infinita.

1.3 Porta GATE

Per realizzare una porta GATE è sufficiente eseguire l'AND logico del segnale a cui siamo interessati con il segnale di controllo. Per realizzare una porta AND utilizzando solo delle NAND si può costruire il seguente circuito si tratta semplicemente di una porta NAND ed una AND in serie, infatti

$$AB = \overline{\overline{A}\overline{B}} = \overline{\overline{A}\overline{B}}\overline{AB} \quad (1)$$

Per verificare il funzionamento del gate abbiamo fornito ad A un'onda quadra ($f = 1\text{kHz}$, $V_{pp} = 2.5\text{V}$, $V_{off} = 1.25\text{V}$) mentre utilizzavamo B come segnale di controllo: se B veniva collegato a +5V (cioè 1 logico) l'oscilloscopio collegato all'uscita Y mostrava un segnale identico a quello in ingresso, collegando invece B al punto comune l'uscita era nulla.



Figura 3: Porta AND realizzata con sole NAND

1.4 Porta XOR

Si può realizzare una porta XOR utilizzando solo NAND, infatti utilizzando la mappa di Karnaugh per minimizzare la tabella di verità si ottiene:

	A	\bar{A}
B	0	1
\bar{B}	1	0

Tabella 3: Mappa della funzione logica XOR

che viene quindi minimizzata nel prodotto

$$A \text{ XOR } B = A\bar{B} + \bar{A}B \quad (2)$$

a sua volta questa espressione può essere trasformata con alcuni passaggi in una espressione che contiene solo NAND:

$$A\bar{B} + \bar{A}B = A\bar{B} + A\bar{A} + \bar{A}B + B\bar{B} \quad (3)$$

$$= (\bar{A} + \bar{B})A + (\bar{A} + \bar{B})B \quad (4)$$

$$= \bar{A}\bar{B}A + \bar{A}\bar{B}B \quad (5)$$

$$= \overline{\overline{\overline{A}\bar{B}}} \overline{\overline{\overline{A}\bar{B}}} \quad (6)$$

dove abbiamo utilizzato le leggi di De Morgan e il fatto che $A\bar{A} = 0$.

L'ultima espressione si realizza col circuito mostrato in figura 4.

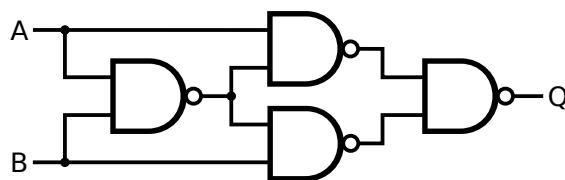


Figura 4: Porta XOR realizzata con sole NAND

Abbiamo quindi verificato il funzionamento della porta: l'uscita era un 1 logico solo se esattamente uno degli ingressi era in stato 1.

2 Giuria con un presidente

Abbiamo realizzato il circuito descritto a lezione: una giuria di quattro membri, in cui il voto del presidente vale doppio e il risultato è deciso a maggioranza.

Avevamo precedentemente dimostrato che la funzione logica minimizzata con la tabella di verità a cui siamo interessati è

$$Y = ABC + P(A + B + C) \quad (7)$$

che si può rappresentare con il seguente circuito:

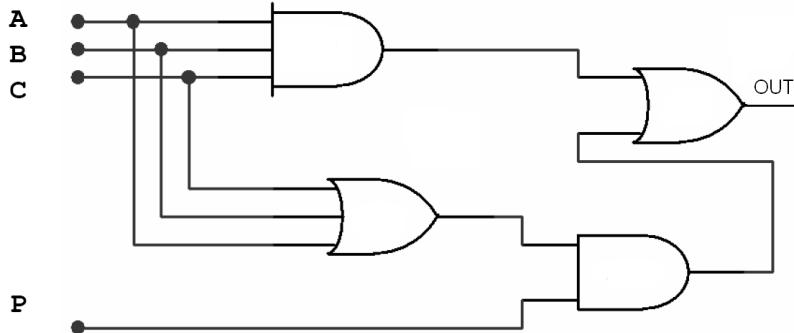


Figura 5: Circuito presentato a lezione

Tuttavia, non avendo a disposizione porte OR, ma solo NAND e NOT, abbiamo implementato la stessa funzione con un circuito diverso, che comunque si può ottenere da quello proposto con le tecniche studiate a lezione. Il circuito da noi realizzato è il seguente:

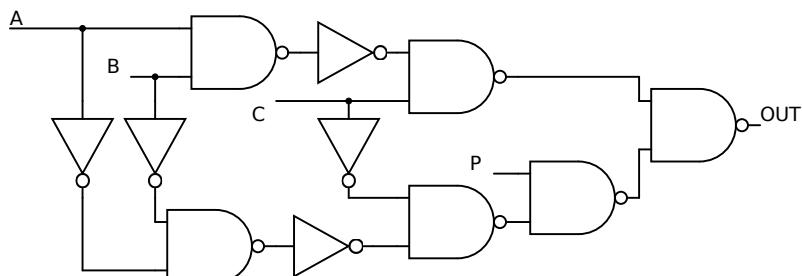


Figura 6: Implementazione della votazione effettivamente realizzata in laboratorio

Utilizzando la scheda a LEDabbiamo verificato che il funzionamento fosse quello corretto.

3 Allarme mini-appartamento

Immaginando di dover progettare un sistema di allarme per un mini-appartamento, utilizziamo delle variabili booleane per controllare lo stato dei sensori:

P Sensore sulla porta d'ingresso (0 se è chiusa)

F Sensore sulla finestra (0 se è chiusa)

I Sensore ad infrarossi all'interno (0 se non rileva persone)

C Chiave per l'esclusione dell'infrarosso (1 se voglio escludere IR)

L'allarme si attiva se l'uscita del sistema si trova in 1 logico. La tavola di verità corrispondente è allora quella mostrata in tabella 4.

P	F	I	C	OUT	P	F	I	C	OUT
0	0	0	0	0	1	0	0	0	1
0	0	0	1	0	1	0	0	1	1
0	0	1	0	1	1	0	1	0	1
0	0	1	1	0	1	0	1	1	1
0	1	0	0	1	1	1	0	0	1
0	1	0	1	1	1	1	0	1	1
0	1	1	0	1	1	1	1	0	1
0	1	1	1	1	1	1	1	1	1

Tabella 4:

Da questa possiamo costruire la mappa di Karnaugh, che risulta essere quella mostrata in figura 7 e fornisce la funzione logica minimizzata

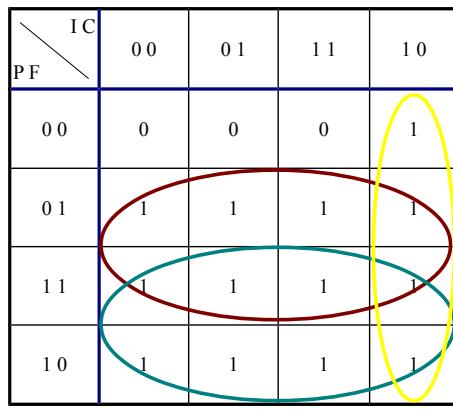


Figura 7

$$\text{OUT} = F + P + I\bar{C} \quad (8)$$

Questa funzione può essere implementata in un circuito che utilizzi solo porte NAND tramite un procedimento analogo a quello già mostrato nel caso della votazione, lo schema da utilizzare sarà allora quello disegnato in figura 8.

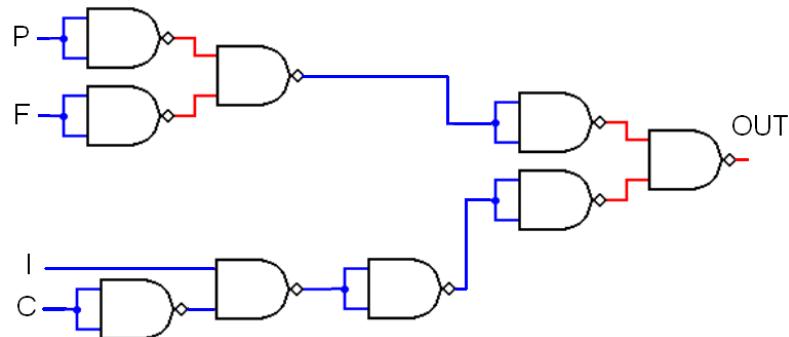


Figura 8: Circuito per l'allarme del mini-appartamento, realizzato con sole porte NAND

Comunque in questa esperienza non era richiesto l'effettiva costruzione di questo circuito, e non ne abbiamo verificato sperimentalmente il funzionamento.

Altri esercizi sulle porte logiche, Multiplexing

Gruppo A10: Matteo Bellitti, Gemma Neroni

Povo, 27/11/2013

1 Esercizi porte logiche

1.1 Tempo di propagazione

Finora abbiamo trattato le porte logiche solo in condizioni stazionarie, ma in certe applicazioni può essere importante conoscere il tempo di propagazione del segnale in ingresso. Per stimare questo parametro abbiamo costruito il circuito schematizzato in figura 1: usando una V_{in} ad alta frequenza (noi abbiamo usato 100kHz) osserviamo che V_{out} è costantemente in 1 logico, tranne per un intervallo di tempo durante la fase di salita di V_{in} (vedi figura 2).

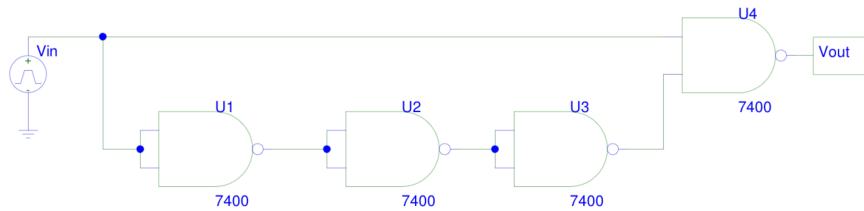


Figura 1: Circuito per la misura del tempo di propagazione

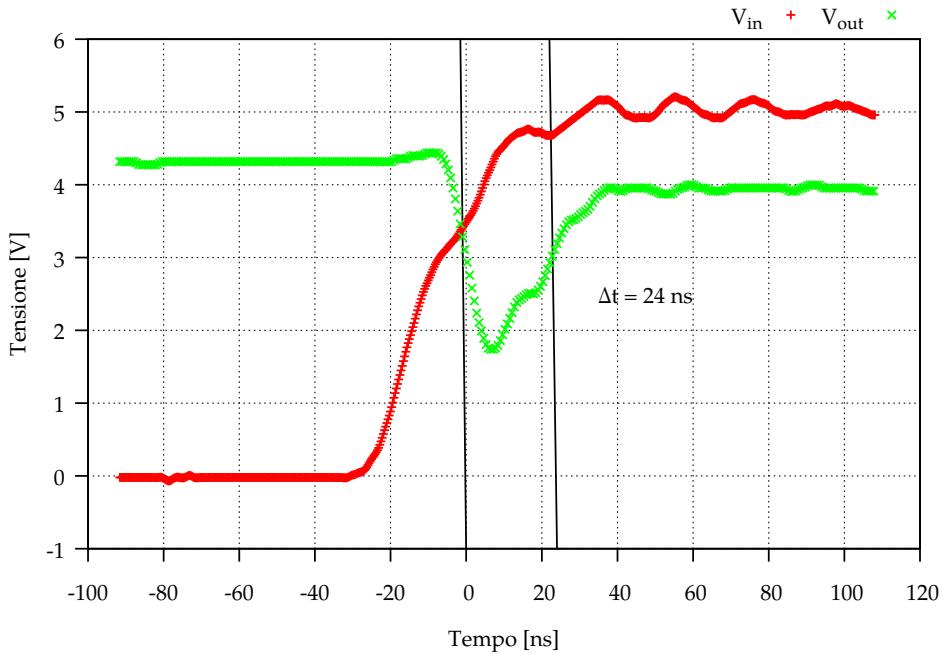


Figura 2: Tempo di propagazione di 3 porte NOT in serie

Questo significa che le porte NOT hanno introdotto un certo ritardo ed in quel momento entrambi gli ingressi della NAND (U4) sono alti. Il ritardo calcolato per una singola porta è:

$$t_d = (8 \pm 1)\text{ns} \quad (1)$$

che è compatibile col dato riportato sul datasheet del componente.

È importante osservare che questo ritardo è nell'ordine dei nanosecondi, quindi diventa rilevante solo in applicazioni in cui gli eventi da misurare avvengono su queste scale di tempi, come per esempio negli esperimenti di fisica nucleare o nelle CPU/GPU.

1.2 Porta NOT TTL Open Collector

A volte può essere necessario collegare un blocco circuitale che funziona in logica 0 – 5V ad uno che usa una logica differente. Nel nostro caso abbiamo realizzato un circuito per il pilotaggio diretto di un LED alimentato a +9V: per farlo ci siamo serviti di una porta NOT Open Collector, come mostrato nello schema 3.

Oltre ad osservare il corretto funzionamento del LED, abbiamo verificato che il segnale fosse effettivamente nella nuova logica 0 – 9V con l'oscilloscopio, il risultato è mostrato in figura 4

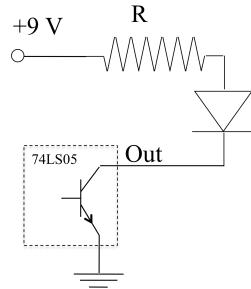


Figura 3: Schema per il controllo del LED. La resistenza $R = k\Omega$ è stata dimensionata in modo da avere una corrente di 5mA, abbastanza da accendere il LED.

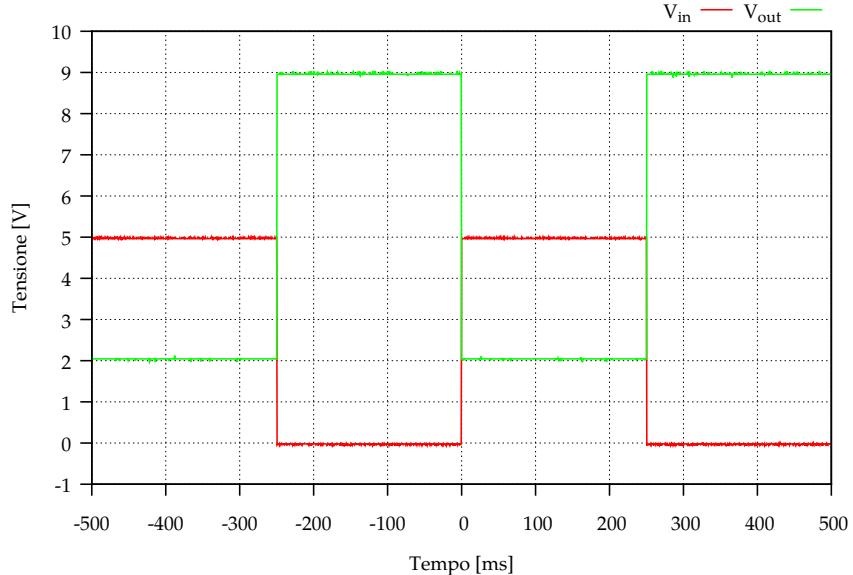


Figura 4: Porta NOT: si vede il cambio di logica, lo stato 1 corrisponde ora a +9V invece di +5V. Il valore di tensione corrispondente allo 0 è ancora accettabile.

1.3 Porta buffer TTL 3State 74LS125

Come ultimo esercizio sulle porte logiche abbiamo verificato il funzionamento di una port Tri-state, abbiamo quindi costruito il circuito mostrato in figura 5, dove LED indica la basetta che abbiamo utilizzato anche nell'esperienza precedente.

La variabile di controllo S controlla il passaggio del segnale A: se si trova in stato 0 è attiva U1 (ed U2 è in stato Z) e LED vede il segnale A, altrimenti U1 si trova in stato di alta impedenza e LED è messo a terra tramite U2.

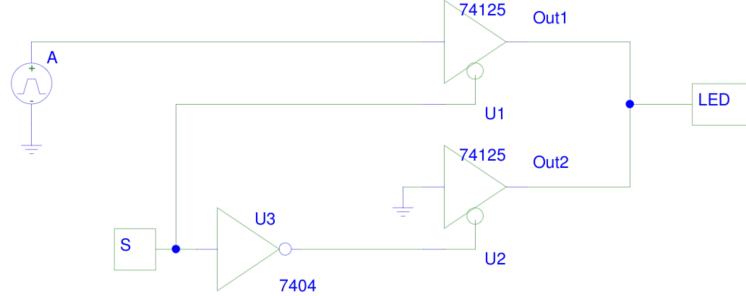


Figura 5: Buffer Tri-state.

2 Multiplexing

Applicando il concetto di variabile di controllo già incontrato nell'esercizio precedente abbiamo realizzato un selettore a 4 canali: vedi figura 6.

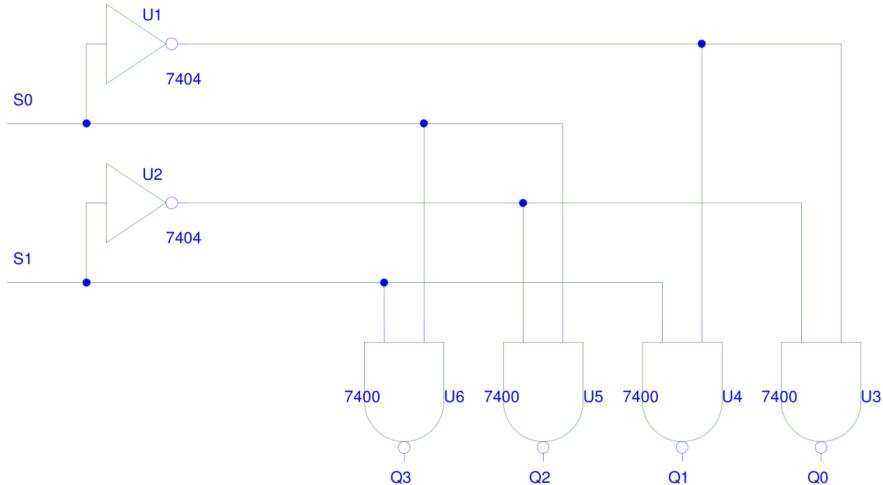


Figura 6: Circuito selettore

Le due variabili S0 ed S1 forniscono una rappresentazione binaria del numero del canale che si trova in 0 logico (il selettore lavora in logica negata), per esempio se S0=0 ed S1=1 solo Q1=0 mentre tutti gli altri si trovano nello stato 0. La tavola di verità completa è presentata nella tabella 1.

Abbiamo poi utilizzato il selettore per effettuare il multiplexing di quattro linee. Nello schema riportato in figura 7 $D_{0,1,2,3}$ sono quattro segnali diversi (nel nostro caso D_0 era un'onda quadra a 1kHz e tutti gli altri erano zeri logici) e tramite le due variabili S0 ed S1 si controlla quale viene trasmesso sulla linea D_i .

S0	S1	Q0	Q1	Q2	Q3
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0

Tabella 1: Tavola di verità per il selettore

Grazie al particolare comportamento delle porte Tri-state (che abbiamo già discusso) è possibile eseguire il wired-or dei segnali senza rischio di ambiguità logica.

Abbiamo controllato il corretto funzionamento del circuito “trasmettendo” ad un altro gruppo che aveva invece realizzato un circuito di de-multiplexing, controllando all’uscita dei due blocchi la linea attiva fosse quella selezionata da $S_0 + S_1$ (ad esempio D_0) e mostrasse il segnale da noi fornito a D_0 .

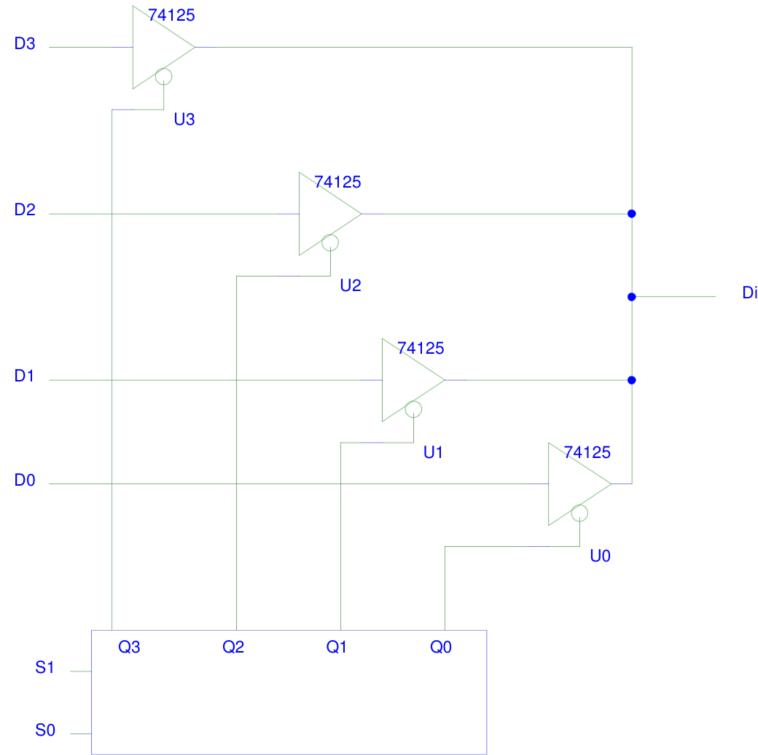


Figura 7: Multiplexing a 4 linee

Esercizi con logica sequenziale - Flip Flop

Gruppo A10: Matteo Bellitti, Gemma Neroni

Povo, 03/12/2013

1 Flip Flop

1.1 FF SR con porte NAND (latch)

Abbiamo montato il circuito come mostrato in figura 1 e abbiamo verificato la sua tabella di verità. Per fare ciò abbiamo utilizzato la solita basetta a LED, collegata in modo che Q controllasse un LED verde (acceso se $Q=1$) e \bar{Q} uno rosso.

Quando sia S che R erano nello stato 1, entrambi i LED erano accesi: perdiamo così la possibilità di avere due stati stabili distinti.

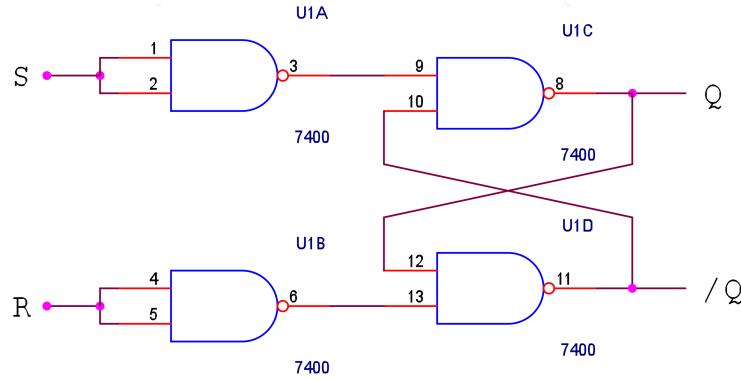


Figura 1: FF SR Latch 74S00

S	R	\bar{S}	\bar{R}	Q_{n+1}	\bar{Q}_{n+1}
0	0	1	1	Q_n	\bar{Q}_n
0	1	1	0	0	1
1	0	0	1	1	0
1	1	0	0	?	?

Tabella 1: Tabella di verità del latch SR

1.2 FF SR sincronizzato

Abbiamo montato il circuito mostrato in figura 2 e ne abbiamo verificato il funzionamento in modo analogo a quanto fatto per il circuito precedente.

Se $EN = 0$ il circuito ignora i valori di S ed R e mantiene lo stato precedente, mentre se $EN = 1$ si comporta come un latch SR.

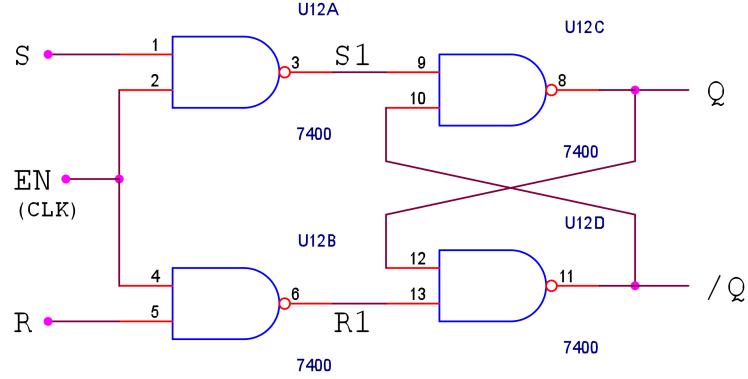


Figura 2: FF SR sincronizzato 74S00

EN	S	R	Q_{n+1}	\bar{Q}_{n+1}
0	X	X	Q_n	\bar{Q}_n
1	0	0	Q_n	\bar{Q}_n
1	0	1	0	1
1	1	0	1	0
1	1	1	?	?

Tabella 2: Tabella di verità del latch sincronizzato

1.3 Latch tipo D

Abbiamo montato il circuito mostrato in figura 3 e ne abbiamo verificato il funzionamento: quando EN è attivo l'uscita assume il valore D , qualunque esso sia; se invece $EN = 0$ l'uscita conserva lo stato precedente indipendentemente dal valore di D

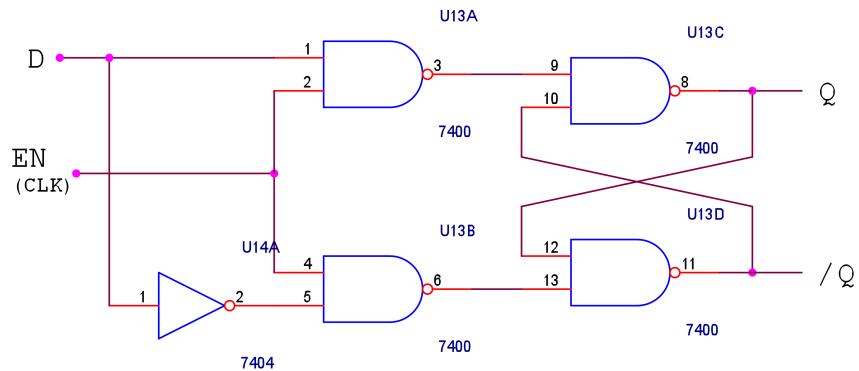


Figura 3: Latch D 74S00

D	EN	Q_{n+1}	\bar{Q}_{n+1}
0	1	0	1
1	1	1	0
X	0	Q_n	\bar{Q}_n

Tabella 3: Tabella di verità latch tipo D

1.4 Antirimbalzo

Il latch SR con porte NAND può essere utilizzato come interruttore antirimbalzo. Per avere un riferimento abbiamo prima testato il funzionamento di un interruttore semplice, utilizzando lo schema mostrato in figura 4. Per questo circuito abbiamo stimato un tempo di rimbalzo di $(115 \pm 5)\mu\text{s}$.

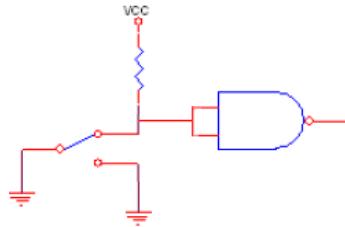


Figura 4: Interruttore con rimbalzo

Abbiamo poi utilizzato il latch SR come mostrato nella figura 5. In figura 6 sono confrontate le uscite del circuito con interruttore semplice e con antirimbalzo.

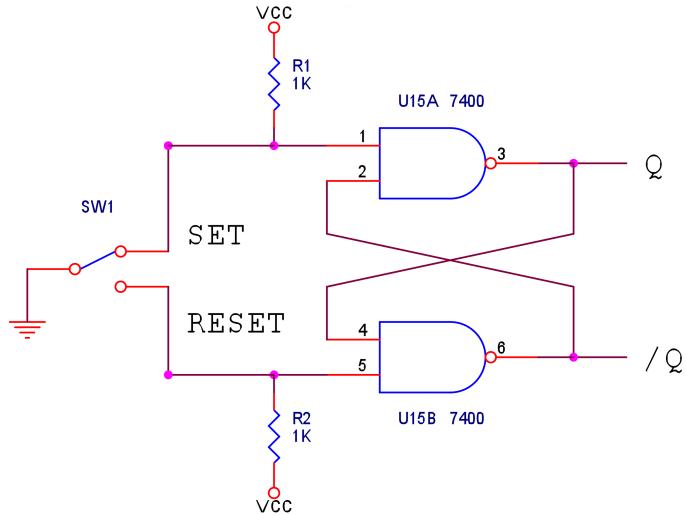


Figura 5: Antirimbalzo

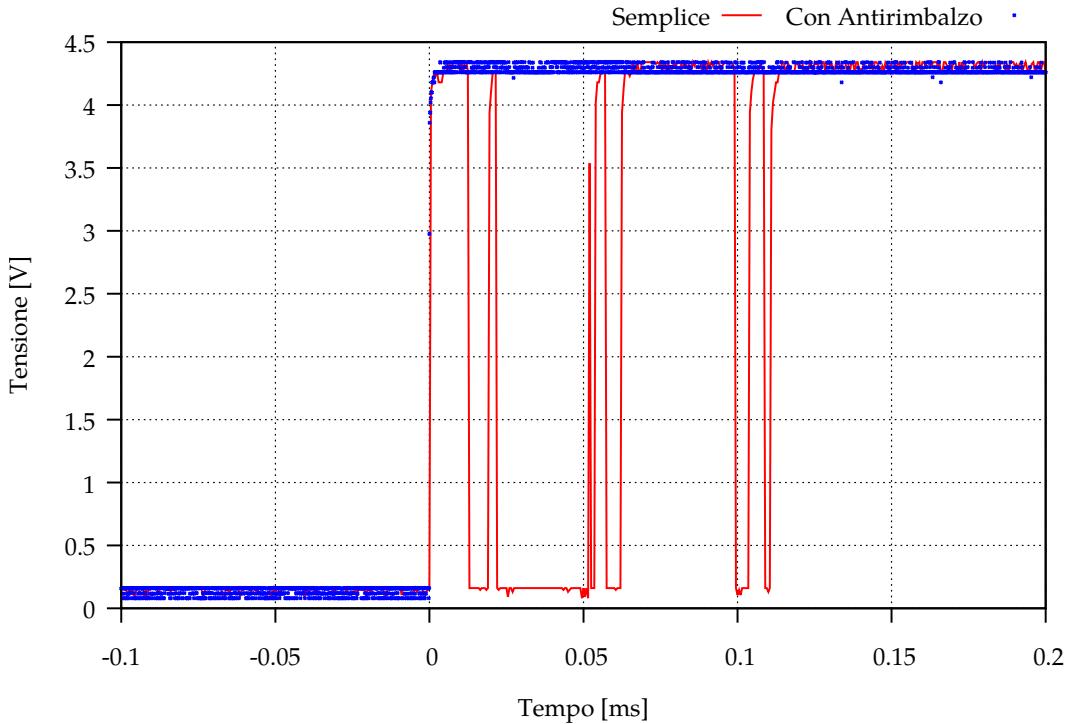


Figura 6: Confronto tra la risposta di un interruttore semplice e di un interruttore con antirimbalo.
Al tempo $t=0$ viene commutato l'interruttore.

1.5 Marcia/Arresto

Il circuito precedente può essere modificato in modo da avere i comandi di “marcia” e “arresto” separati. Abbiamo montato il circuito mostrato in figura 7 e ne abbiamo verificato la tabella di verità.

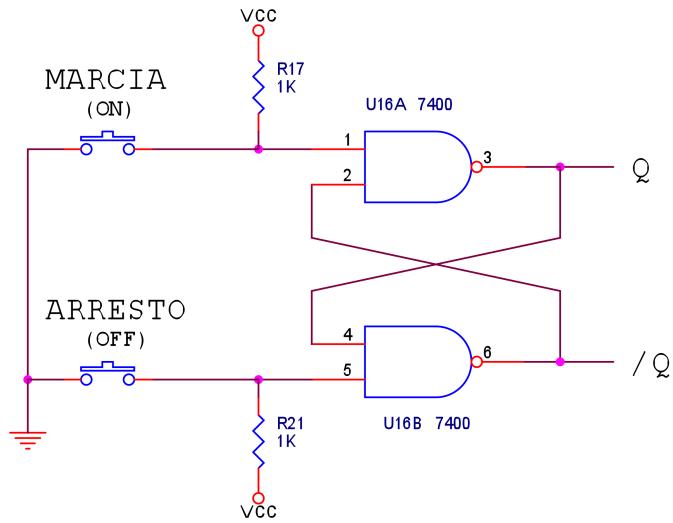


Figura 7

“Marcia”(\bar{S})	“Arresto” (\bar{R})	Q_{n+1}	\bar{Q}_{n+1}
0	0	?	?
0	1	1	0
1	0	0	1
1	1	Q_n	\bar{Q}_n

Tabella 4: Tavola di verità del circuito M/A

1.6 FF SR con porte NOR 74LS02

Abbiamo realizzato un flip-flop SR utilizzando solo porte NOR, seguendo lo schema visto a lezione (mostrato in figura 8). Ne abbiamo verificato la tabella di verità utilizzando la basetta a LED.

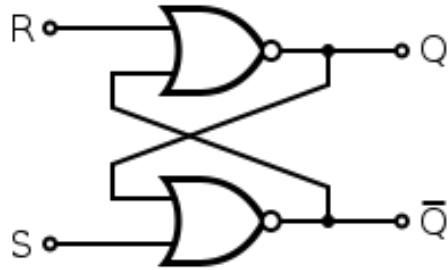


Figura 8: Latch SR LS02

S	R	Q_{n+1}	\bar{Q}_{n+1}
0	0	Q_n	\bar{Q}_n
1	0	1	0
0	1	0	1
1	1	?	?

Tabella 5: Tabella di verità latch NOR

2 Divisore di Frequenza

Utilizzando dei flip-flop di tipo T si possono ottenere in uscita divisioni della frequenza per una certa potenza di due:

$$F_{out} = \frac{F_{in}}{2^n} \quad (1)$$

Per realizzare il circuito abbiamo utilizzato degli LS109, impostando i piedini di CLEAR e PRESET in modo da lavorare in modalità *Toggle* ed ottenere il comportamento desiderato.

Abbiamo montato il circuito mostrato in figura 9 e lo abbiamo alimentato con un’onda quadra ($F = 4\text{kHz}$ e ampiezza $0 - 5\text{V}$).

Dato che il circuito è composto di due positive edge-triggered flip-flop, il segnale in uscita avrà una frequenza che è un quarto di quella in ingresso. Infatti l'output di un positive edge-triggered FF cambia stato solo quando il segnale di clock (che nel nostro caso è il segnale in ingresso) passa dallo stato logico 0 allo stato logico 1, dimezzando la frequenza del segnale di clock. Collegando in serie due stadi di questo tipo si ottiene la riduzione a $F/4$ a cui siamo interessati.

In figura 10 riportiamo il grafico di input e output del circuito.

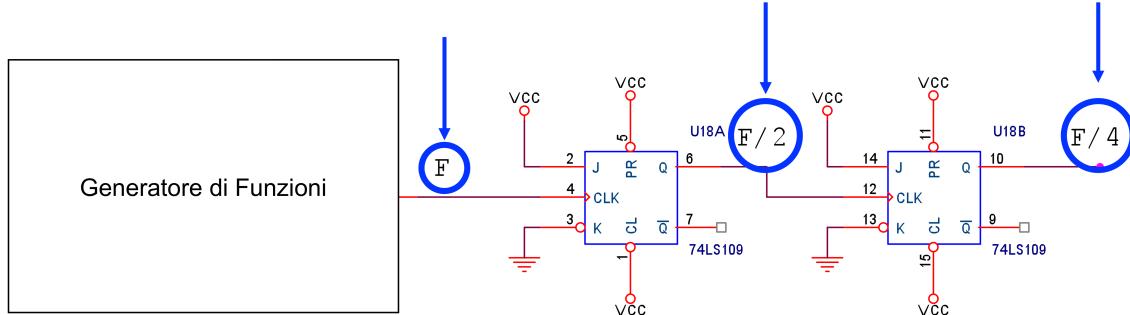


Figura 9: Circuito divisore di frequenza.

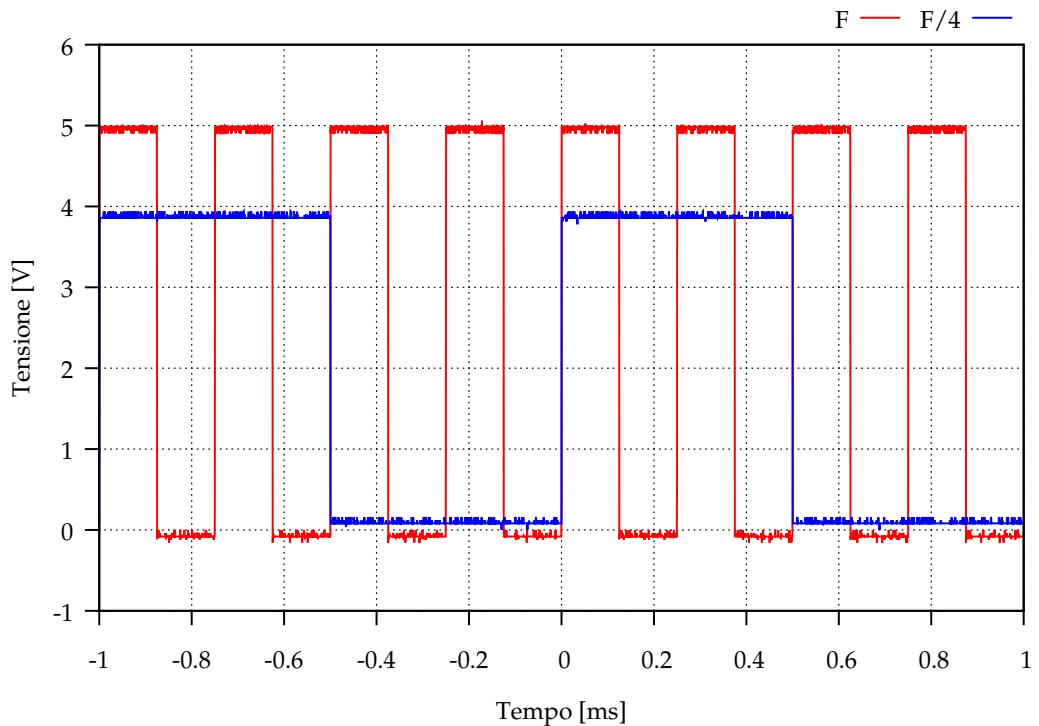


Figura 10: Divisore di frequenza: in rosso il segnale in ingresso.

Contatore UP/DOWN e DAC

Gruppo A10: Matteo Bellitti, Gemma Neroni

Povo, 11/12/13

1 Contatore binario U/D sincrono ad 8 bit

Il circuito mostrato in figura 1 è un contatore ad 8 bit: lo stato delle uscite A0–A7 si può interpretare come numero binario, esso corrisponde al numero di impulsi di clock che sono entrati nel circuito a partire dall'istante in cui viene alimentato.

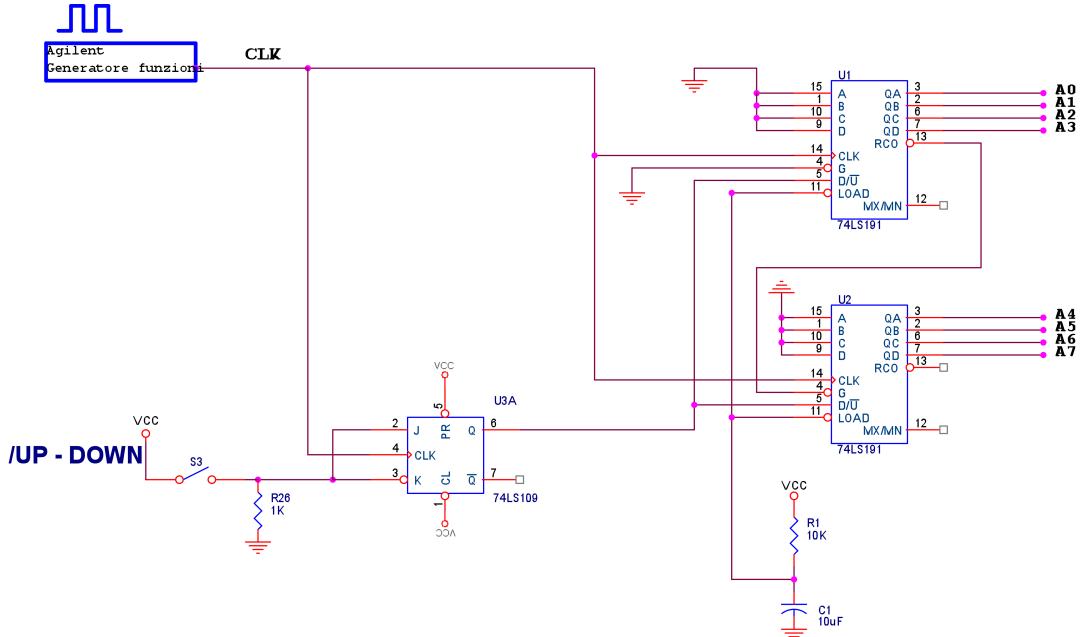


Figura 1: Circuito contatore 8-bit

Il conteggio viene realizzato utilizzando due integrati LS191 collegati allo stesso impulso di clock (da qui la denominazione di *sincrono*) e un flip-flop di tipo D, che introducendo un piccolo ritardo, garantisce l'attivazione di U/D solo quando CLK si trova alto.

L'interruttore indicato con UP/DOWN decide la direzione in cui il contatore esegue il conteggio: se è chiuso il contatore procede in modo decrescente, altrimenti crescente.

Per verificare il funzionamento del circuito abbiamo collegato le uscite A0-7 alla basetta LED già usata nelle esperienze precedenti, e impostando il segnale di clock ad una frequenza abbastanza bassa da essere distinguibile ad occhio nudo (abbiamo usato 5Hz) abbiamo verificato che i led si accendessero in modo sequenziale (0, 1, 10, 11 ecc. nel caso crescente).

2 Convertitore Digitale-Analogico

Il circuito realizzato nella prima parte dell'esperienza può essere collegato ad un DAC per generare delle forme d'onda a dente di sega o triangolari.

Per dimostrarlo abbiamo collegato le uscite A0-7 ad un DAC-08 come mostrato in figura 2 e abbiamo misurato la forma d'onda in uscita.

Il risultato è una serie di rampe composte di 256 gradini, un esempio è riportato nella figura 3.

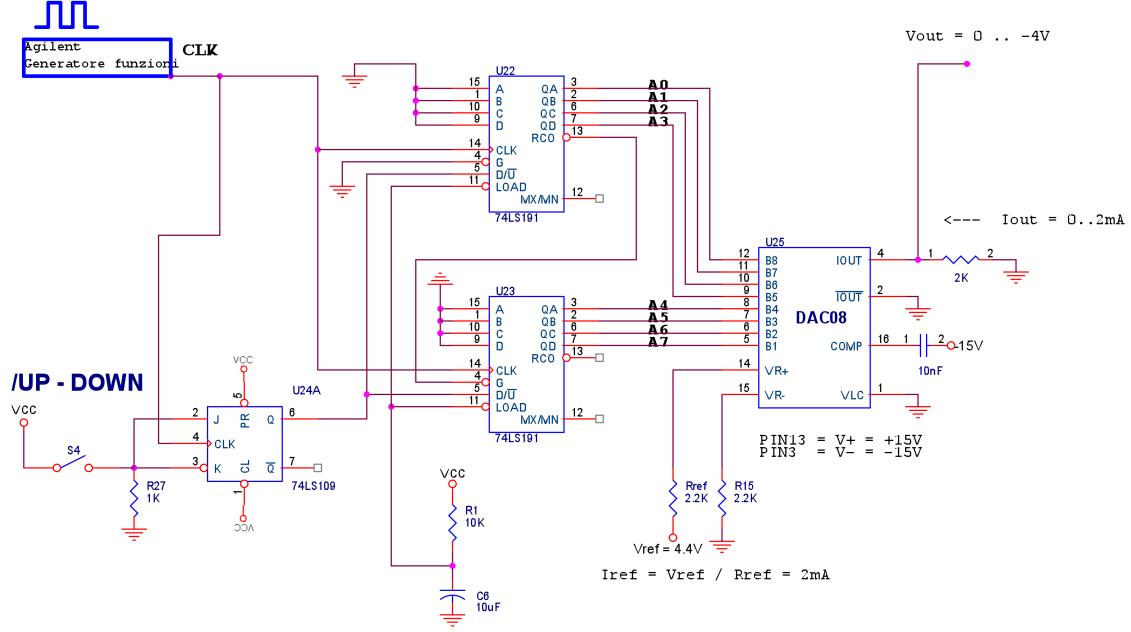


Figura 2: Circuito completo con DAC08

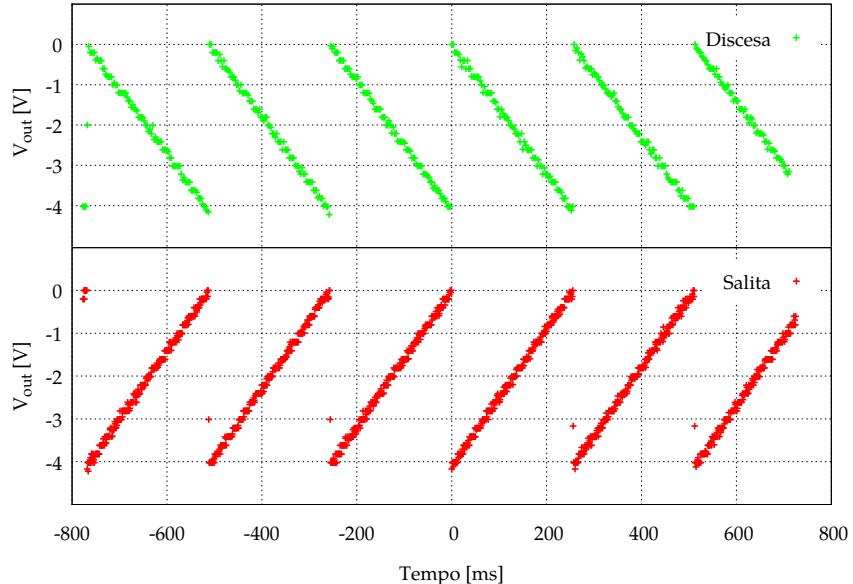


Figura 3: Denti di sega crescenti e decrescenti

Per finire, abbiamo stimato le correnti massima e minima I_{out} fornite dal DAC ottenendo:

$$I_{max} = (1.965 \pm 0.002)\mu\text{A} \quad (1)$$

ed

$$I_{min} = (102 \pm 3)\text{nA} \quad (2)$$

Inoltre, abbiamo misurato la risoluzione in corrente tra due valori successivi forniti dal convertitore, cioè la differenza di corrente che corrisponde al cambiamento del LSB in uscita dal contatore. Abbiamo ottenuto

$$I_{resol} = (7.6 \pm 0.3)\mu\text{A} \quad (3)$$

da confrontarsi col valore atteso di

$$I_{res-att} = \frac{I_{REF}}{256} \simeq 7.8\mu\text{A} \quad (4)$$

i due valori sono quindi compatibili e preponderanti rispetto alla corrente minima, che quindi non introduce un errore significativo.

Verifica teorema del campionamento, ADC Tracking

Gruppo A10: Matteo Bellitti, Gemma Neroni

Povo, 19/12/2013

Nella prima parte dell'esperienza abbiamo collegato una scheda di acquisizione 6024, contenente un ADC a 12 bit, al computer e abbiamo analizzato il segnale campionato con il software Data Acquisition (DAQ).

Nella seconda parte abbiamo completato il circuito iniziato nell'esperienza precedente, realizzando un ADC ad inseguimento.

1 Teorema del campionamento

Per il teorema di Nyquist-Shannon il campionamento del segnale deve avvenire ad almeno il doppio della massima frequenza presente nel segnale che si vuole riprodurre, per evitare perdita di informazione. In simboli, se f_c indica la frequenza di campionamento ed f_s quella del segnale:

$$f_c > 2f_s \quad (1)$$

Abbiamo verificato l'enunciato del teorema analizzando tre casi:

- $f_s = 100\text{Hz}$, $f_c = 1\text{kHz}$ le ipotesi del teorema sono rispettate;
- $f_s = 500\text{Hz}$, $f_c = 1\text{kHz}$ le ipotesi non sono rispettate (caso limite);
- $f_s = 1\text{kHz}$, $f_c = 1\text{kHz}$ le ipotesi del teorema non sono rispettate.

Abbiamo anche verificato la ricostruzione anche per $f_c \gg f_s$ ($f_s = 100\text{Hz}$, $f_c = 10\text{kHz}$), ma il risultato è identico al primo caso, quindi non riportiamo il grafico.

1.1 Caso $f_s = 100\text{Hz}$, $f_c = 1\text{kHz}$

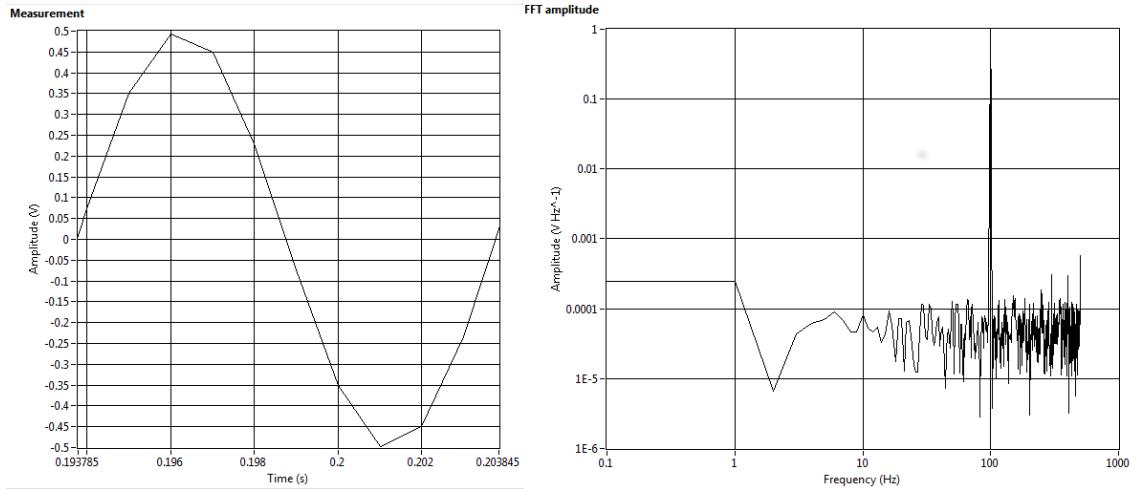


Figura 1: Segnale ricostruito e rispettiva trasformata di Fourier

La ricostruzione del segnale è abbastanza buona, dato che stiamo lavorando nelle ipotesi previste dal teorema del campionamento. Notiamo che è presente un picco sui 100Hz, mentre gli altri picchi sono frequenze spurie, provenienti dal rumore inevitabilmente presente nel segnale.

1.2 Caso $f_s = 500\text{Hz}$, $f_c = 1\text{kHz}$

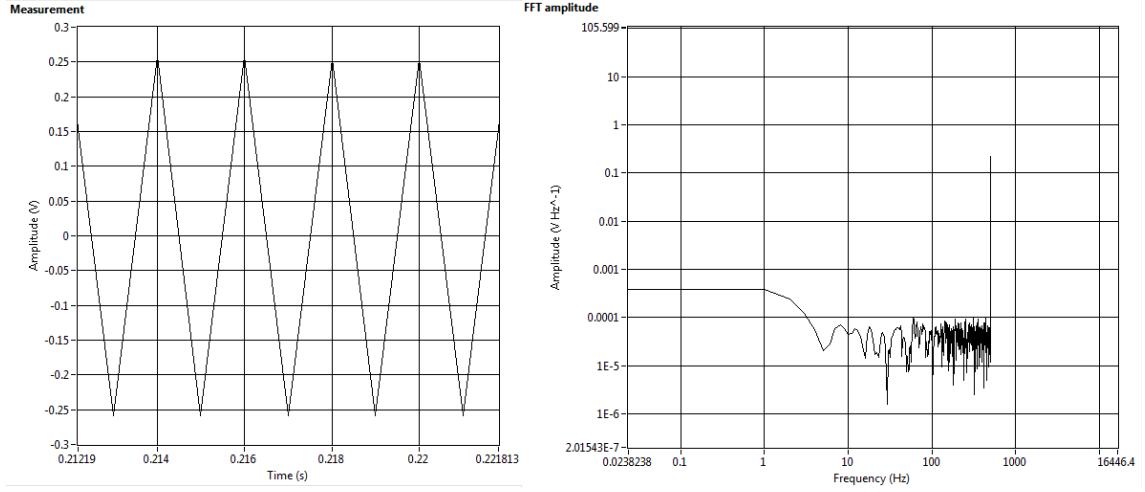


Figura 2: Segnale ricostruito e rispettiva trasformata di Fourier

Questa è la ricostruzione nel caso limite: il campionamento è eseguito ad una frequenza esattamente doppia rispetto al segnale in ingresso e non è abbastanza rapido da apprezzare la curvatura della sinusode, si ottiene quindi una interpolazione lineare tra i punti campionati.

1.3 Caso $f_s = 1\text{kHz}$, $f_c = 1\text{kHz}$

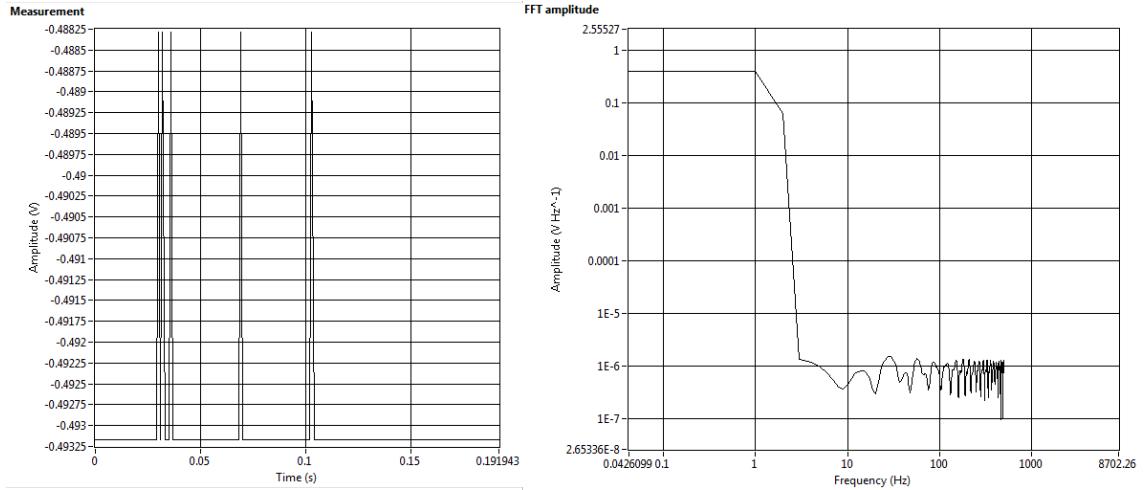


Figura 3: Segnale ricostruito e rispettiva trasformata di Fourier

Qui le ipotesi del teorema non sono affatto rispettate e si vede che la ricostruzione è completamente errata. Abbiamo scelto la frequenza di campionamento identica a quella del segnale per sottolineare che questa condizione, che intuitivamente potrebbe sembrare sufficiente, in realtà produce dei risultati completamente inutilizzabili.

2 ADC Tracking

Abbiamo realizzato il circuito mostrato in figura 4 integrando quello già realizzato nell'esperienza 12.

Questo circuito converte il segnale analogico V_{in} (compreso tra 0V e -4V) in digitale e permette di visualizzare il risultato sulla solita basetta a LED.

Abbiamo impostato $V_{in} = -1.08V$ e $f_{clk} = 10Hz$ e controllato che il segnale digitale si adeguasse: dopo alcuni secondi il numero visualizzato oscillava stabilmente in un range di 4 bit, quindi la lettura era di:

$$1000100_2 \pm 10_2 = (2^6 + 2^2) \pm 2^2 \quad (2)$$

che convertito porta ad un risultato di

$$(-1.07 \pm 0.2) \text{ V} \quad (3)$$

che è compatibile col valore di V_{in} impostato all'inizio.

L'oscillazione è su 4 bit invece che su 2 come nel caso semplice studiato a lezione perché il segnale di up/down è collegato al primo stadio (realizzato con LS109) che introduce un ritardo di un ciclo di clock nel funzionamento del circuito.

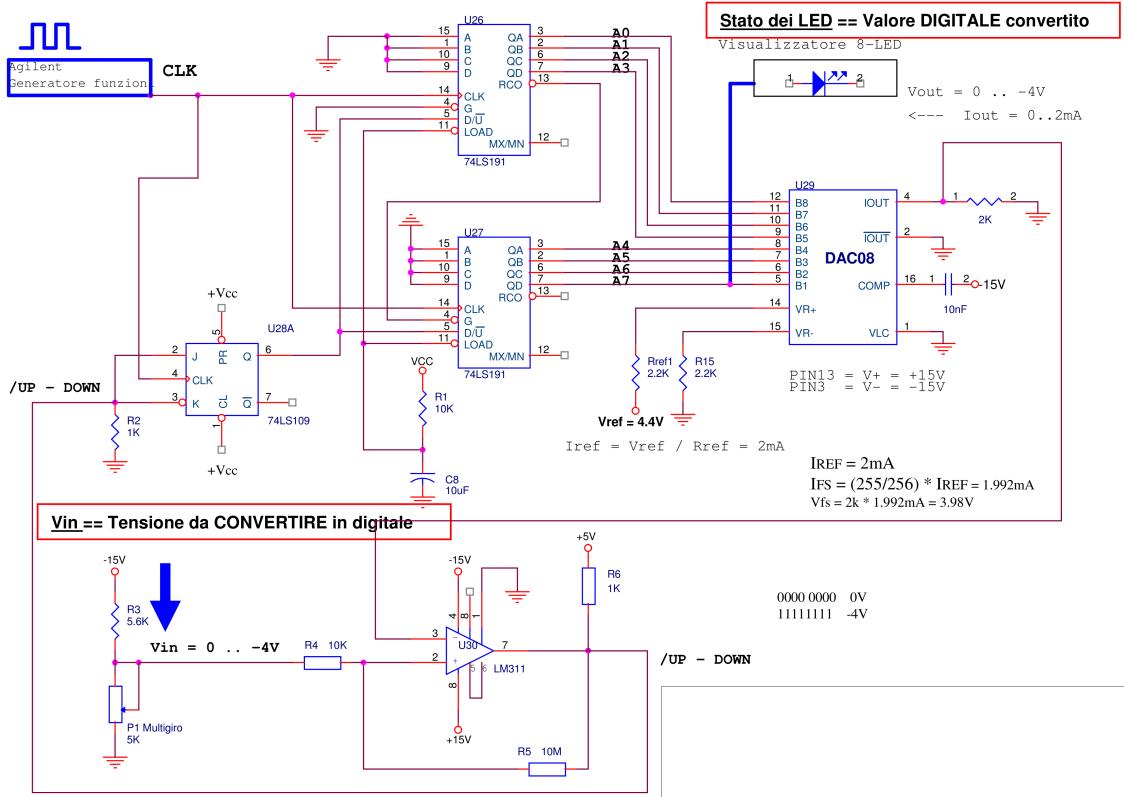


Figura 4: Circuito ADC ad inseguimento