	Abril				Мауо															
	اـ	М	Х	J	V	S	D	L	М	Χ	J	V	S	D	L	М	Χ	J	V	S
	22	23	24	25	26	27	28	29	30	1	2	3	4	5	6	7	8	9	10	11
Fase 1																				
Codificacion Verilog																				
Codificación de módulos individuales																				
Codificación de módulo principal																				
Codificación de Test Bench																				
Decodificación																				
Investigación de librerias de Python																				
Creacion de Interfaz																				
Lectura de archivos en Python																				
Decodificación en Python																				
Creación de archivos en Python																				
Set de instrucciones																				
Documentación																				
Investigación																				
Escritura de documentación																				
Administrador																				
Cronograma de actividades																				
Presentacion																				

Verilog: Alan Emmanuel Marin Lemus

Decodificación: Santiago Rafael Gomez Brisuela

Documentacion: Denice Estefania Rico Morones

Administrador: Ferran Prado Roesner

									Integrantes y Roles						
D	L	М	Χ	J	V	S	D	L		Alan	Denice	Rafael			
12	13	14	15	16	17	18	19	20	Fase 1	Verilog	Documentacion	Python			
									Fase 2	Administrador	Verilog	Documentacion			
									Fase 3	Python	Administrador	Verilog			
									Fase 4	Documentacion	Python	Administrador			

Ferran	
Administrador	
Python	
Documentacion	
Verilog	