

Periferní a komunikační rozhraní MCU a jednodeskových počítačů, úsporný režim MCU

USART (Universal Synchronous and Asynchronous Reciever-Transmitter)

- Pouze jedno zařízení s jedním zařízením
- Full-duplex
- Sériové
- Může pracovat jako „Master“ (generuje clock na pinu XCK) nebo jako „Slave“ (přijímá clock z pinu XCX)
- Příznakové znaky FE jsou bity, které označují chyby

Přenosová rychlost

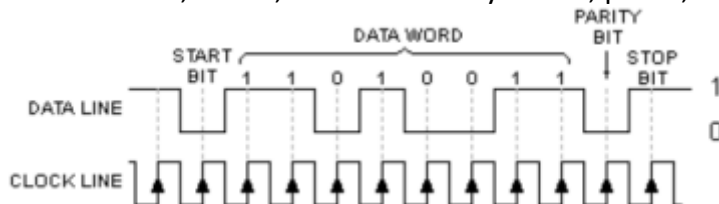
- Určená pomocí předděliče (dělicí poměr hodinového signálu v registru AVR)
- Baudrate (bitrate)
- Přesnost na 12bit
- Maximální chybovost je 1%

Parita

- počítá z datových bitů pomocí xoru
- Lichá/sudá
- Obnova

Rámec

- start bit; dále 5, 8 nebo 9 datových bitů; parita; 1 nebo 2 stop bity



Synchronní

- Přenášení na základě synchronizačního signálu

Asynchronní

- Je tvořen z generátoru hodin, vysílače a přijímače
- Klidný stav je log. 1
- Vysílá na pinu TX (transmit)
- Přijímá na pinu RX (recieve)

Generátor hodin

- pomocí předděliče lze nastavit požadovanou rychlost

Vysílač

- tvoří jeden buffer, sériový posuvný registr, generátor parity a řídicí logiku

buffer umožňuje kontinuální přenos rámců bez zpoždění mezi rámci

Přijímač

- obsahuje navíc jednotku pro obnovu hodin a dat, detektor parity, řídicí logiku, posuvný registr, dvouúrovňový přijímací kruhový buffer pracuje jako kruhový First in - First out; podporuje ve stejném čase stejné formáty jako vysílač, ale navíc umí detekovat chybu rámce, ztráty znaku a chybu parity

SPI (Serial Peripheral Interface)

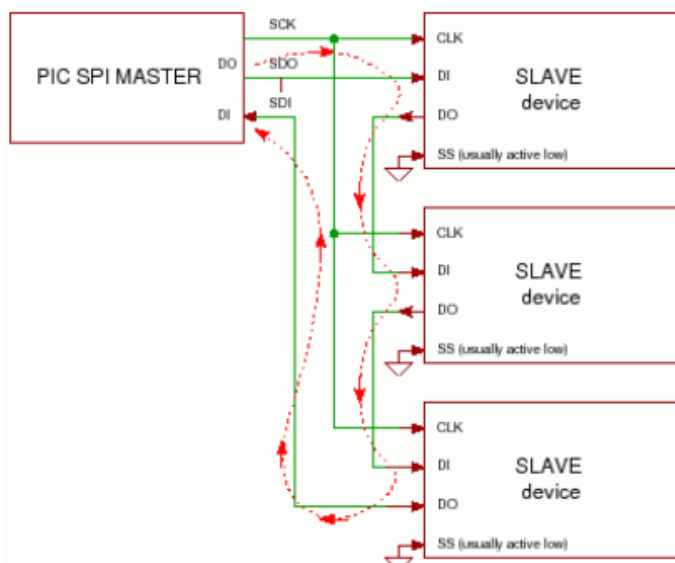
- Synchronní, sériové
- Komunikace mezi mikrokontrolérem a periferními zařízeními



- Full duplex
- Režim master/slave
- Synchronní
- Vysoká rychlost
- rozlišuje 4 datové módy a časování podle polaroty a fáze hodinového signálu

Master

- řídí činnosti na sběrnici
- obsahuje clock
- vysílá data signálem MOSI
- přijímá pomocí MISO
- pomocí SS vybírá podřazený uzel pro komunikaci
- SCK – synchronizační signál (rychlost přenosu)
- SS – Slave select
- CS – Chip select
- MISO – Master In Slave Out
- MOSI – Master Out Slave In



I2C/TWI

- Propojení pomocí dvou obousměrných sběrnic SDA a SCL
- Poměrně pomalá
- SDA – datová linka – posílá data mezi zařízeními
- SCL – synchronizační hodiny – určuje rychlost a časování
- Externí pull-up rezistor (výstup s oteřeným kolektorem viz otázka č.4)
- Zařízení připojená ke sběrnici mají vlastní adresy a mechanismy pro řízení sběrnic (maximálně 128 zařízení)
- Master iniciuje a končí proces a generuje hodiny SCL
- Slave je adresován masterem
- Vysílač umísťuje data na sběrnici a přijímač čte
- Přenos se zahajuje stavem START a končí stavem STOP
- Mezi START a STOP je sběrnice obsazena
- Opakovaný start, pokud master zahájí nový přenos bez opuštění sběrnic

rámeček (9bit)

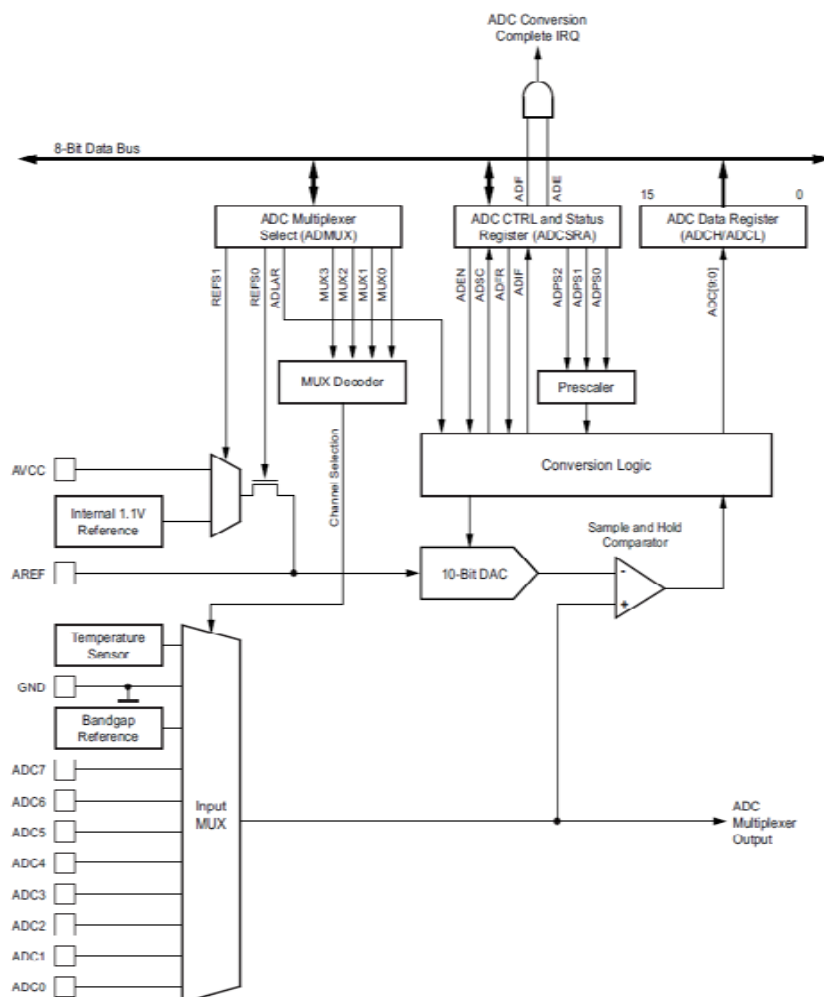
- 7 adresních, 1 řídící bit R/W, potvrzovací ACK

A/D převodník

- Převádí analog na digi
- Multiplexované vstupní kanály
- Bandgap – vnitřní napětí
- Výsledek se postupně plní od nejvyššího významového bitu k nejnižšímu – postupná aproximace
- Výsledek je uložen do dvou 8bit registrů ADCH, ADCL

Princip

- Jeden analogový signál (ADC0 až ADC7) je podle výběru (MUX 3:0) přepínače InputMUX porovnán v komparátoru s napětím 10bit D/A převodníku
- Podle výsledku komparace je hodnota D/A navýšena, nebo snížena a provedeno další porovnání – postupnou aproximací, výsledek se postupně plní od nejvyššího bitu k nejnižšímu
- Po dokončení převodu je výsledek uložen do dvojice 8bit registrů ADCH, ADCL
- Referenční napětí pro D/A převodník lze zvolit (interní 1,1V, AVCC), externí AREF



A/D Komparátor

- Rychlost komparátoru určuje rychlost clocku a možnost, jak moc přesný má výsledek být
- Převod užívá postupnou aproximaci
- Bity AIN1 a AIN0 slouží pro analogový vstup
- Bity registru ADTS určují zdroj triggeru pro spuštění A/D převodu
- Bity MUX (multiplexor) určují jaký vstup A/D komparátoru bude použit
- Bity REFS určují zdroj referenčního napětí
- Bity ACIS1 a ACIS0 určují které události komparátoru způsobí přerušení analogového komparátoru
- Bit ACO určuje čtení, jeho hodnota odpovídá výstupu komparátoru
- Bit ACI je příznak přerušení komparátoru
- Bit ACIE povoluje přerušení analogovým komparátorem, vynulování zakáže přerušení

Watchdog timer

- Monitorování běhu systému
- Čítá cykly samostatného oscilátoru na čipu
- Časování lze nastavit pomocí předděliče
- Když dosáhne časového limitu – přeruší se a resetuje systém
- Pokud systém vynuluje timer bude po dočítání vydáno přerušení nebo reset

Úsporný režim MCU

- vypnutí nepoužívaných modulů v MCU a tím setřít energii
 - BOD (Brown-Out Detection) – monitoring poklesu napájecího napětí
 - PRR (Power reduction Register) – minimalizace napětí na jednotlivých perifériích
 - DIDR (Dedicated Input Disable Register) – vypíná digitální vstupy MCU

Módy

Idle mode

- Klidový režim zastaví hodiny clkCPU a clkFLASH
- Umožňuje probudit MCU jak z vnějších přerušení tak i z interních (např. Časovač)

ADC Noise Reduction Mode

- Zastaví CPU
- Furt funguje ADC převodník, vnější přerušení, I2C sběrnice, časovač/čítač, Watchdog

Power-down mode

- Zastaven i externí oscilátor
- MCU může probudit pouze externí reset, watchdog reset, Brown-out reset, externí úroveň přerušení na INT0 a INT1

Power-save mode

- Podobný jako Power-down, ale udržuje v chodu časovač/čítač

Standby mode

- Podobný jako Power-down, ale zůstavají aktivní hodiny (MCU se probouzí v šesti hodinových cyklech)