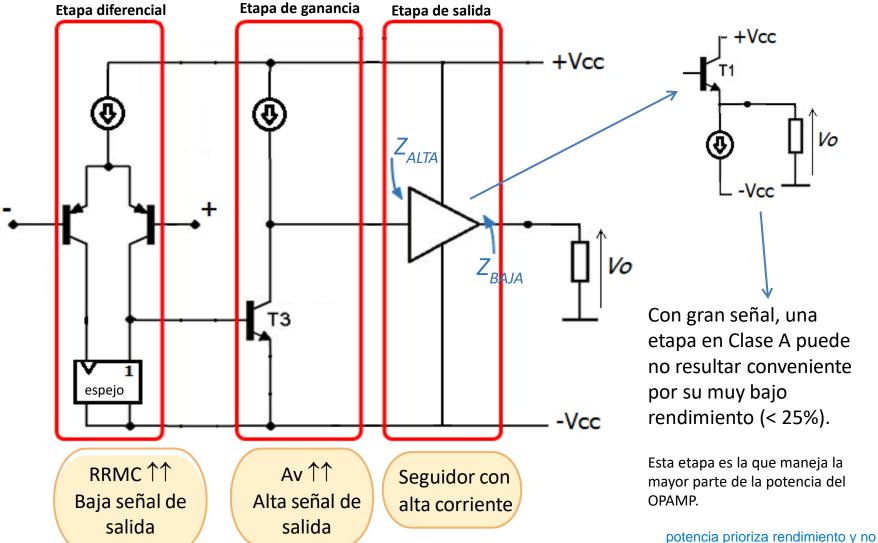
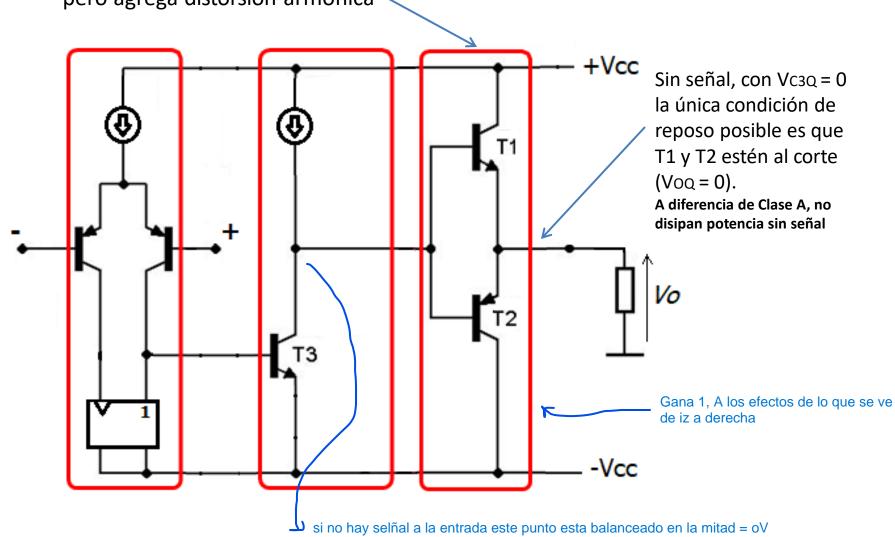
Etapa de salida (o de potencia) en un amplificador



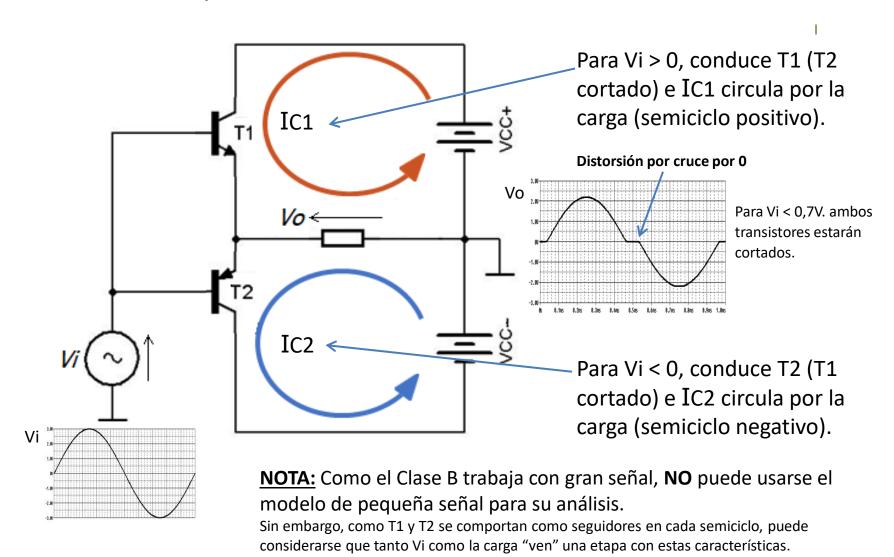
potencia prioriza rendimiento y no linealidad. Por eso realimento para conseguir linealidad.

Se utiliza como seguidor una etapa de salida Clase B:

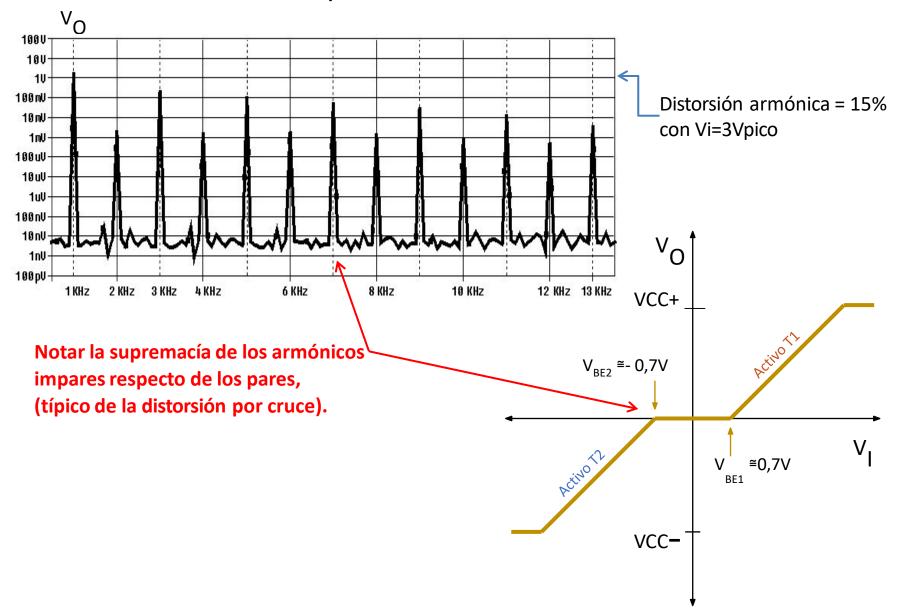
La etapa Clase B (par complementario) tiene mejor rendimiento (< 78%), pero agrega distorsión armónica



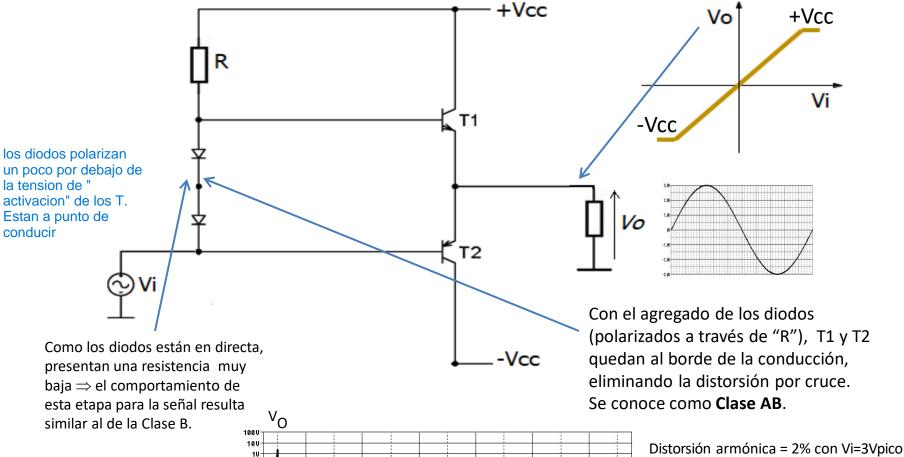
Comportamiento del Clase B ante la señal:



Análisis espectral de la señal de salida:



Corrección del cruce por cero utilizando diodos:



6 KHz

8 KHz

10 KHz

12 KHz 13 KHz

¿Qué pasará con THD si aumenta Icq? ¿Qué inconvenientes trae? 100 mU

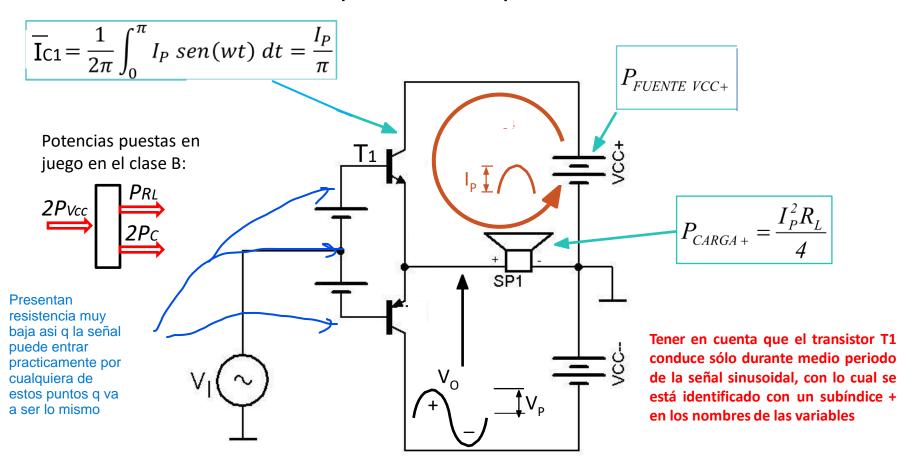
10 mU

100 pV

1mV 100 uV Distorsión armónica = 2% con Vi=3Vpico Polarizando los transistores con I_{CQ}=1mA

Notar la reducción de la amplitud relativa de las armónicas impares.

Cálculo de la potencia disipada en T1:



$$P_{C} = P_{FUENTE\ VCC+} - P_{CARGA+} = \frac{I_{P}V_{CC}}{\pi} - \frac{I_{P}^{2}R_{L}}{4}$$

Potencia que disipará el transistor T1 en un semiperiodo de la señal sinusoidal y que por simetría será igual a la que disipará el transistor T2 en el otro semiperiodo.

Rendimiento (o eficiencia) en un clase B:

$$\eta = \frac{P_{CARGA}}{P_{FUENTE}} = \frac{I_P V_P / 2}{2I_P V_{CC} / \pi} = \frac{\pi}{4} \frac{V_P}{V_{CC}} \qquad \Rightarrow \qquad \eta_{max} = \frac{\pi}{4} \frac{V_{CC}}{V_{CC}} = 0,785 \cong 78\%$$

La potencia disipada en cada transistor de salida (T1 o T2) puede graficarse en función de la tensión pico de salida:

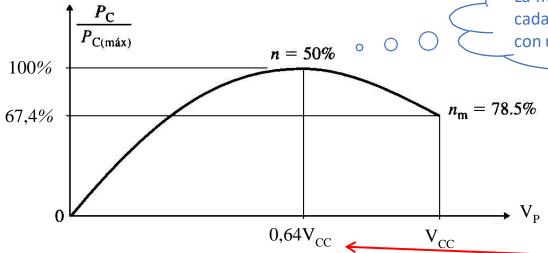
$$P_C = \frac{I_P V_{CC}}{\pi} - \frac{I_P^2 R_L}{4}$$

$$I_P = I_P \Big|_{P_{CMAX}} = \frac{2V_{CC}}{\pi R_L}$$

$$P_{CMAX} = \frac{{V_{CC}}^2}{\pi^2 R_L}$$

Este es el dato para calcular el disipador

Gráfica normalizada de la potencia disipada en cada transistor en función de la tensión pico de salida:



La máxima potencia disipada en cada transistor se corresponde con una eficiencia del 50%

La máxima disipación en el transistor, P_{CMAX} , corresponde a una potencia en la carga igual al 40% de la máxima posible

La potencia hace las veces de corriente, la resistencia térmica es el equiv a resist, y la tensión sería la temperatura

Cálculo del disipador:

http://www.disipadores.com

Ley de Ohm térmica:

$$\theta_{ja} = \frac{T_j - T_a}{P_{C MAX}}$$



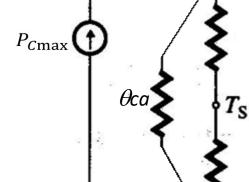
 $\theta jc = resistencia térmica juntura cápsula$

$$\theta_{ja} = \theta_{jc} + \theta_{cs} + \theta_{sa}$$
 $\theta_{ca} >> (\theta_{cs} + \theta_{sa})$

 $\theta cs = resistencia térmica cápsula disipador$

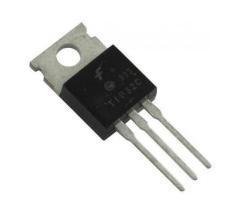
 $\theta sa = resistencia térmica disipador ambiente$

$$\Theta_{sa} = \frac{Tj-Ta}{Pc_{MAX}} - \Theta_{jc} - \Theta_{cs} \ \, \begin{array}{l} \Theta_{sa} \ \, \text{es la magnitud que} \\ \text{especifica el fabricante} \\ \text{del disipador} \end{array}$$



Elección del transistor:

Los fabricantes suelen especificar $P_{\scriptscriptstyle D}$ en función de la temperatura de la cápsula



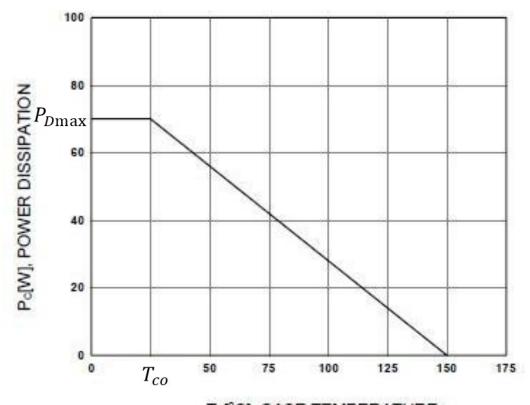
$$P_{D\max} = 70W$$

$$T_{j_{max}} = 150^{\circ} \mathrm{C}$$

$$T_{co} = 25^{\circ} \mathrm{C}$$

$$\theta jc = \frac{T_{j\max} - T_{co}}{P_{D\max}}$$

$$P_D(T_c) = P_{D\max} - \frac{P_{D\max}}{T_{j\max} - T_{co}} (T_c - T_{co}) \quad con \ T_c \ge T_{co}$$



Ejemplo de cálculo de disipador

Se necesita calcular el disipador para un transistor de potencia de un amplificador, cuyos datos son los siguientes:

$$Tj = 150 \, ^{\circ}\text{C}$$
, $Ta = 50 \, ^{\circ}\text{C}$, $Pc = 5W$, $Rjc = 1,67 \, ^{\circ}\text{C/W}$

$$\theta_{ja} = \frac{T_j - T_a}{P_{CMAX}}$$

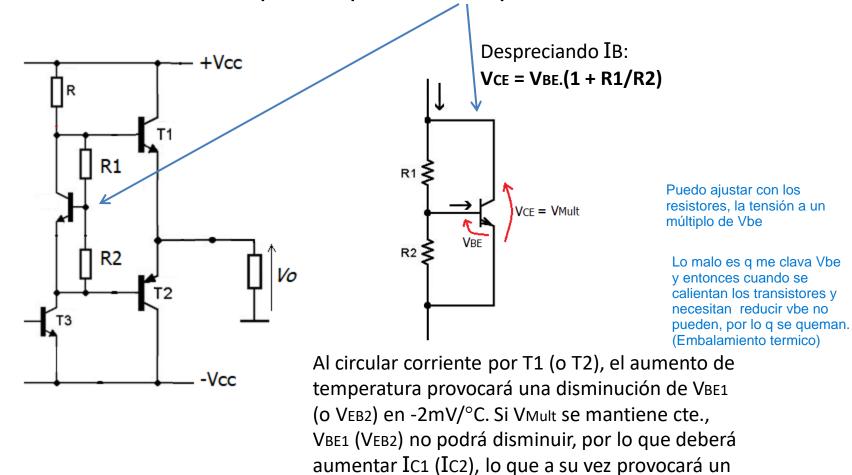
$$\theta_{ja} = \frac{T_j - T_a}{P_{cmax}} = \frac{150 - 50}{5W} = 20 \, {}^{\circ}C/W$$

Luego se obtiene la resistencia térmica del disipador:

$$\theta_{ja} = \theta_{jc} + \theta_{cs} + \theta_{sa}$$

$$\theta_{sa} = \theta_{ja} - \theta_{jc} - \theta_{cs} = 20 \,^{\circ}C/W - 1,67 \,^{\circ}C/W - 1,5 \,^{\circ}C/W = 16,83 \,^{\circ}C/W$$

Los diodos se reemplazan por el multiplicador de VBE:

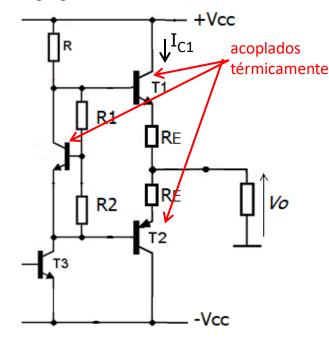


aumento de la temp. hasta la destrucción del

transistor (embalamiento térmico)

¿Cómo se evita el embalamiento térmico?

- 1. Acoplando térmicamente el multiplicador con T1 y T2 (si fuesen discretos, montados en el mismo disipador para que estén a igual temperatura)
- 2. Agregando las RE de limitación.





Tratar de q la corriente no dependa tanto de vbe. Estabilizar el punto de reposo

La deriva térmica de generación de calor de T1 (T2) debe ser menor que la capacidad de disipación, para evitar que aumente la temperatura, es decir:

$$\Delta PT1/\Delta T = \Delta (VCE1.Ic1)/\Delta T < \Delta Pd/\Delta T = 1/\theta_{ja}$$

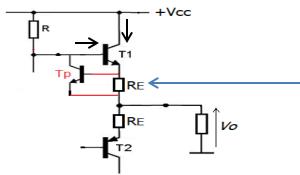
Resistencia térmica juntura-ambiente [°C/W] (se obtiene de la hoja de datos – con disipador se reduce su valor).

Siendo VCE máximo \cong VCC

$$\Delta PT1/\Delta T = VCC.2[mV/^{\circ}C]/RE < \Delta Pd/\Delta T = 1/\theta_{ja}$$

RE >
$$\theta_{ja}$$
 .Vcc.2[mV/°C]

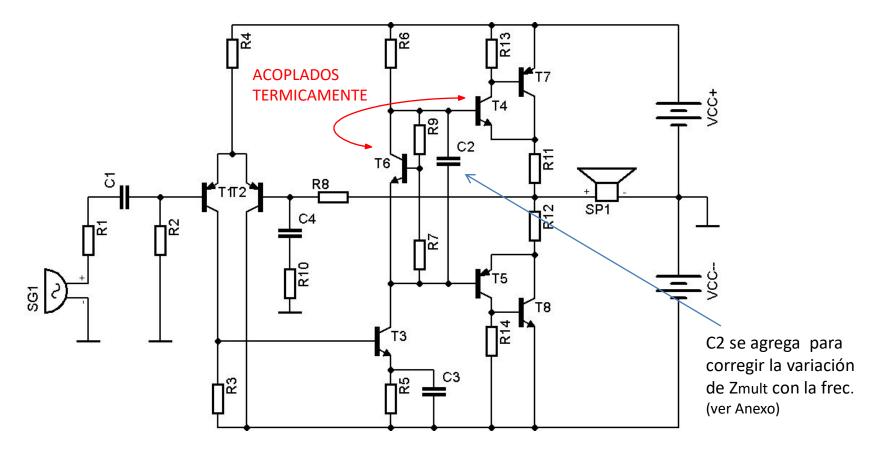
Para valores típicos, RE es del orden de pocos Ohm.



Y para limitar la corriente por cortocircuito, se agrega Tp: Si Ic1.RE alcanza los 0,7V, se activa Tp, reduciendo Ib1.

T2 podrá tener un circuito limitador similar u otro diferente, dependiendo de la topología del OPAMP.

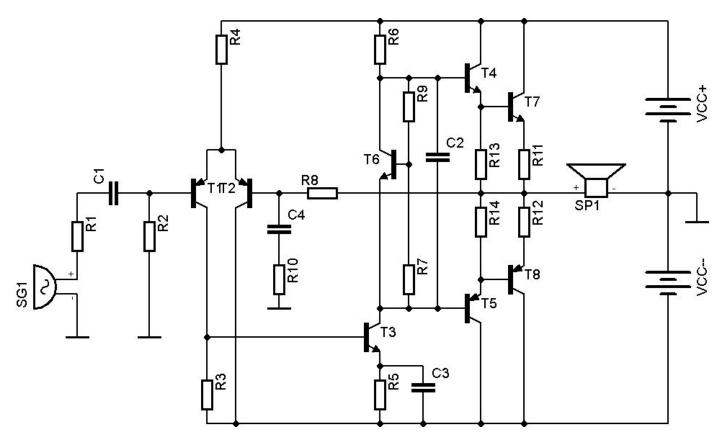
Modificación de la etapa de salida para lograr mayor ganancia de tensión y menor impedancia de salida (por ej. con cuasi darlington):



R11 y R12 se calculan considerando la disipación de calor de T4 (T5) T4 sufre embalamiento porque está controlado por la tensión en la base. T7 no sufre embalamiento porque está controlado por la corriente de T4

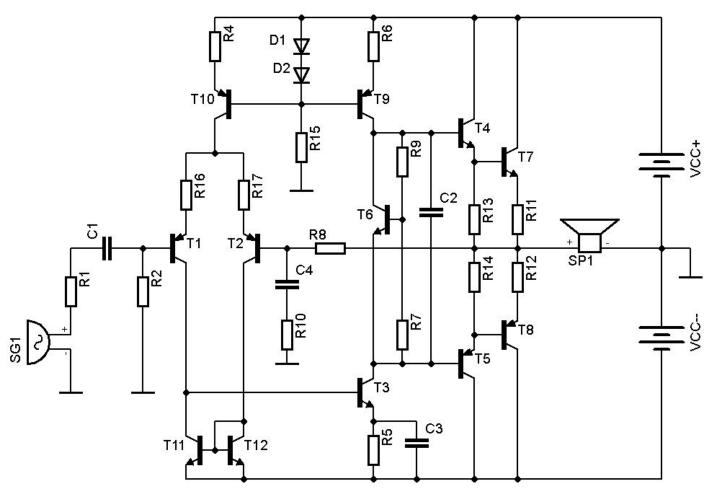
Modificación de la etapa de salida para lograr mayor ganancia de tensión y menor impedancia de salida

El uso de la configuración cuasi-darlington se recomienda por ancho de banda, respuesta transitoria, distorsión, etc., sin embargo es más común el uso de darlington porque reduce los problemas de inestabilidad (oscilaciones indeseadas), ver nota <u>Darlington versus Par Compuesto</u>



Amplificador con mejoras

- Para mejorar la linealidad de la etapa de entrada se agrega realimentación local por medio de resistencias en los emisores
- Carga activa mediante T11-T12, T9 y fuente de corriente con T10



Especificaciones típicas de un amplificador de potencia de audio

Potencia de salida = 50W sobre 8 Ω a 1KHz con THD 0,01%

Potencia de salida = 80W sobre 4 Ω a 1KHz con THD 0,02%

Distorsión armónica total = 0,05% de 20 Hz a 20KHz a $1W/8 \Omega$

Distorsión por intermodulación = 0,05 % a $1W/8\Omega$

Distorsión por intermodulación transitoria (TIM)= rara vez especificado

Ancho de banda = 10 Hz a 100 KHz a $1W/8\Omega$

Ancho de banda de potencia (limitado por "slew rate") = 50 KHz a $50W/8\Omega$

Sobreimpulso de la tensión de salida = rara vez especificado

Factor de amortiguamiento = 200

Impedancia de entrada = 50 K Ω de 20 Hz a 20KHz

Corrimiento de la tensión de salida = ±20mV entre 20 y 50 ºC de temp. amb.

Ruido = mejor que 90dB de relación señal ruido o 10µV RMS máx. a la salida

Consumo sin señal = 5W

Protección contra cortocircuito a la salida

Protección contra tensión continua a la salida

Diseño de un amplificador

Diseñar un amplificador, con las siguientes especificaciones:

Potencia de salida: 50W sobre 8 Ω .

 $Vi_{max} = 1V RMS$

Factor de amortiguamiento = 200.

Impedancia de entrada = $50 \text{ K}\Omega$.

SR > 20 V/us

Tener en cuenta:

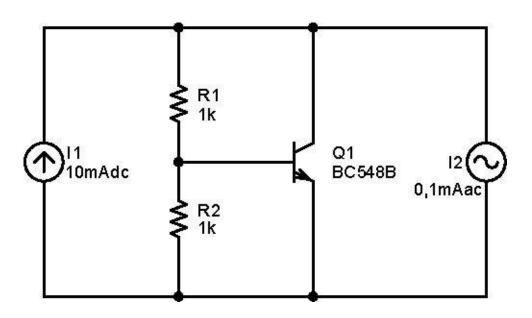
- Espacio físico para montar dos transistores en el disipador principal.
- Offset
- THD

Anexo

- 1) Impedancia del multiplicador en función de la frecuencia.
- 2) Mejoramiento del multiplicador de $V_{\it BE}$ para independizarlo aún más de la corriente de polarización.
- 3) Bootstrap y evolución de las mejoras de un amplificador.
- 4) Circuitos de protección de los transistores de salida.
- 5) Cálculo del RE mínimo requerido para compensar el embalamiento térmico para etapa de salida cuasi darlington.
- 6) Amplificador de potencia de audio con carga real.

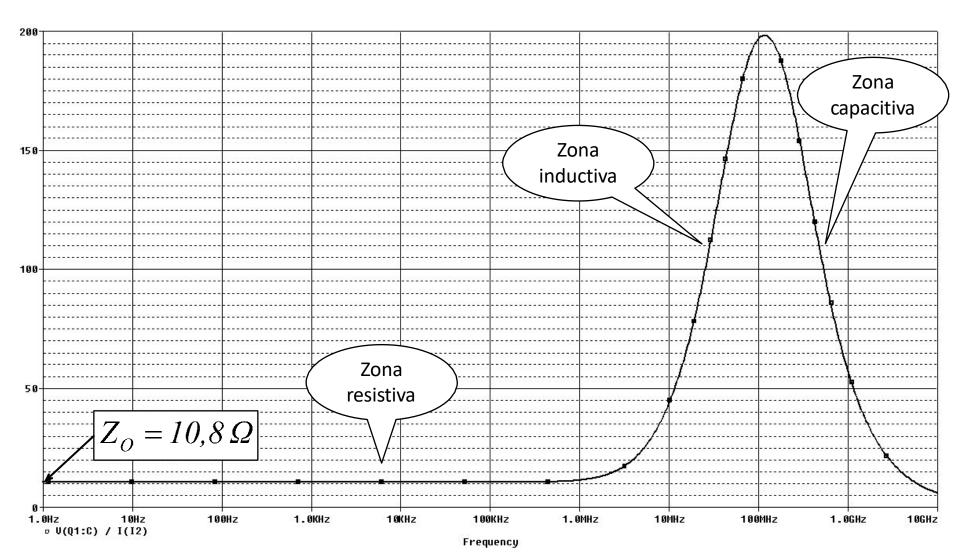
Impedancia del multiplicador en función de la frecuencia

Circuito utilizado para análisis por simulación



Impedancia del multiplicador en función de la frecuencia

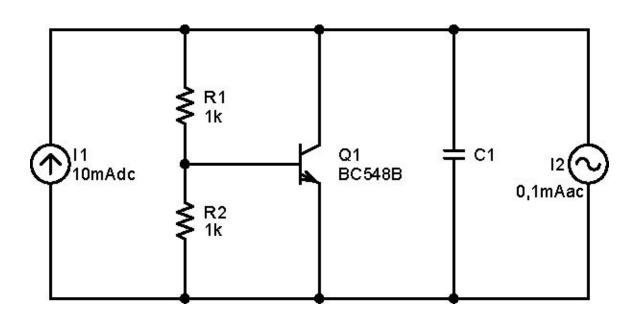
(La gráfica se obtuvo por simulación con $R_1 = R_2 = 1 K \Omega$, $I_1 = 10 mA~e~I_{ALTERNA} = 0,1 mA$)



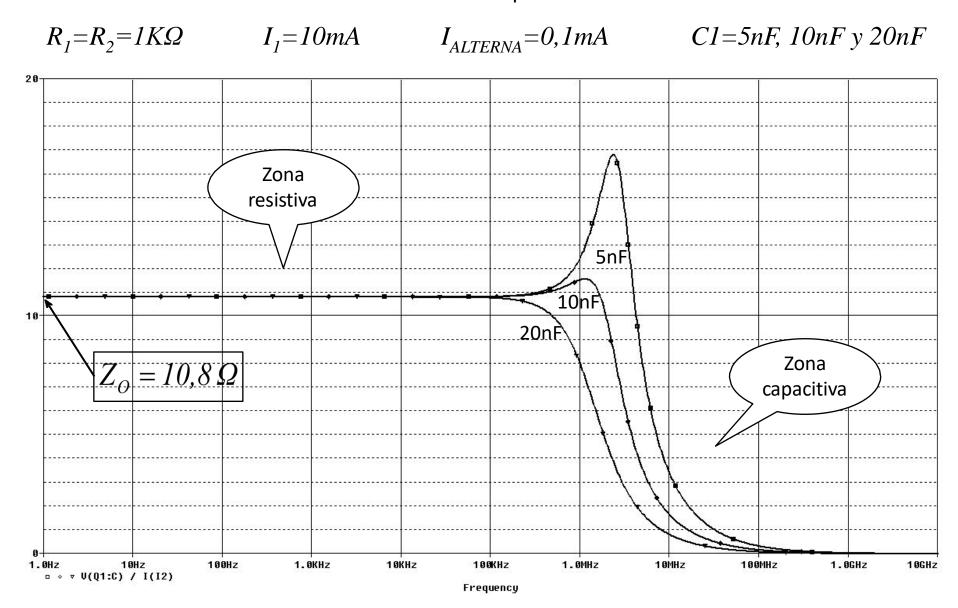
Impedancia del multiplicador en función de la frecuencia

Corrección con capacitor

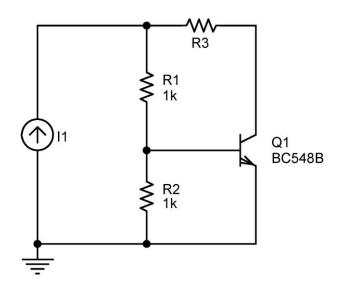
Circuito utilizado para análisis por simulación

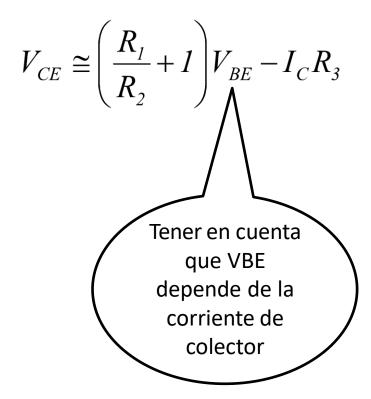


Impedancia del multiplicador en función de la frecuencia Corrección con capacitor



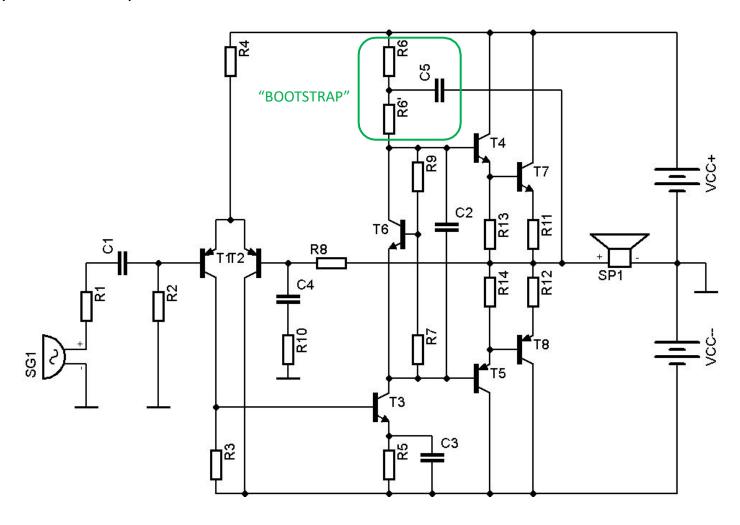
Mejoramiento del multiplicador de $V_{\it BE}$ para independizarlo aún más de la corriente de polarización





Mejoramiento del comportamiento de la segunda etapa usando configuración bootstrap:

Se incrementa la ganancia de tensión de la segunda etapa mediante el aumento de la impedancia vista por el colector del transistor T3



Funcionamiento del circuito bootstrap:

La ganancia de tensión de la segunda etapa será $\ gm_{T3}$. $R_{O~T3}$ // Z // $Z_{i~etapa3}$

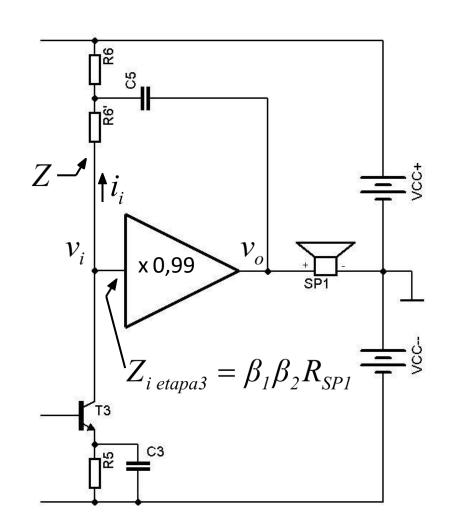
$$v_o = 0.99 v_i$$

$$i_i = \frac{v_i - v_o}{R'_6}$$

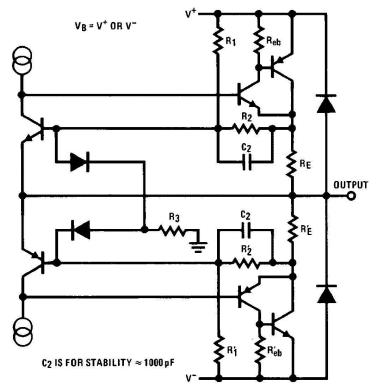
$$Z = \frac{v_i}{i_i}$$

$$Z = \frac{v_i}{v_i - v_o} R'_6$$

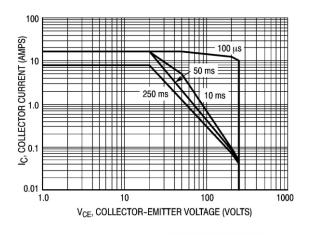
$$Z = 100 R'_6$$



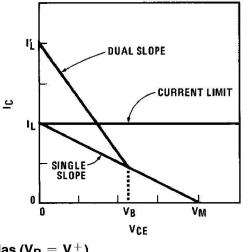
Circuitos de protección de los transistores de salida:



Ver hoja de datos del circuito integrado LM391



Área de operación segura del transistor



Características de protección

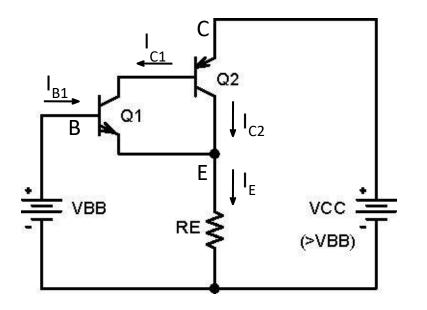
Protection Circuit Resistor Formulas ($V_B = V^+$)

Type of Protection	R _E , R'	R ₁ , R′ ₁	R ₂ , R′ ₂	R ₃ , R′ ₃
Current Limit	$R_{E} = \frac{\Phi}{I_{L}}$	Not Required	Short	Not Required
Single Slope SOA Protection	$R_{E} = \frac{\Phi}{I_{L}}$	$R_1 = R_2 \left(\frac{V_M - \phi}{\phi} \right)$	1 kΩ	Not Required
Dual Slope SOA Protection (V _B = V ⁺)	$R_{E} = \frac{\Phi}{I_{L}}$	$R_1 = R_2 \left(\frac{V_M - \phi}{\phi} \right)$	1 kΩ	$R_3 = R_2 \left[\frac{V^+}{I_L R_E - \phi} - 1 \right]$

Note: ϕ is the current limit V_{BE} voltage, 650 mV. Assumptions: $V^+ >> \phi$, $V_M >> \phi$. V^+ is the load supply voltage. V_M is the maximum rated V_{CE} of the output transistors.

Cálculo del RE mínimo requerido para compensar el embalamiento térmico:

R_E introduce realimentación local que permite compensar el embalamiento térmico de Q1



$$I_E = I_{C1} + I_{B1} + I_{C2}$$

$$si \beta_1 >> 1 \implies I_{BI} << I_{CI}$$
 :.

$$I_E = I_{C1} + I_{C2}$$

Además es:

$$I_{C2} = \beta_2 I_{C1}$$

Finalmente:

$$I_E = I_{CI}(\beta_2 + 1)$$

La corriente de emisor del transistor cuasi-darlington es:

$$I_E = \frac{V_{BB} - V_{BEI}}{R_E}$$

Igualando con $I_E = I_{CI}(\beta_2 + 1)$ resulta:

$$I_{C1} = \frac{V_{BB} - V_{BE1}}{R_E(\beta_2 + 1)}$$

La potencia generada en el transistor Q_1 es:

$$P_G = V_{CE} I_{CI}$$

Con lo que resulta:

$$P_G = V_{CE} \frac{V_{BB} - V_{BEI}}{R_E(\beta_2 + 1)}$$

La potencia disipable en el transistor Q_{1} , por ley de Ohm térmica es:

$$P_D = \frac{Tj - Ta}{\theta ja}$$

Para evitar el embalamiento térmico, la generación de calor debe ser menor a la capacidad de disiparlo, por lo que debe cumplirse que:

$$\frac{\partial P_D}{\partial Tj} \ge \frac{\partial P_G}{\partial Tj}$$

La variación de potencia disipada es:

$$\frac{\partial P_D}{\partial Tj} = \frac{1}{\theta ja}$$

Y la variación de potencia generada es:

$$\frac{\partial P_G}{\partial T_j} = \frac{V_{CE} K}{R_E(\beta_2 + 1)} \qquad con K = -\frac{\partial V_{BE1}}{\partial T_j} = 2 \, mV/^{\circ} C$$

Combinando resulta en:
$$\frac{1}{\theta ja} \ge \frac{V_{CE} K}{R_{E}(\beta_{2} + 1)}$$

En su forma más conocida:

$$\left| \theta j a \le \frac{R_E (\beta_2 + 1)}{V_{CE} K} \right|$$

Notar que para el cuasi-darlington estudiado (NPN-PNP), el transistor que puede embalarse térmicamente es Q1, que además es el que cierra la malla de polarización estabilizada, por lo que debe considerarse para el cálculo de R_E la manera en que éste transistor disipará su potencia, o sea el valor resultante de ∂ja según se utilice o no disipador térmico, luego puede calcularse R_E . Además será:

$$V_{CE} = V_{CEMAX} = V_{CC}$$
 y $\beta_2 = \beta_{2MIN}$

Finalmente:

$$R_{E} \ge \frac{\theta j a_{Q1} V_{CC} K}{\left(\beta_{2MIN} + 1\right)}$$

