SKRIPSI

IMPLEMENTASI FILTER SPASIAL LINEAR PADA VIDEO STREAM MENGGUNAKAN FPGA HARDWARE ACCELERATOR

Disusun dan diajukan oleh

SULAEMAN H131 16 002



PROGRAM STUDI SISTEM INFORMASI
DEPARTEMEN MATEMATIKA
FAKULTAS MATEMATIKA DAN ILMU PENGETAHUAN ALAM
UNIVERSITAS HASANUDDIN
MAKASSAR

2021

IMPLEMENTASI FILTER SPASIAL LINEAR PADA VIDEO STREAM MENGGUNAKAN FPGA HARDWARE ACCELERATOR

SKRIPSI

Diajukan sebagai salah satu syarat untuk memperoleh gelar Sarjana Komputer pada Program Studi Sistem Informasi Departemen Matematika Fakultas Matematika dan Ilmu Pengetahuan Alam Universitas Hasanuddin Makassar



PROGRAM STUDI SISTEM INFORMASI
DEPARTEMEN MATEMATIKA
FAKULTAS MATEMATIKA DAN ILMU PENGETAHUAN ALAM
UNIVERSITAS HASANUDDIN
MAKASSAR

April 2021

HALAMAN PERNYATAAN KEOTENTIKAN

Yang bertanda tangan di bawah ini:

Nama : SULAEMAN

NIM : H131 16 002

Program Studi : Sistem Informasi

Jenjang : S1

Menyatakan dengan ini bahwa karya tulisan saya berjudul

IMPLEMENTASI FILTER SPASIAL LINEAR PADA VIDEO STREAM MENGGUNAKAN FPGA HARDWARE ACCELERATOR

Adalah benar hasil karya saya sendiri bukan merupakan pengambilan alihan tulisan orang lain dan belum pernah dipublikasikan dalam bentuk apapun.

Apabila dikemudian hari terbukti atau dapat dibuktikan bahwa sebagian atau keseluruhan skripsi ini merupakan hasil karya orang lain, maka saya bersedia menerima sanksi atas perbuatan tersebut.

UNIVERSITY

Makassar, 9 April 2021

SULAEMAN NIM. H131 16 002

IMPLEMENTASI FILTER SPASIAL LINEAR PADA VIDEO STREAM MENGGUNAKAN FPGA HARDWARE ACCELERATOR

Disusun dan diajukan oleh

SULAEMAN H131 16 002

Telah dipertahankan di hadapan Panitia Ujian yang dibentuk dalam rangka
Penyelesaian Studi Program Sarjana pada Program Studi Sistem Informasi Fakultas
Matematika dan Ilmu Pengetahuan Alam Universitas Hasanuddin dan dinyatakan
telah memenuhi syarat kelulusan

Menyetujui,

Pembimbing Utama

Pembimbing Pertama

Dr. Eng. Armin Lawi, S.Si., M.Eng.

Supri Bin Hj Amir, S.Si., M.Eng. NIP. 198805042019031012

Ketua Program Studi

Dr. Muhammad Hasbi, M.Sc NIP. 196307201989031003

HALAMAN PENGESAHAN

Skripsi ini diajukan oleh:

Nama : SULAEMAN NIM : H131 16 002 Program Studi : Sistem Informasi

Judul Skripsi : IMPLEMENTASI FILTER SPASIAL LINEAR PADA

VIDEO STREAM MENGGUNAKAN FPGA HARDWARE

ACCELERATOR

Telah dipertahankan di depan Tim Penguji dan diterima sebagai bagian persyaratan untuk memperoleh gelar Sarjana Komputer pada Program Studi Sistem Informasi Fakultas Matematika dan Ilmu Pengetahuan Alam Universitas Hasanuddin.

DEWAN PENGUJI

	/ (- 17	Tanda Tangan
1.	Ketua	: Dr. Eng. Armin Lawi, S.Si., M.Eng.	()
2.	Sekretaris	: Supri Bin Hj Amir, S.Si., M.Eng.	()
3.	Anggota	: Dr. Hendra, S.Si., M.Kom.	()
4.	Anggota	: Nur Hilal A Syahrir, S.Si., M.Si.	()

Ditetapkan di : Makassar

Tanggal : 9 April 2021

KATA PENGANTAR

Puji syukur penulis panjatkan kepada Allah SWT, karena atas berkat dan rahmat-Nya penulis dapat menyelesaikan skripsi ini. Shalawat serta salam senantiasa tercurah kepada *Rasulullah* Muhammad *Shallallahu Alaihi Wasallam*, yang merupakan teladan dalam menjalankan kehidupan dunia.

Alhamdulillah, skripsi dengan judul "IMPLEMENTASI FILTER SPASIAL LINEAR PADA VIDEO *STREAM* MENGGUNAKAN *FPGA HARDWARE ACCELERATOR*" yang disusun sebagai salah satu syarat untuk mencapai gelar Sarjana pada program studi Sistem Informasi fakultas Matematika dan Ilmu Pengetahuan Alam Universitas Hasanuddin ini dapat diselesaikan. Walaupun adanya kendala-kendala yang dihadapi khususnya wabah Covid-19 ketika skripsi ini dikerjakan. Tetapi dalam penulisan skripsi ini, penulis mampu menyelesaikan pada waktu yang tepat berkat bantuan dan dukungan dari berbagai pihak.

Ucapan terima kasih dan apresiasi yang tak terhingga kepada kedua orang tua penulis bapak **Sudarmin** dan ibu **Yuli Hadiyanti** yang tak kenal lelah dalam memanjatkan doa serta memberikan nasihat dan motivasi kepada penulis. Tak lupa juga kepada saudara-saudara penulis **Fitri Handayani**, **Tri Novianti**, **Jumadil Yusuf**, **Muhammad Fitrah**, **Adam Ramadhan** yang selalu menjadi motivasi bagi penulis untuk terus melangkah maju.

Penulis menyadari bahwa skripsi ini dapat terselesaikan dengan adanya bantuan, bimbingan, dukungan dan motivasi dari berbagai pihak. Oleh karena itu, penulis mengucapkan ucapan terima kasih dengan tulus kepada:

- Rektor Universitas Hasanuddin, Ibu Prof. Dr. Dwia Aries Tina Pulubuhu beserta jajarannya.
- Dekan Fakultas Matematika dan Ilmu Pengetahuan Alam, Dr. Eng. Amiruddin beserta jajarannya.
- Ketua Departemen Matematika FMIPA, Dr. Nurdin, S.Si., M.Si, dan juga Dr. Muhammad Hasbi, M.Sc sebagai ketua Program Studi Sistem Informasi Universitas Hasanuddin.
- 4. Bapak Dr. Eng. Armin Lawi, S.Si., M.Eng sebagai pembimbing utama yang

- telah banyak memberikan arahan, ide, motivavsi serta dukungan kepada penulis dalam banyak hal.
- Almarhum bapak Dr. Diaraya, M.Ak dan bapak Supri Bin Hj. Amir, S.Si., M.Eng sebagi pembimbing pertama yang senantiasa memberikan masukan kepada penulis.
- 6. Bapak **Dr. Hendra, S.Si., M.Kom** dan Ibu **Nur Hilal, S.Si., M.Si** sebagai tim penguji atas saran dan masukan pada penelitian yang telah dilakukan oleh penulis.
- 7. Seluruh Bapak dan Ibu dosen FMIPA Universitas Hasanuddin yang telah mendidik dan memberikan ilmunya sehingga penulis mampu menyelesaikan program sarjana. Serta para staf yang telah membantu dalam pengurusan berkas administrasi.
- 8. Saudara-saudara Ramsis Squad (Sultan, Muh Rizaldi, Sangereng Dewa Raja, Hajrin, Badaruddin Hidayat, Hamzah Julianto Nugraha, Muh Naim, Achmad Husein Nyompa) sebagai keluarga semasa tinggal di Ramsis sejak menjadi mahasiswa baru, saling berbagi dalam banyak hal, saling membantu dan bahkan saling merepotkan.
- 9. Saudara-saudara Sunu Squad dan SSC Squad (Akbar, Muh Fikri Satria A, Andi Rezki Muh Nur, Muhammad Akbar Atori, Baharuddin Kasim, Andi Yaumil Falakh, Nur Ikhwan Putra Pratama, Bagas Prasetyo, Zinedine Kahlil Gibran Zidane, Rio Mukhtarom, Marfiandhi Putra, Abdul Aziz Mubarak, Mutawally Syarawy, Fatur Rahman, Fitriadi Syawal Mustafa) yang telah menemani penulis selama perkuliahan, saling memberi motivasi dan bantuan, meluangkan waktu dan berbagi suka-duka serta kebersamaan selama menuntut ilmu.
- 10. Saudari **Suci Rahmadana Anwar** dan **Sri Juliana** yang senantiasa menemani, memberi nasihat, menjadi tempat bertanya, serta dukungan untuk menyelesaikan skripsi ini.
- 11. Keluarga besar Ilmu Komputer Unhas 2016 yang setia menemani dan membatu penulis selama menjalani pendidikan. Serta kakak-kakak dan adik-adik Ilmu Komputer 2014, 2015, 2017, 2018 yang telah banyak

membantu, semoga tetap semangat dalam mengejar impian.

12. Keluarga besar HIPERMAWA Koperti Unhas yang senantiasa memberikan

naungan kekeluargaan dan dukungan.

13. Rekan-rekan KKN Internasional Jepang Unhas Gel. 102 yang telah menjadi

keluarga baru selama KKN dan menjadikan KKN sebagai momen yang

berkesan.

14. Serta semua pihak yang telah banyak berpartisipasi, baik secara langsung

maupun tidak langsung dalam penyusunan skripsi ini yang tidak sempat penulis

sebutkan satu per satu.

Penulis menyadari bahwa skripsi ini masih jauh dari sempurna dikarenakan

terbatasnya pengalaman dan pengetahuan yang dimiliki penulis. Oleh karena

itu, penulis mengharapkan segala bentuk saran serta masukan bahkan kritik yang

membangun dari berbagai pihak. Semoga tulisan ini memberikan manfaat kepada

semua pihak yang membutuhkan dan terutama untuk penulis.

Makassar, 9 April 2021

SULAEMAN

NIM. H13116002

vii

PERNYATAAN PERSETUJUAN PUBLIKASI TUGAS AKHIR UNTUK KEPENTINGAN AKADEMIS

Sebagai civitas akademik Universitas Hasanuddin, saya yang bertanda tangan di bawah ini:

Nama : SULAEMAN
NIM : H131 16 002
Program Studi : Sistem Informasi
Departemen : Matematika

Fakultas : Matematika dan Ilmu Pengetahuan Alam

Jenis Karya : Skripsi

Demi pengembangan ilmu pengetahuan, menyetujui untuk memberikan kepada Universitas Hasanuddin **Hak Predikator Royalti Noneksklusif** (*Non-exclusive Royalty-Free Right*) atas tugas akhir saya yang berjudul:

"IMPLEMENTASI FILTER SPASIAL LINEAR PADA VIDEO STREAM MENGGUNAKAN FPGA HARDWARE ACCELERATOR"

beserta perangkat yang ada (jika diperlukan). Terkait dengan hal diatas, maka pihak Universitas Hasanuddin berhak menyimpan, mengalih-media/format-kan, mengola dalam bentuk pangkalan data (*database*), merawat dan mempublikasikan tugas akhir saya selama tetap mencantumkan nama saya sebagai penulis/pencipta dan sebagai pemilik Hak Cipta.

Demikian surat pernyataan ini saya buat dengan sebenarnya.

Dibuat di Makassar pada 9 April 2021 Yang menyatakan

(SULAEMAN)

ABSTRAK

Berbagai macam akselerator telah dikembangkan dalam meningkatkan kinerja dan efisiensi energi untuk menangani komputasi berat, salah satu diantaranya yaitu FPGA. FPGA mampu menangani beban komputasi yang begitu berat sehingga dapat digunakan untuk Digital Signal Processing, Image Processing, Neural Network, dan sebagainya. Pada penelitian ini penulis mencoba mengkaji kinerja yang dimiliki ARM prosesor dan FPGA pada FPGA Development Board Xilinx PYNQ Z2 dalam penerapan filter spasial linear pada video stream. Kernel filter yang digunakan pada penelitian ini yaitu average blur, gaussian blur, laplacian, sharpen, sobel horizontal dan sobel vertical. Parameter yang digunakan untuk mengukur kinerja ARM prosesor dan FPGA yaitu waktu komputasi, frame rate (FPS), penggunaan CPU, penggunaan memory, resident memory (RES), shared memory (SHR) dan virtual memory (VIRT). Rata-rata waktu komputasi yang dibutuhkan untuk menerapkan filter spasial linear pada 200 frame dengan ARM prosesor adalah 29.06 detik sedangkan dengan FPGA rata-rata hanya dibutuhkan 3.32 detik. Waktu komputasi dengan FPGA 88.85% lebih baik dibandingkan dengan ARM prosesor. Video hasil filter dengan ARM prosesor memperoleh rata-rata 6.95 fps sedangkan dengan FPGA rata-rata 60.37 fps. FPS dengan FPGA 88.49% lebih baik lebih baik dibandingkan ARM prosesor. Penggunaan CPU pada FPGA 14.89% lebih baik, penggunaan memory pada FPGA 2.02% lebih baik, penggunaan resident memory 2.07% lebih baik, dan penggunaan shared memory 4.08% lebih baik dibandingkan dengan ARM prosesor. Sedangkan penggunaan virtual memory pada ARM prosesor 0.03% lebih baik dibandingkan FPGA.

Kata Kunci: filter spasial linear, FPGA, ARM prosesor, video *stream*, *video processing*

ABSTRACT

Various kinds of accelerators have been developed to improve performance and energy efficiency to handle heavy computations, one of which is FPGA. FPGA is capable of handling such a heavy computational load that it can be used for Digital Signal Processing, Image Processing, Neural Networks, etc. In this study, the authors tried to examine the performance of the ARM processor and the FPGA on the Xilin PYNQ Z2 FPGA Development Board in applying a linear spatial filter to the video stream. Kernel filters used in this study are the average blur, Gaussian blur, Laplacian, sharpen, Sobel horizontal, and Sobel vertical. The parameters used to measure the performance of ARM processors and FPGAs are runtime, frame rate (FPS), CPU usage, memory usage, resident memory (RES), shared memory (SHR), and virtual memory (VIRT). The average computation time required to apply linear spatial filters to 200 frames with an ARM processor is 29.06 seconds, while the average FPGA takes only 3.32 seconds. Compute time with FPGA is 88.85% better than ARM processor. The filtered video with the ARM processor gets an average of 6.95 fps while the FPGA average is 60.37 fps. FPS with FPGA is 88.49% better than ARM processor. CPU usage on FPGA is 14.89% better, memory usage on FPGA is 2.02% better, usage of resident memory is 2.07% better, and usage of shared memory is 4.08% better than ARM processor. While the use of virtual memory on ARM processors is 0.03% better than FPGA.

Keywords: linear spatial filter, FPGA, ARM processor, video stream, video processing

DAFTAR ISI

HALA	MAN JUDUL				
HALAN	MAN PERNYATAAN KEOTENTIKAN				
HALAN	MAN PERSETUJUAN PEMBIMBING i				
HALAN	MAN PENGESAHAN i				
KATA 1	PENGANTAR				
PERSE	TUJUAN PUBLIKASI KARYA ILMIAH vi				
ABSTR	AK				
ABSTR	ACT				
DAFTA	R ISI				
DAFTA	R TABEL				
DAFTA	R GAMBAR				
DAFTA	R LAMPIRAN				
BAB I	Pendahuluan				
1.1	Latar Belakang Masalah				
1.2	Rumusan Masalah				
1.3	Tujuan dan Manfaat Penelitian				
	1.3.1 Tujuan Penelitian				
	1.3.2 Manfaat Penelitian				
1.4	Ruang Lingkup Penelitian				
1.5	Hipotesis Penelitian				
1.6	Sistematika Penulisan				

BAB II	TINJAUAN PUSTAKA	4				
2.1	Landasan Teori	4				
BAB III	METODE PENENILITIAN	5				
BAB IV	HASIL DAN PEMBAHASAN	6				
BAB V	KESIMPULAN DAN SARAN	7				
5.1	Kesimpulan	7				
5.2	Saran	7				
DAFTAR PUSTAKA 7						
LAMPIRAN						

DAFTAR TABEL

DAFTAR GAMBAR

DAFTAR LAMPIRAN

BABI

Pendahuluan

1.1 Latar Belakang Masalah

FUXA merupakan salah satu perangkat lunak SCADA (Supervisory Control and Data Acquisition) sumber terbuka yang banyak digunakan dalam berbagai aplikasi industri. Namun, hingga saat ini FUXA belum secara resmi mendukung protokol Factory Interface Network Service (FINS) yang dikembangkan oleh Omron.

Di sisi lain, industri manufaktur yang mengandalkan *Programmable Logic Controller* (PLC) dari Omron memerlukan sistem visualisasi data secara *real-time* yang kompatibel dengan protokol komunikasi FINS. Ketiadaan dukungan ini menyebabkan keterbatasan integrasi antara sistem SCADA open-source dan perangkat keras dari Omron.

Oleh karena itu, diperlukan upaya pengembangan modul komunikasi FINS pada FUXA agar sistem SCADA ini mampu berkomunikasi secara efektif dengan PLC Omron, sehingga dapat digunakan secara luas oleh industri dan komunitas pengembang perangkat lunak terbuka.

1.2 Rumusan Masalah

Rumusan masalah dalam penelitian ini adalah sebagai berikut:

- 1. Bagaimana menambahkan dukungan protokol FINS pada FUXA dengan fitur yang setara dengan protokol lain seperti Modbus?
- 2. Bagaimana memastikan proses pembacaan dan penulisan data melalui protokol FINS berjalan stabil serta dapat ditampilkan dengan benar pada antarmuka pengguna (UI)?

1.3 Tujuan dan Manfaat Penelitian

1.3.1 Tujuan Penelitian

Penelitian ini bertujuan untuk mengimplementasikan dukungan protokol FINS pada FUXA, meliputi:

- Pengambilan data secara berkala (polling),
- Penulisan nilai ke PLC,
- Dukungan Data Acquisition (DAQ),
- Integrasi sistem alarm berbasis tag.

1.3.2 Manfaat Penelitian

Manfaat dari penelitian ini antara lain:

- Menyediakan solusi SCADA sumber terbuka yang kompatibel dengan PLC Omron, khususnya untuk industri kecil dan menengah.
- Memberikan kontribusi nyata dalam pengembangan perangkat lunak sumber terbuka di bidang otomasi industri.

1.4 Ruang Lingkup Penelitian

Penelitian ini memiliki ruang lingkup sebagai berikut:

- Fokus pada implementasi komunikasi FINS melalui protokol UDP/TCP.
- Penggunaan area memori standar PLC Omron seperti DM, CIO, W, dan sejenisnya.
- Pengembangan terbatas pada pembacaan dan penulisan tag serta visualisasi nilai melalui UI FUXA.
- Pengujian dilakukan menggunakan perangkat lunak analisis jaringan seperti Wireshark serta PLC fisik maupun simulator.

1.5 Hipotesis Penelitian

Hipotesis dari penelitian ini adalah:

- Jika protokol FINS berhasil diintegrasikan ke dalam FUXA, maka sistem SCADA tersebut akan mampu membaca dan menulis data dari PLC Omron secara stabil dan akurat.
- Performa polling dan DAQ yang dihasilkan akan setara dengan protokol komunikasi lain seperti Modbus.

1.6 Sistematika Penulisan

Adapun sistematika penulisan dalam laporan ini adalah sebagai berikut:

- Bab 1 Pendahuluan: berisi latar belakang, rumusan masalah, tujuan dan manfaat, ruang lingkup, hipotesis, dan sistematika penulisan.
- Bab 2 Tinjauan Referensi: membahas teori dan referensi terkait, seperti protokol FINS, FUXA, dan komunikasi industri.
- **Bab 3** Metodologi Penelitian: menjelaskan tahapan dan metode penelitian yang digunakan.
- Bab 4 Implementasi dan Pengujian: menyajikan proses integrasi FINS pada
 FUXA serta hasil pengujian.
- Bab 5 Kesimpulan dan Saran: berisi simpulan dari hasil penelitian serta rekomendasi untuk pengembangan lebih lanjut.

BAB II TINJAUAN PUSTAKA

2.1 Landasan Teori

BAB III METODE PENENILITIAN

BAB IV HASIL DAN PEMBAHASAN

BAB V

KESIMPULAN DAN SARAN

5.1 Kesimpulan

Lorem ipsum dolor sit amet, consectetuer adipiscing elit. Etiam lobortis facilisis sem. Nullam nec mi et neque pharetra sollicitudin. Praesent imperdiet mi nec ante. Donec ullamcorper, felis non sodales commodo, lectus velit ultrices augue, a dignissim nibh lectus placerat pede. Vivamus nunc nunc, molestie ut, ultricies vel, semper in, velit. Ut porttitor. Praesent in sapien. Lorem ipsum dolor sit amet, consectetuer adipiscing elit. Duis fringilla tristique neque. Sed interdum libero ut metus. Pellentesque placerat. Nam rutrum augue a leo. Morbi sed elit sit amet ante lobortis sollicitudin. Praesent blandit blandit mauris. Praesent lectus tellus, aliquet aliquam, luctus a, egestas a, turpis. Mauris lacinia lorem sit amet ipsum. Nunc quis urna dictum turpis accumsan semper.

5.2 Saran

Lorem ipsum dolor sit amet, consectetuer adipiscing elit. Etiam lobortis facilisis sem. Nullam nec mi et neque pharetra sollicitudin. Praesent imperdiet mi nec ante. Donec ullamcorper, felis non sodales commodo, lectus velit ultrices augue, a dignissim nibh lectus placerat pede. Vivamus nunc nunc, molestie ut, ultricies vel, semper in, velit. Ut porttitor. Praesent in sapien. Lorem ipsum dolor sit amet, consectetuer adipiscing elit. Duis fringilla tristique neque. Sed interdum libero ut metus. Pellentesque placerat. Nam rutrum augue a leo. Morbi sed elit sit amet ante lobortis sollicitudin. Praesent blandit blandit mauris. Praesent lectus tellus, aliquet aliquam, luctus a, egestas a, turpis. Mauris lacinia lorem sit amet ipsum. Nunc quis urna dictum turpis accumsan semper.

LAMPIRAN