

Министерство науки и высшего образования Российской Федерации
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ВЫСШЕГО ОБРАЗОВАНИЯ



**“САНКТ-ПЕТЕРБУРГСКИЙ НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ
УНИВЕРСИТЕТ ИНФОРМАЦИОННЫХ ТЕХНОЛОГИЙ,
МЕХАНИКИ И ОПТИКИ”**

Кафедра программной инженерии и компьютерной техники

Отчёт по лабораторной работе №3

Вариант 2

По дисциплине Функциональная схемотехника
(наименование учебной дисциплины согласно учебному плану)

Тема работы: FPGA

Выполнил: студент гр. Р33102 Голиков Д.И.
(шифр группы) (подпись) (Ф.И.О.)

Проверил: _____ преподаватель _____ Васильев С.Е.
(должность) (подпись) (Ф.И.О.)

Санкт-Петербург
2024

Цель работы

Получение навыков прототипирования разработанных модулей на FPGA.

Задание

Разрядность данных, хранимых в буфере - 16 бит. Всего в буфере должно быть 8 элементов. По нажатию на кнопку записи, данные должны быть записаны в буфер в соответствии с алгоритмом. Также необходимо реализовать интерфейс считывания из буфера по определенному адресу. При нажатии на кнопку считывания, на одной группе семи-сегментных индикаторов должны быть отображены данные из ячейки, адрес которой указан на переключателях. На другой группе семи-сегментных индикаторов должно быть отображено количество элементов, находящихся в буфере. Обновление внутренних счётчиков или матрицы возрастов алгоритма LRU по факту считывания можно не реализовывать.

Основная часть

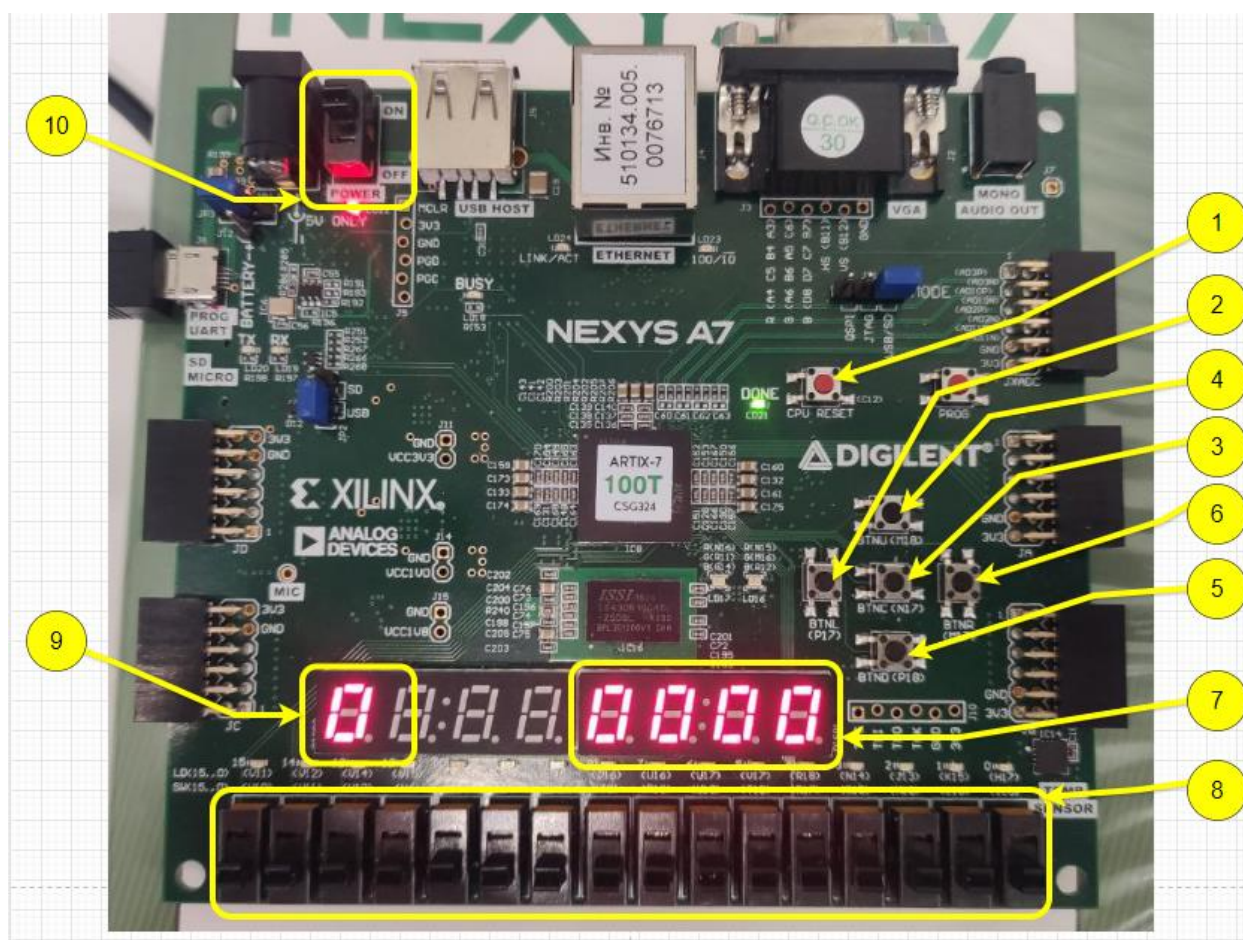


Рисунок 1. Nexys 4 назначение клавиш.

Выноска	Описание компонента	Выноска	Описание компонента
1	Кнопка сброса	6	Кнопка режима просмотра буфера по адресу
2	Кнопка записи значения	7	Семи-сегментный дисплей значения в буфере
3	Кнопка режима просмотра (On/Off) буфера по позиции	8	Группа переключателей, отвечающих за ввод значения в буфер/чтение по адресу.
4	Кнопка следующего значения в буфере	9	Значение количества элементов в буфере
5	Кнопка предыдущего значения в буфере (On/Off)	10	Питание (On/Off)

Вывод

В начале работы с платой были разработаны две мини программы. Суть первой программы – над каждым включенным переключателем должен гореть соответствующая лампочка. Вторая программа – вывод различных значений на семи-сегментный дисплей, работа с тактовой частотой платы и с частотой обновления экрана.

После первичного ознакомления с платой, было решено постепенно вводить и сразу тестировать некоторые блоки сложно-функционального блока. Первичная задача – вывести на экран значение шестнадцати битного числа. После успешного тестирования было решено реализовать клавишу записи значения в буфер и реализация алгоритма LRU. Для просмотра корректного значения было решено заменить 16-битное число на 12-битное и крайние четыре переключателя заменить на кнопки отображения значения в буфере на семи-сегментный дисплей.

Далее были введены такие функции, как просмотр значения буфера по порядку, используя специальную кнопку переключения в соответствующий режим, а также кнопки для передвижения по буферу вверх и вниз соответственно.

В результате лабораторной работы были получены и применены на практике навыки прототипирования различных разработанных модулей на FPGA. Считаю данную работу выполненной в полном объеме.