

Исследование работы интегрального дешифратора

1 Собрать схему для исследования работы интегрального дешифратора (рис. 1) или использовать модель [x_Deshifrator.ms10](#).

Интегральный дешифратор **DCD- 2Т04** имеет два информационных входа А и В, четыре инверсных выхода Y0 , Y1 , Y2 ,Y3 и инверсный разрешающий вход G. Для получения активных выходных уровней, соответствующих логической единице, к выходам дешифратора подключены инверторы. Изменение уровней сигнала фиксируется пробниками.

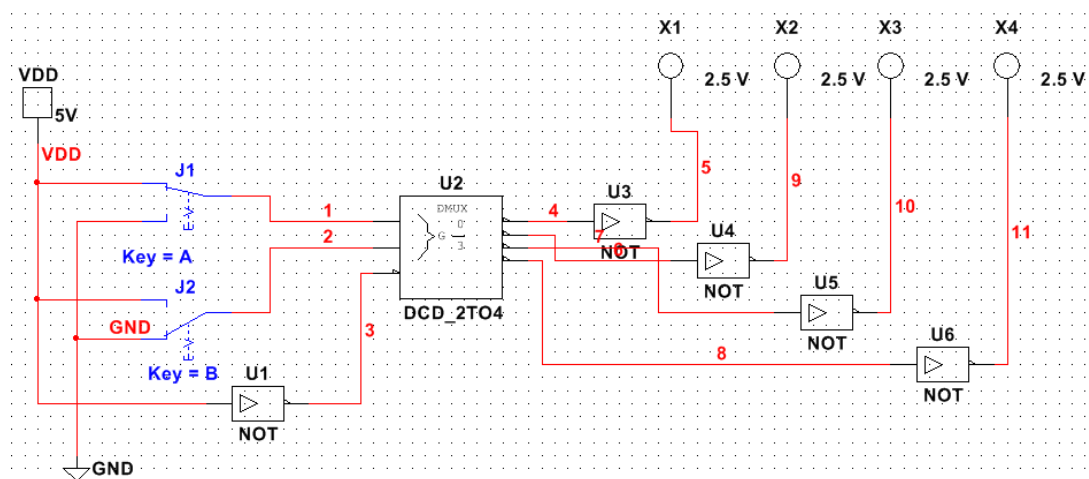


Рисунок 1 Схема для моделирования работы интегрального дешифратора

2 Запустить моделирование. Задавая комбинации входных переменных с помощью ключей, по засвечиванию пробников получить таблицу истинности интегрального дешифратора.

3 Записать логическое выражение, которое реализует интегральный дешифратор.

4 Описать словесно реализуемую дешифратором функцию.

5 Сравнить результаты пунктов 2 - 4 с теорией.

6 Исследовать дешифратор на логических элементах ([ПЗ_Дешифратор \ ПЗ_Дешифратор.doc](#), модель [x_Deshifrator_LE.ms10](#)). Сравнить его работу с работой интегрального дешифратора. **Примечание: на оценку «уд» этот пункт можно не выполнять.**

7 Найти микросхемы исследуемого дешифратора, выпускаемые промышленностью (нашей и иностранной) и их **техническую документацию** (см. [ПЗ_Дешифратор](#)). **Примечание: на оценку «уд» этот пункт можно не выполнять.**

8 Проанализировать соответствие пунктов 2 - 6 найденной технической документации.

9 Сделать выводы после сравнения **экспериментальных** таблиц истинности, временных диаграмм, логического выражения с **имеющимися** в лекциях, учебниках и технической документации микросхем.