

ПРИЛОЖЕНИЕ 3 (справочное) МИКРОСХЕМЫ РЕГИСТРОВ

2014-11-14

На запрос **микросхемы регистров** получены ссылки

Яндекс

микросхемы регистров — 372 тыс. ответов

✕

Найти



Поиск



Картинки

[Регистры Микросхемы последовательностного типа Справочник...](#)[vicgain.sdot.ru > spmikro/smikr5.htm](#)**Микросхемы K155TM5 и TM7** (рис. 48) содержат по четыре триггера, образующих два двухразрядных **регистра** хранения информации.**Е. Микросхемы ТТЛ, КМОП и их применение | 1.3.3. Регистры**[library.espec.ws > Книги > ttl/CHAPTER1/1-3-3.htm](#)**Микросхемы K155TM5 и TM7** (рис. 48) содержат по четыре триггера, образующих два двухразрядных **регистра** хранения информации.

со следующей информацией:

1.3.3. Регистры

Регистры можно разделить на два класса - сдвигающие и хранения информации. В свою очередь, регистры хранения бывают «прозрачные», тактируемые импульсом, и синхронные, тактируемые фронтом импульса.

Микросхемы K155TM5 и TM7 (рис. 48) содержат по четыре триггера, образующих два двухразрядных регистра хранения информации. Каждый триггер имеет информационный вход D, тактовый вход C и прямой выход (а в микросхеме TM7 еще и инверсный выход). Триггер работает следующим образом. При лог. 0 на входе C изменение сигнала на входе D не влияет на состояние триггера и он хранит записанную в нем ранее информацию. При подаче на вход C лог. 1 триггер превращается в повторитель - сигнал на выходе соответствует сигналу на входе, за это свойство подобные триггеры называют «прозрачными». При подаче на вход C лог. 0 триггер переходит вновь в режим хранения, а его состояние определяется сигналом на входе D перед спа-

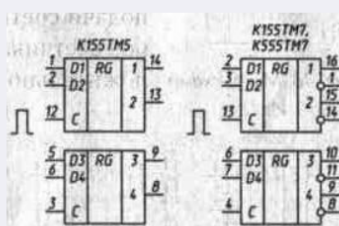


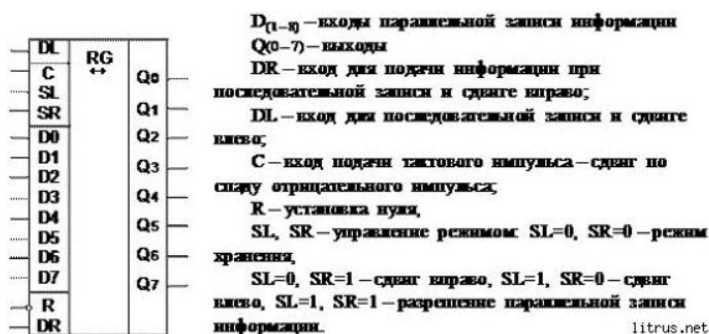
Рис. 48. Микросхемы TM5 и TM7

И т.д. . .

<http://litrus.net/book/read/163367?p=16>

5.2.4. Интегральные микросхемы регистров (примеры)

Интегральные микросхемы регистров, как и другие микросхемы, имеют дополнительные управляющие входы, расширяющие их функциональные возможности и делающие их универсальными. В качестве примера рассмотрим микросхему K155IP13.

K155IP13 — это 8-разрядный реверсивный регистр сдвига с возможностью параллельной записи информации. УГО этого регистра приведено на рисунке 57. Изучив назначение входных и выходных сигналов, легко усвоить функциональные возможности микросхемы и особенности её применения.

litrus.net

Рисунок 57 Реверсивный регистр сдвига и записи информации K155IP13

Запросим более конкретную информацию:

Яндекс

к155ир13 — 5 тыс. ответов



Найти

images.yandex.ru > **к155ир13**



Поиск



Картинки



Видео



[K155IP13 - восьмиразрядный реверсивный сдвиговый регистр.](#)

[chipinfo.ru](#) > Импортеры > Микросхемы > **K155IP13** ▾

Корпус ИМС **K155IP13** Условное графическое обозначение Электрические параметры
Зарубежные аналоги Литература. ... Корпус ИМС **K155IP13**.



[Состояние регистра в разных режимах K155IP13 \(74198\)](#)

[electro-tehnyk.narod.ru](#) > docs... **k155ir13.pdf** ▾

Микросхема **K155IP13**— универсальный, восьмиразрядный, синхронный регистр сдвига, построенный на RS-триггерах. ... Корпус **K155IP13** типа 239.24-1.



222 КБ

<http://electro-tehnyk.narod.ru/docs/Datasheet/k155ir13.pdf>

K155IP13 (74198)

*Данная техническая спецификация является ознакомительной и не может заменить собой
учтенный экземпляр технических условий или этикетку на изделие.*

Микросхема K155IP13— универсальный, восьмиразрядный, синхронный регистр сдвига, построенный на RS-триггерах. Регистр характеризуется тем, что при поступлении одного тактового импульса обеспечивается сдвиг одновременно всего числа на один разряд вправо или влево. Для записи числа в параллельном коде используются входы D0 — D7. Последовательная запись числа производится через входы DR (вход последовательного сдвига вправо) для записи числа начиная с младших разрядов.

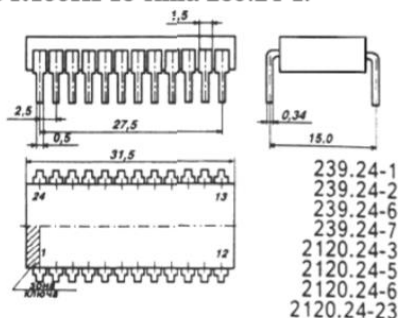
DL — (вход последовательного сдвига влево) начиная со старших разрядов. В схеме регистра используются режимные входы S0 и S1, определяющие функции регистра, вход синхронизации C а также вход K (установка в 0), восемь параллельных выходов Q0 — Q7.

Регистр выполняет 4 операции:

1. Параллельный ввод информации
2. Сдвиг вправо (от Q0 до Q7)
3. Сдвиг влево (от Q7 до Q0)
4. Запрет (очистка, сброс).

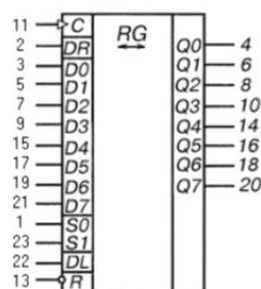
Зарубежный аналог - SN74198N.

Корпус K155IP13 типа 239.24-1.



- 1 - вход режимный S0;
- 2 - вход последовательного ввода при сдвиге вправо DR;
- 3 - вход информационный D0;
- 4 - выход Q0; 5 - вход D1;
- 6 - выход Q1; 7 - вход D2;
- 8 - выход Q2; 9 - вход D3;
- 10 - выход Q3;
- 11 - вход синхронизации C;
- 12 - общий;

Условное графическое обозначение



- 13 - вход инверсный "сброс" R;
- 14 - выход Q4; 15 - вход D4;
- 16 - выход Q5; 17 - вход D5;
- 18 - выход Q6; 19 - вход D6;
- 20 - выход Q7; 21 - вход D7;
- 22 - вход последовательного ввода при сдвиге влево DL;
- 23 - вход режимный S1;
- 24 - напряжение питания;

В таблице указаны сочетания уровней на этих входах, позволяющие переводить регистр в режимы: хранения (на входах S_0 и S_1 напряжения низкого уровня), параллельной загрузки (на этих входах напряжения высокого уровня), сдвига влево (S_1 -в, S_0 -н) и сдвига вправо (S_1 -н, S_0 -в).

Состояние регистра в разных режимах К155ИР13 (74198)

Входы							Выходы	Режим работы
R	C	S_1	S_0	DR	DL	D_i	$Q_1 Q_2 \dots Q_7 Q_8$	
1	Г	1	1	1	X	D_1^n	$D_1^n D_2^n \dots D_7^n D_8^n$	Параллельный ввод Хранение
1		0	0	X	X	X	$Q_1^n Q_2^n \dots Q_7^n Q_8^n$	
1		1	0	X	0	X	$Q_2^n Q_3^n \dots Q_8^n 0$	Сдвиг влево
1		1	0	X	1	X	$Q_2^n Q_3^n \dots Q_8^n 1$	
1		0	1	0	X	X	$0 Q_1^n \dots Q_6^n Q_7^n$	Сдвиг вправо
1		0	1	1	X	X	$1 Q_1^n \dots Q_6^n Q_7^n$	
0	X	X	X	X	X	X	$0 0 \dots 0 0$	Установка нулей (сброс)

Синхронный параллельный ввод 8 бит информации осуществляется при наличии на режимных входах S_0 и S_1 состояния «1». Информация поступает в соответствующие входы и появляется на выходах с приходом фронта синхроимпульса на вход «C». Сдвиг вправо осуществляется синхронно при подаче фронта импульса синхронизации, когда на входе S_0 – «1» а на S_1 – «0». Последовательная информация в этом случае поступает на вход DL. Установка нулей (очистка регистра) осуществляется импульсом U^0 на входе R. Очистка регистра происходит независимо от состояния остальных входов. Во время действия импульса $R = 0$ регистр бездействует. При выполнении всех остальных операций необходимо поддерживать $R = 1$. Режим работы задается сигналами на управляющих входах без применения дополнительных устройств и внешних связей. Микросхема имеет следующие выводы: информационные входы последовательного ввода информации – DR при сдвиге вправо (англ. right) и DL при сдвиге влево (англ. left); восемь входов D_1 – D_8 для параллельного ввода, тактовый вход C, управляющие входы S_1 и S_0 для выбора режима, вход R для установки триггеров в нулевое состояние и восемь выходов от разрядов Q_1 – Q_8 .

Кроме однотипных параллельных входов, у микросхемы К155ИР13 (74198), DO — D_7 , первый и последний разряды регистра имеют дополнительные D-входы: DSR — для сдвига вправо и DSL для сдвига влево. Состоянием входов S_0 и S_1 определяется также прием тактового перепада от входа C. На входы S_0 и S_1 перепад от высокого уровня к низкому можно подавать, когда на входе C присутствует напряжение высокого уровня. При параллельной загрузке (S_1 -в, S_0 -в) слово, подготовленное на входах DO – D_7 , появится на выходах Q_0 — Q_7 после прихода последующего положительного перепада тактового импульса.

Работа регистра в режиме последовательного ввода со сдвигом вправо происходит при $S_1 = 0$ и $S_0 = 1$. Информация в последовательном коде подается на вход, начиная с младших разрядов. Ввод и сдвиг всего числа на один разряд происходит с каждым перепадом 0,1 тактовых импульсов.

Последовательный ввод со сдвигом влево осуществляется при управляющих сигналах $S_1 = 1$, $S_0 = 0$. Входная информация должна поступать на вход DL со старших разрядов.

Для параллельного ввода со входов D_1 – D_8 на обоих управляющих входах должно быть $S_1 = S_0 = 1$. Информация со входов D_1 – D_8 будет записана в триггеры и появится на выходах Q_1 – Q_8 по перепаду 0,1 тактового импульса. Во избежание сбоев смена состояний управляющих входов S_1 и S_0 должна происходить при $C = 1$. Когда на обоих управляющих входах $S_1 = S_0 = 0$, триггеры не переключаются, т. е. имеет место режим хранения.

Электрические параметры

1	Номинальное напряжение питания	5V \pm 5 %
2	Выходное напряжение низкого уровня	не более 0,4V
3	Выходное напряжение высокого уровня	не менее 2,4V
4	Помехоустойчивость	не менее 0,4V
5	Входной ток низкого уровня	не более -1,6 мА
6	Входной ток высокого уровня	не более 0,04 мА
7	Ток короткого замыкания	-18...-57 мА
8	Потребляемая мощность	не более 609 мВт
9	Потребляемый ток	116 мА
10	Рабочая частота	25 МГц

Литература

Интегральные микросхемы и их зарубежные аналоги: Справочник. Том 2./А. В. Нефедов. - М.:ИП РадиоСофт, 1998г. - 640с.:ил.

Отечественные микросхемы и зарубежные аналоги Справочник. Перельман Б.Л., Шевелев В.И. "НТЦ Микротех", 1998г., 376 с. - ISBN-5-85823-006-7.