Исследование работы приоритетного шифратора в Multisim

1 Собрать (см. Приложение) схему для исследования работы приоритетного шифратора ENC_8TO3 (рис. 1) или использовать готовую модель x_SchifratorPr.ms10 (рис. 2).

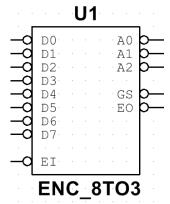


Рисунок 1 Обозначение приоритетного шифратора в Мультисим- 10

Интегральный шифратор ENC_8TO3 имеет 8 инверсных информационных входов D0, D1,..., D7, инверсный разрешающий вход EI, три инверсных выхода A0, A1, A2, инверсный выход группового сигнала GS, инверсный выход переноса E0 (подробнее см. $\Pi4$ _Шифратор \ K555UB1 и 74LS148).

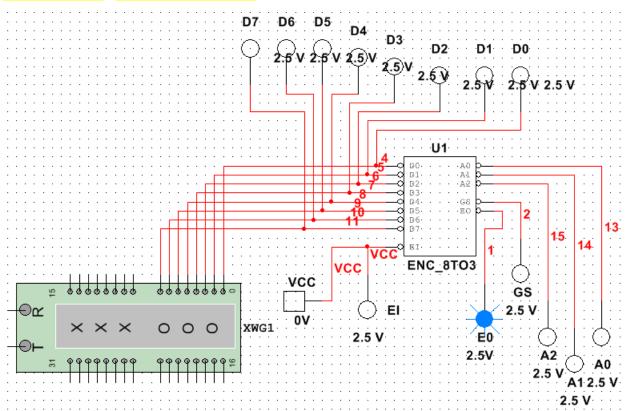


Рисунок 2 Схема для моделирования работы приоритетного шифратора

Информационные входы шифратора подключены к генератору цифровых сигналов (Word Generator) XWG1 (см. Приложения \ $\Pi2$ _ЛогПр_ЛогАн_ГенСлов \ Γ Сенератор слов \ Γ пробникам D0, D1,..., D7. Выходы A0, A1, A2, GS, E0 также контролируются пробниками. Состояние входа EI можно менять, записывая в источник VCC значение 0 V (как показано на рис. 2) или 5 V.

версия 20211027

- 2 Изучить промышленные микросхемы К555ИВ1 и 74LS148 (П4 Шифратор) **К555ИВ1 и 74LS148**), обратив особое внимание на их таблицы истинности. Выбрать одну таблицу для дальнейшей работы.
- 3 Для каждой строки выбранной таблицы истинности одной из промышленных микросхем запрограммировать генератор слов XWG1. По засвечиванию пробников проанализировать работу шифратора ENC 8TO3. Заполнить его таблицу истинности:

Таблица истинности шифратора ENC_8TO3 Таблица 1 Информационные Служебный Служебные Информационные входы $N_{\underline{0}}$ вход выходы выходы ΕI D7 D6 D5 D4 D3D1 D0GS D2E0A2 **A**1 A00 1 1 1 2 1 3 1

- 4 Показать, что содержащиеся в технической документации микросхем шифраторов буквы X можно заменять на 0 или 1 без изменения состояния шифратора.
 - 5 Доказать приоритетность шифратора.

4

5

6

7

8

9

1

1

1

1

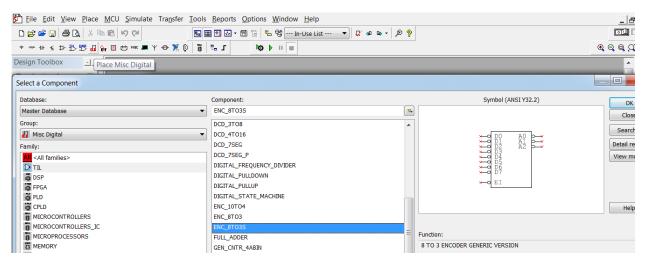
1

0

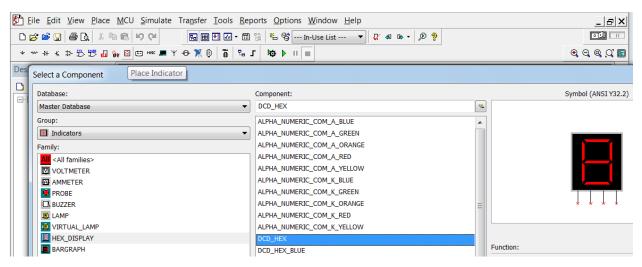
- 6 Записать логическое выражение, которое реализует приоритетный шифратор.
- 7 Описать словесно функцию, реализуемую шифратором.
- 8 Сравнить результаты пунктов 3, 5, 6 с теорией.
- 9 Сделать выводы после сравнения экспериментальных таблиц истинности, временных диаграмм, логического выражения с имеющимися в лекциях, учебниках и технической документации микросхем.

Приложение Сборка схемы

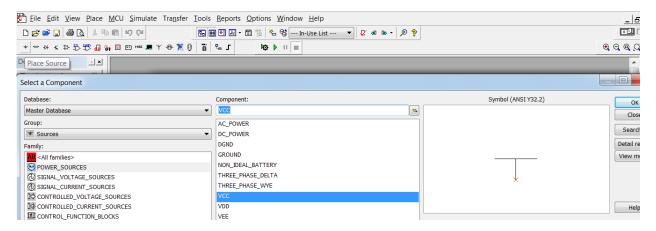
П.1 Логические элементы NOT, шифратор и дешифратор находятся в базе в разделе *Misk Digital/TIL*:



П.2 Семисегментный индикатор DCD_HEX и пробники находятся в разделе *Indicators* (подразделы HEX_DISPLAY и PROBE соответственно):

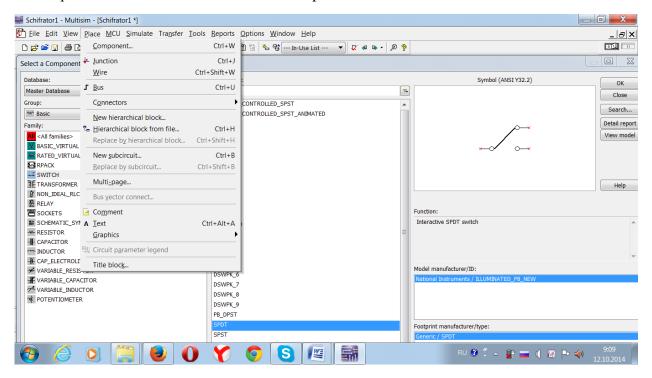


П.3 Источник постоянного напряжения VCC нужно искать в разделе *Sourses*:

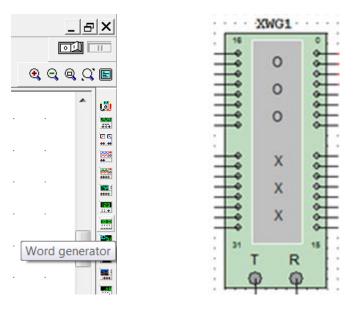


Для поворота объекта используйте комбинацию клавиш Ctrl + R.

П.4 Переключатели находятся в Place>Component>SWITCH>SPDT:



П.5 Генератор цифровых сигналов (Word Generator) **XWG1** перетаскивается на рабочее поле из панели инструментов после щелчка, запуск осуществляется двойным щелчком мыши на его ярлыке.



Для удобства сборки схемы генератор можно развернуть по горизонтали. Для этого следует щелкнуть **правой** кнопкой мыши на ярлыке и **левой** - на опции Flip Horizontal на открывшейся панели генератора.