4 Исследование работы интегрального мультиплексора

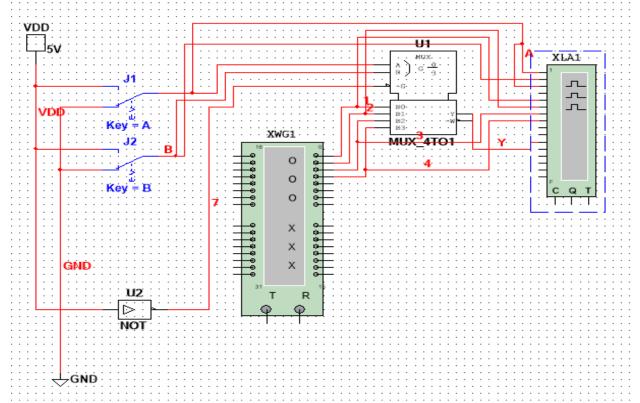


Рисунок 4.1 Схема лабораторного макета ИМ (модель x_Multipleksor.ms10)

Настроим генератор слов. Выберем Contols->Cycle; Display->Binary. Введём комбинации двоичного кода и определим границы.

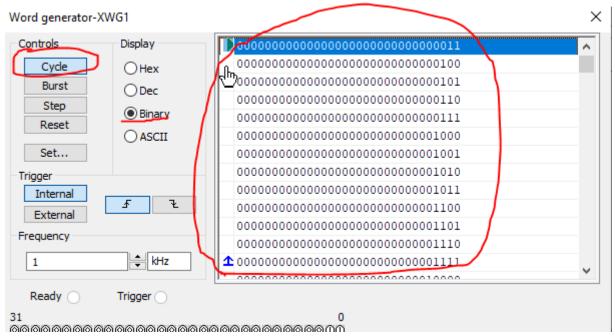


Рисунок 4.2 Настройка генератора слов лабораторного макета ИМ

Выполняем п. 4 – 6 методических указаний.

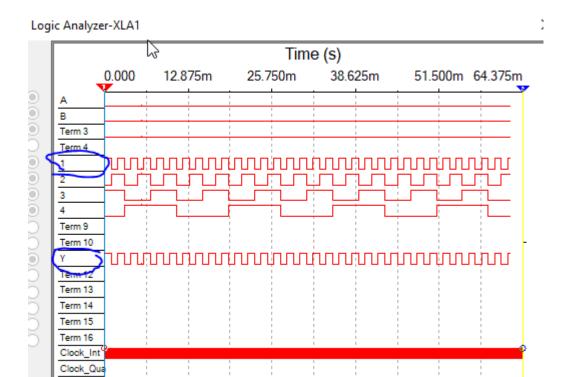


Рисунок 4.3 Работа ИМ при А=0 В=0

Вывод: Подключен информационный вход 1.

Trigg_Qua

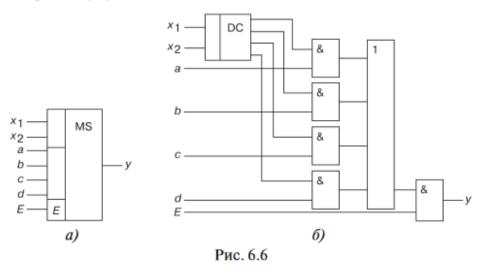
ДАЛЕЕ СЛЕДУЮТ РИСУНКИ 4.4 - 4.6, ПОКАЗЫВАЮЩИЕ РАБОТУ ИНТЕГРАЛЬНОГО МУЛЬТИПЛЕКСОРА ПРИ ДРУГИХ ПОЛОЖЕНИЯХ КЛЮЧЕЙ и СООТВЕТСТВУЮЩИЕ ВЫВОДЫ, на ОСНОВЕ КОТОРЫХ ЗАПОЛНЯТСЯ ТАБЛИЦА ИСТИННОСТИ:

Таблица истинности ИМ			
В	A	Y	
0	0		
0	1		
1	0		
1	1		

Логическое выражение Y =
где 1,2,3,4 - номер входа.
Выполняем п. 9 - Опишем словами, какую функцию выполняет мультиплексор:
Сравним с теорией

6.3. Мультиплексоры и демультиплексоры

Мультиплексор (MS) — это функциональный узел, осуществляющий подключение (коммутацию) одного из нескольких входов данных к выходу. Номер выбранного входа соответствует коду, поданному на адресные входы мультиплексора. Условное изображение мультиплексора на четыре входа и возможный вариант его структурной схемы показаны на рис. 6.6, a, b.



В положении ключа 00 (код адреса $x_1 = 0$, $x_2 = 0$) y = a; в положении 01 ($x_1 = 0$, $x_2 = 1$) y = b; в положении 10 ($x_1 = 1$, $x_2 = 0$) y = c; в положении 11 ($x_1 = 1$, $x_2 = 1$) y = d. Функционирование мультиплексора описывается выражением

$$y = a\bar{x}_1\bar{x}_2 + b\bar{x}_1x_2 + cx_1\bar{x}_2 + dx_1x_2.$$

Вход E — разрешающий: при E = 1 мультиплексор работает как обычно, при E = 0 выход узла находится в неактивном состоянии, мультиплексор заперт.

Рисунок 4.7 Теория для мультиплексора

Исследование мультиплексора на ЛЭ

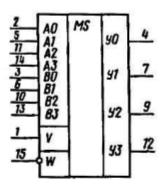
ВНИМАНИЕ! Выполняется для получения оценки ХОРОШО.

ДАЛЕЕ СЛЕДУЮТ РИСУНКИ 4.8 - 4.12, ПОКАЗЫВАЮЩИЕ СХЕМУ ЛАБОРАТОРНОГО МАКЕТА, РАБОТУ ИНТЕГРАЛЬНОГО МУЛЬТИПЛЕКСОРА на ЛЭ ПРИ ВСЕВОЗМОЖНЫХ ПОЛОЖЕНИЯХ КЛЮЧЕЙ и СООТВЕТСТВУЮЩИЕ ВЫВОДЫ, на ОСНОВЕ КОТОРЫХ ЗАПОЛНЯТСЯ ТАБЛИЦА ИСТИННОСТИ

Вывод:	
2550Д.	

Отечественная микросхема мультиплексора 2-1 К555КП11 K555КП11, К555КП11A

Микросхемы представляют собой четырехразрядный селектор 2-1 без инверсии с тремя устойчивыми состояниями. Содержат 133 интегральных элемента. Корпус типа 238.16-2, масса не более 1,2 г.



Условное графическое обозначение К555КП11

Назначение выводов: 1 - вход выборки канала V; 2 - вход A0; 3 - вход B0; 4 - выход Y0; 5 - вход A1; 6 - вход B1; 7 - выход Y1; 8 - общий; 9 - выход Y2; 10 - вход B2; 11 - вход A2; 12 - выход Y3; 13 - вход B3; 14 - вход A3; 15 - вход разрешения разряда \overline{W} ; 16 - напряжение питания.

Таблица истинности

Вход			Выход	
\overline{W}	V	A0-A3	B0-B3	Y0-Y3
0	0	0	X	0
0	0	1	X	1
0	1	X	0	0
0	1	X	1	1
1	X	X	X	Z

Мультиплексор SN74LS158



QUAD 2-INPUT MULTIPLEXER

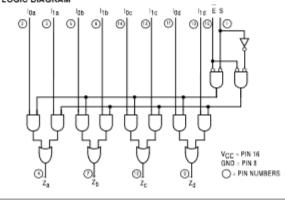
The LSTTL/MSI SN54L/74LS158 is a high speed Quad 2-input Multiplexer. It selects four bits of data from two sources using the common Select and Enable inputs. The four buffered outputs present the selected data in the inverted form. The LS158 can also generate any four of the 16 different functions of two variables. The LS158 is fabricated with the Schottky barrier diode process for high speed and is completely compatible with all Motorola TTL families.

- · Schottky Process for High Speed
- Multifunction Capability
- Inverted Outputs
- · Input Clamp Diodes Limit High Speed Termination Effects
- ESD > 3500 Volts
- · Special Circuitry Ensures Glitch Free Multiplexing

PIN NAME 8		LOADING (Note a)	
		HIGH	LOW
S	Common Select Input	1.0 U.L.	0.5 U.L.
E	Enable (Active LOW) Input	1.0 U.L.	0.5 U.L.
I0a-I0d	Data Inputs from Source 0	0.5 U.L.	0.25 U.L.
Lta-Ltd	Data Inputs from Source 1	0.5 U.L.	0.25 U.L.
Za-Zd	Inverted Outputs (Note b)	10 U.L.	5 (2.5) U.L.
NOTES:	A11.1 - 40 - 4 1101114 0 4 1 0W		

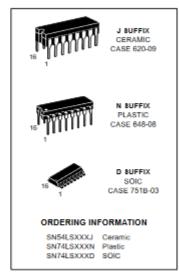
a) 1 TTL Unit Load (U.L.) = 40 µA HIGH1.6 mA LOW.
b) The Output LOW drive factor is 2.5 U.L. for Military (54) and 5 U.L. for Commercial (74)

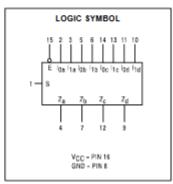
LOGIC DIAGRAM



SN54/74LS158

QUAD 2-INPUT MULTIPLEXER LOW POWER SCHOTTKY





(Источник: <u>https://</u>	html
Дата посещения: 28.11.2020)	
Вывод:	