

1 Исследование логических элементов

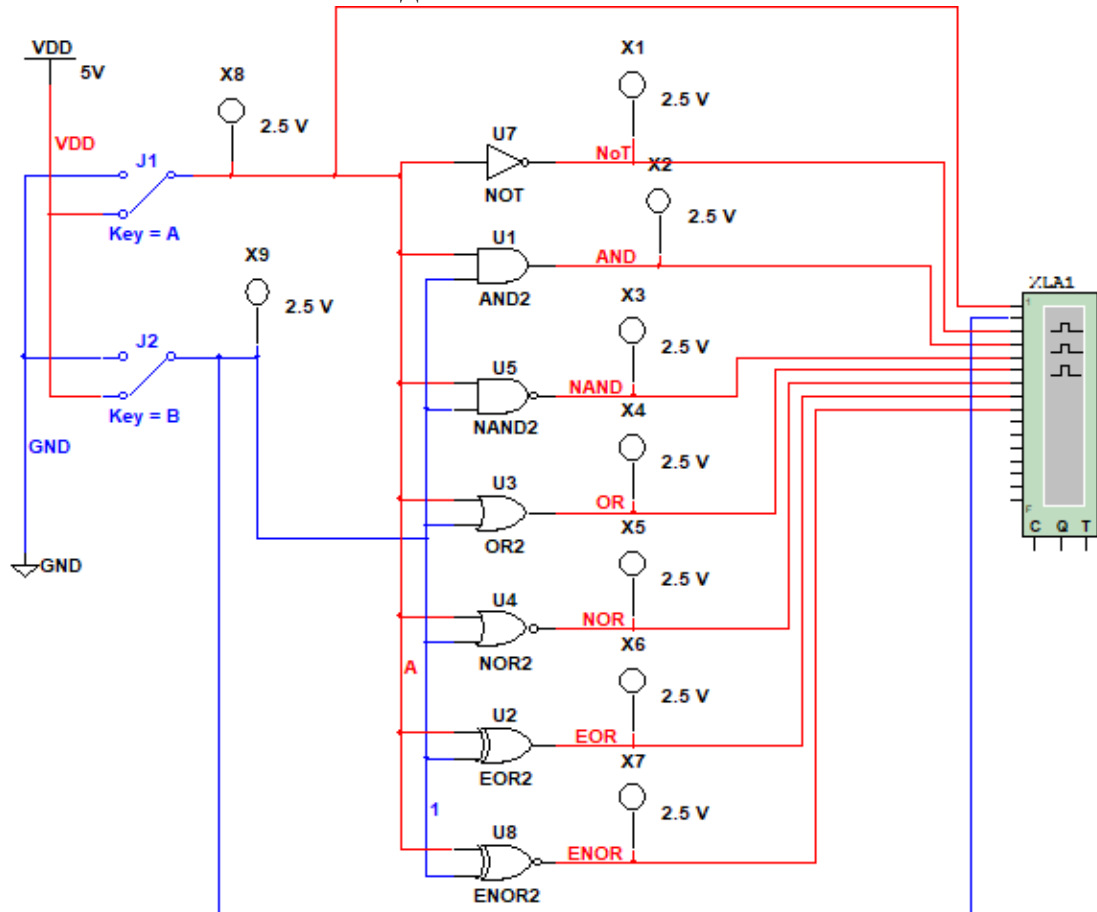


Рисунок 1.1 Схема лабораторного макета

Зададим комбинации входных переменных с помощью ключей и составим таблицу истинности элементов.

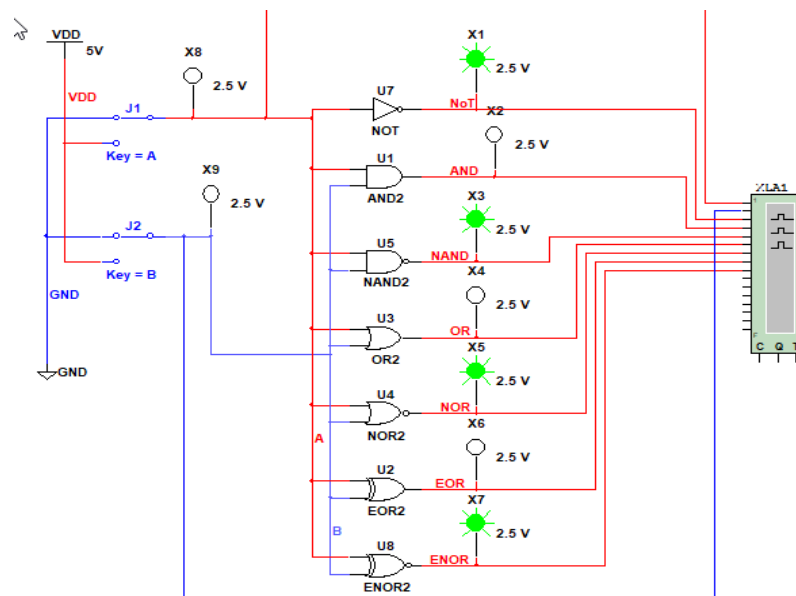
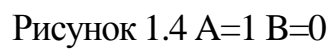
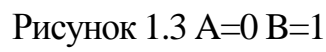


Рисунок 1.2 A=0 B=0



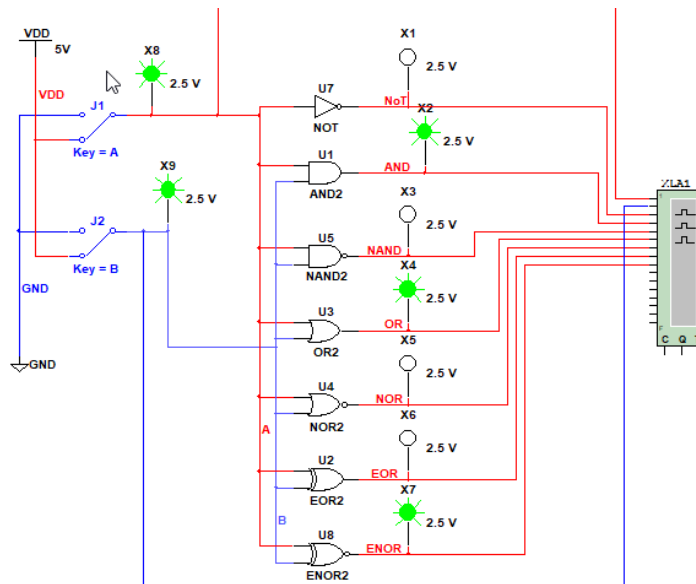


Рисунок 1.5 A=1 B=1

Таблицы истинности заполняем по пробникам (засвечен -1, не засвечен – 0):

A	NOT
0	
1	

ТУТ ЗАПИСАНЫ 0 и 1 В СООТВЕТСТВИИ с РИС 2-5

A	B	AND2	NAND2	OR2	NOR2	EOR2	ENOR2
0	0						
0	1						
1	0						
1	1						

Logic Analyzer-XLA1

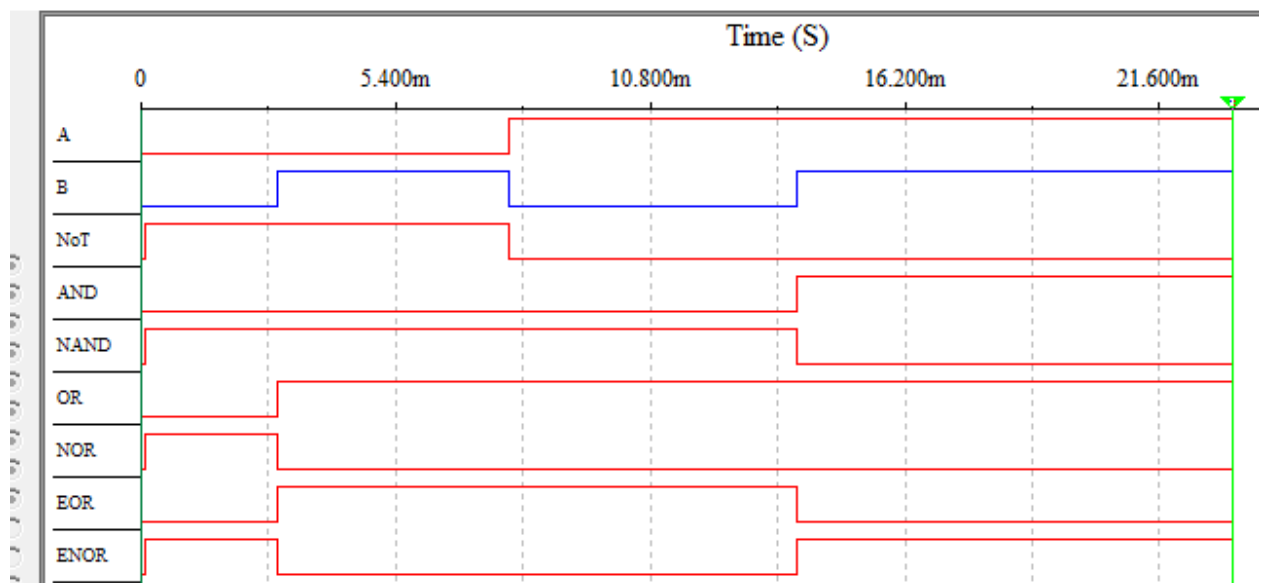


Рисунок 1.6 Временная диаграмма ЛЭ

Вывод: -----

Логические выражения, реализуемые ЛЭ

NOT:

AND2:

NAND2:

OR2:

ТУТ ЗАПИСАНЫ ЛОГИЧЕСКИЕ ВЫРАЖЕНИЯ

NOR2:

EOR2:

ENOR2:

Промышленные микросхемы

533ЛН1, 6 логических элементов "НЕ"



Ном. номер: 35930

Артикул: 533ЛН1

PartNumber: 533ЛН1-Au

Производитель: Россия

450 ₽

✓ 30 шт. со склада г.Москва

- 1 +

от 15 шт. — 400 ₽
от 150 шт. — по запросу

Добавить в корзину 1 шт. на сумму 450 ₽

В корзину

Описание

Стандартные серии ТТЛ: 533, 555. Время задержки 10 нс, мощность потребления 2 мВт/вентиль

6 логических элементов НЕ

Корпус: 401.14-4 (FPMG14)

Импортный аналог: SN54LS04

Технические параметры

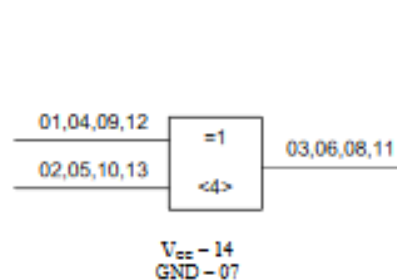
Серия	533ЛН
Тип логического элемента	не(инвертор)
Кол-во элементов	6
Напряжение питания, В	4.5...5.5
Рабочая температура, °C	-60...+125
Корпус	401.14-5
Вес, г	0.45

Рисунок 1.7 Инвертор

(Источник: <https://www.....> Дата посещения 20.11.2020)

1554ЛП5ТБМ

Четыре двухвходовых логических элемента
"Исключающее ИЛИ"



Условное графическое обозначение

Назначение выводов

Номер вывода	Обозначение	Назначение
01	A1	Вход
02	B1	Вход
03	Y1	Выход
04	A2	Вход
05	B2	Вход
06	Y2	Выход
07	GND	Общий вывод
08	Y3	Выход
09	A3	Вход
10	B3	Вход
11	Y4	Выход
12	A4	Вход
13	B4	Вход
14	V _{cc}	Выход питания от источника напряжения

Таблица истинности

Вход		Выход
A	B	$Y = A \oplus B = \bar{A} \cdot B + A \cdot \bar{B}$
L	L	L
L	H	H
H	L	H
H	H	L

Примечание - L - низкий уровень напряжения,
H - высокий уровень напряжения

Предельные и предельно-допустимые режимы эксплуатации

Наименование параметров режима, единица измерения	Буквенное обозначение параметра	Предельно-допустимый режим		Предельный режим	
		Норма		Норма	
		не менее	не более	не менее	не более
Напряжение питания, В	V_{cc}	2.0	6.0	-0.5	7.0
Входное напряжение низкого уровня, В при $V_{cc} < 3.0$ В	V_{in}	0	0.2 V_{cc}	-0.5	-
при $V_{cc} \geq 3.0$ В			0.3 V_{cc}		
Входное напряжение высокого уровня, В при $V_{cc} < 3.0$ В	V_{in}	0.8 V_{cc}	V_{cc}	-	$V_{cc}+0.5$
при $V_{cc} \geq 3.0$ В		0.7 V_{cc}			
Напряжение, прикладываемое к выходу, В	V_{out}	0	V_{cc}	-0.5	$V_{cc}+0.5$
Входной ток диода, мА	I_{in}	-	-	-	± 20
Выходной ток низкого уровня, мА	I_{out}	-	24	-	-
Выходной ток высокого уровня, мА	I_{out}	-	-24	-	-
Выходной ток диода, мА	I_{out}	-	-	-	± 50
Выходной ток низкого уровня, мА при $V_{out} = 1.65$ В, $T_a = 25$ °С	I_{out}^*	-	70	-	-
при $V_{out} = 1.65$ В, $T_a = \text{минус } 60, \text{ плюс } 125$ °С			57		
Выходной ток высокого уровня, мА при $V_{out} = 3.85$ В, $T_a = 25$ °С	I_{out}^*	-	-60	-	-
$V_{out} = 3.85$ В, $T_a = \text{минус } 60, \text{ плюс } 125$ °С			-50		
Ток выхода питания или общего выхода, мА	I_{cc}, I_{out}	-	-	-	± 100
Время нарастания и спада сигнала на входах, нс/В $V_{cc}=3.0$ В	t_{in}, t_{out}	-	3	-	150
$V_{cc}=4.5$ В			3		40
$V_{cc}=5.5$ В			3		25
Емкость нагрузки, пФ	C_L	-	50	-	500

* Длительность воздействия режима не более 2 мс

Рисунок 1.9 Характеристики МС «Исключающее ИЛИ»

(Источник: <https://.....> Дата посещения: 20.11.2020)

Заменяем идеальные ЛЭ на их микросхемы:

ВНИМАНИЕ! Выполняется для получения оценки ХОРОШО.

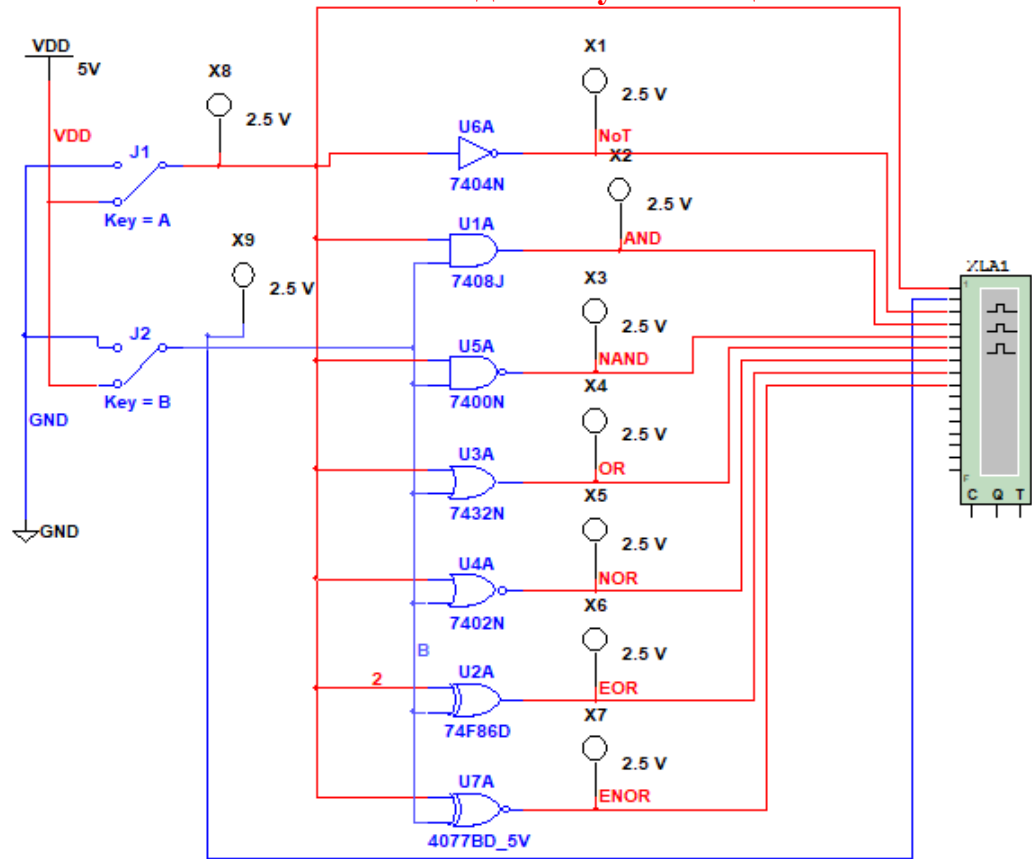


Рисунок 1.10 Схема лабораторного макета с промышленными микросхемами

ДАЛЕЕ ПРИВЕДЕНА ТЕХНИЧЕСКАЯ ДОКУМЕНТАЦИЯ НА ВСЕ МИКРОСХЕМЫ (с указанием источников и датой посещения сайтов).

Составим таблицу истинности для реальных микросхем при разных входных комбинациях.

ДАЛЕЕ СЛЕДУЮТ РИСУНКИ 1.11-1.14, показывающие работу микросхем.

Таблицы истинности ЛЭ микросхем (реальных ЛЭ) заполняем по пробникам.

A	NOT(7404N)
0	
1	

ТУТ ЗАПИСАНЫ 0 и 1 В СООТВЕТСТВИИ с РИС 1.11-1.14

A	B	AND (7408J)	NAND (7400N)	OR (7432N)	NOR (7402N)	EOR (74F86D)	ENOR (4077BD)
0	0						
0	1						
1	0						
1	1						

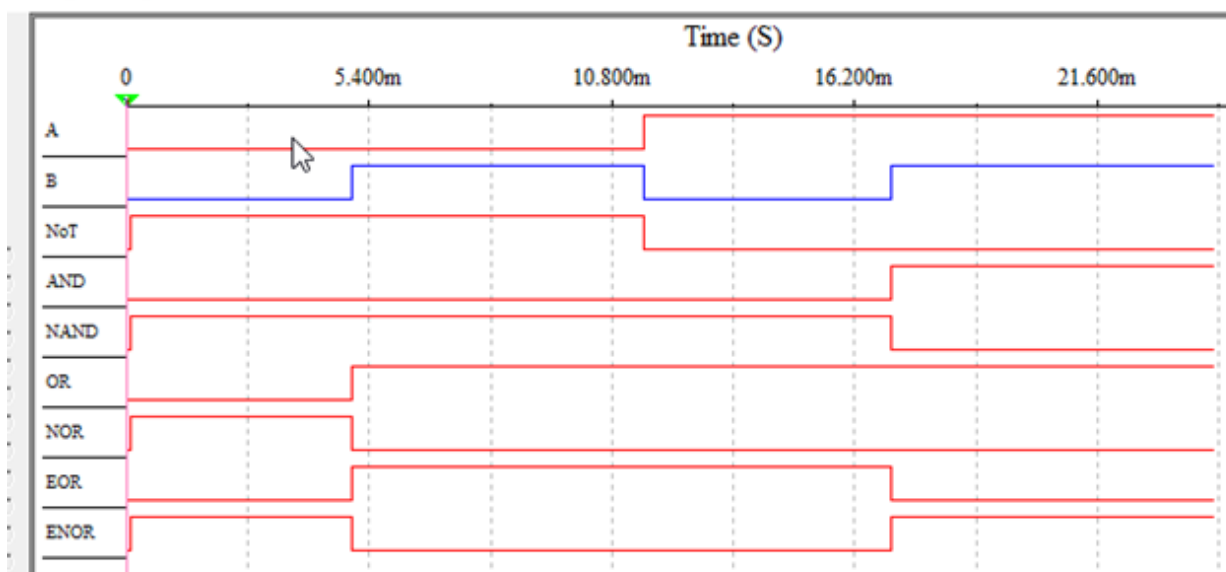


Рисунок 1.15 Временная диаграмма ЛЭ промышленных микросхем

Сравним результаты для идеальных ЛЭ и реальных ЛЭ:

**ТУТ ПОКАЗАНЫ РЯДОМ ТАБЛИЦЫ ИСТИННОСТИ ИДЕАЛЬНЫХ ЛЭ и
ЛЭ ПРОМЫШЛЕННЫХ МС**

Рисунок 1.16 Сравнение таблиц истинности

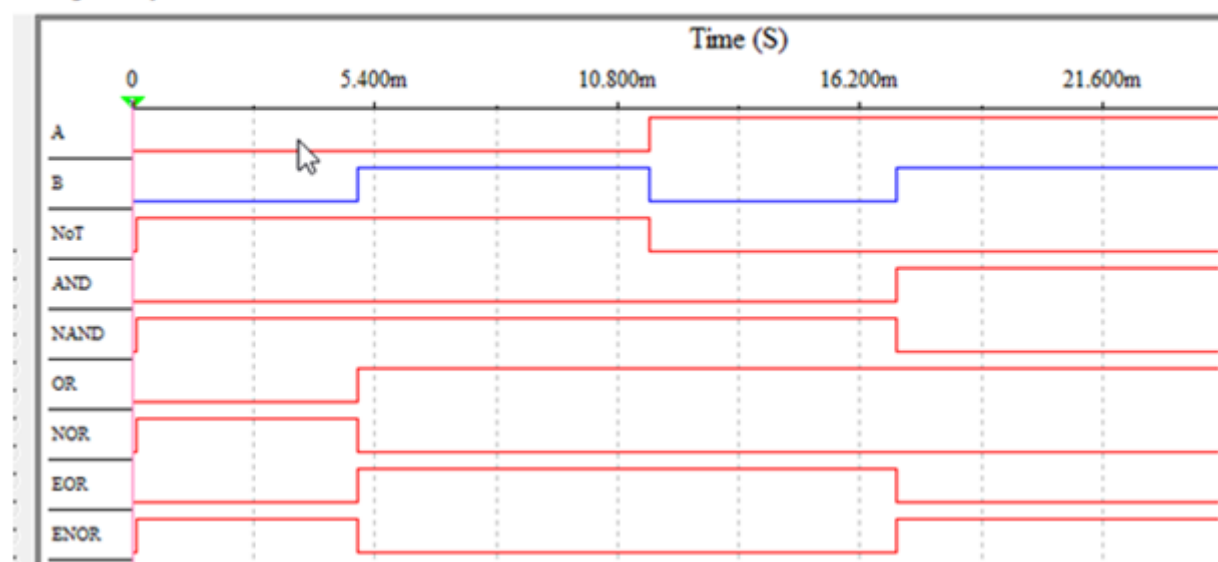
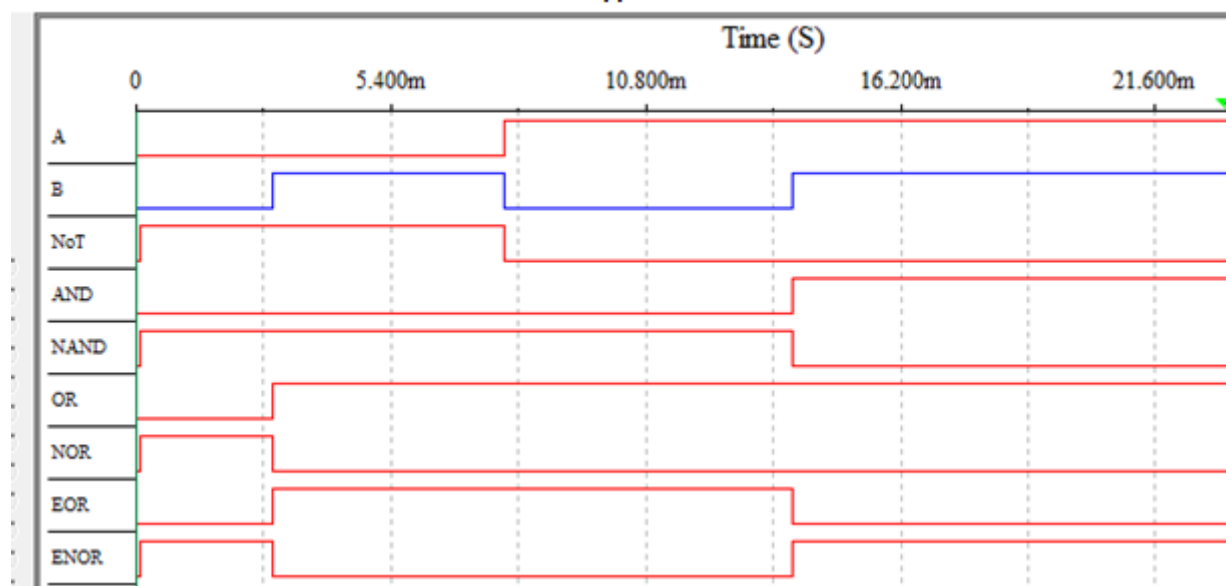


Рисунок 1.17 Сравнение временных диаграмм

Теория:

Таблица 5.4

Значения функций $y_i(x_1, x_2)$ для простейшего логического устройства с двумя входами																		
При ком- бинациях x_1 и x_2	00	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1
	01	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	1
	10	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	1
	11	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	1
Название функции	Запись операции																	
Постоянный 0	$y_0 = 0$																	
Умножение, конъюнкция, И	$y_1 = x_1 x_2$																	
Запрет по x_2	$y_2 = x_1 \bar{x}_2$																	
Тожественность x_1	$y_3 = x_1$																	
Запрет по x_1	$y_4 = \bar{x}_1 x_2$																	
Тожественность x_2	$y_5 = x_2$																	
Неравнозначность	$y_6 = \bar{x}_1 x_2 + x_1 \bar{x}_2$																	
Сложение, дизъюнкция, ИЛИ	$y_7 = x_1 + x_2$																	
Стрелка Пирса, ИЛИ-НЕ	$y_8 = \overline{x_1 - x_2}$																	
Равнозначность	$y_9 = x_1 x_2 + \bar{x}_1 \bar{x}_2$																	
Инверсия x_2 , НЕ	$y_{10} = \bar{x}_2$																	
Импликация от x_2 к x_1	$y_{11} = x_1 + \bar{x}_2$																	
Инверсия x_1 , НЕ	$y_{12} = \bar{x}_1$																	
Импликация от x_1 к x_2	$y_{13} = \bar{x}_1 + x_2$																	
Штрих Шеффера, И-НЕ	$y_{14} = \overline{x_1 x_2}$																	
Постоянная 1	$y_{15} = 1$																	

98

(Источники:

- 1) Основы электроники. Учебное пособие для вузов / **И.О. Фамилия**. — М.: ДМК Пресс, 2008. — 296 с. (<http://.....> стр. XX)
- 2) <http://.....html> Дата посещения: 20.11.2020)

Вывод:
