



*UNIVERSITÀ DEGLI STUDI
DI PALERMO*

Introduzione Alle Reti Logiche Combinatorie e Sequenziali

Gaetano Gerardi

(a. a. 2001/2002)

DIPARTIMENTO DI FISICA E TECNOLOGIE RELATIVE

PREFAZIONE

Premessa

Nei tempi moderni l'uso dei Computer e Calcolatrici è talmente diffuso che la conoscenza del loro principio di funzionamento e della loro architettura è bene che faccia parte delle conoscenze di base di ogni operatore. Ciò, anche perché, oggi si tende ad utilizzare i computer in campi diversissimi: Elaborazione di testi, CAD (Computer Aided Design), Gestionali, Acquisizione e controllo di dati nei campi della Fisica, Chimica, attività Sociali, ecc.

Questo libro ha lo scopo di introdurre i concetti base con cui qualsiasi computer e/o calcolatrice è costruito. Il personale preposto alla preparazione dell'utilizzazione di tali unità, nei vari campi, apprenderà, con il suo studio, quali ne sono i limiti e sarà quindi capace di apprezzarne le caratteristiche ed efficacemente utilizzarle per ottenere il massimo di prestazione.

Le conoscenze propedeutiche, per una corretta comprensione ed utilizzo dei concetti esposti, sono quelli di cultura generale nei campi della matematica (algebra ed insiemistica) e della Fisica (soprattutto sono richiesti i concetti fondamentale dei circuiti elettrici in continua, in alternata ed in regime impulsivo). Essi fanno parte certamente della cultura generale degli studenti che si iscrivono al primo anno di un corso universitario.

Esercitazioni didattiche

Uno dei problemi fondamentali, dal punto di vista didattico, che ci sono proposti di superare è di permettere allo studente di familiarizzare con il comportamento reale dei circuiti che realizzano le funzioni logiche. Ciò, in generale, può essere ottenuto con:

- 1) La realizzazione delle reti con componenti reali e la prova del loro funzionamento in laboratorio. Per far ciò è necessario usare strumentazione relativamente costosa di uso generale quali alimentatori, generatori di funzioni, oscilloscopi, ecc. e di uso particolare quali analizzatori di stati logici. Per un laboratorio attrezzato e capace di ospitare un elevato numero di studenti la soluzione diventa non perseguibile per motivi di budget finanziario, di locali idonei e di personale in numero adeguato per sorveglianza e per assistenza.
- 2) L'utilizzazione di programmi di simulazione in laboratorio. Anche in questo caso, se per un numero piccolo di postazioni di lavoro la soluzione è praticabile, quando il numero di posti diventa elevato la soluzione diventa, per i motivi anzidetti, impraticabile.
- 3) L'utilizzazione di programma di simulazione **non** in laboratorio. Questa soluzione diventa onerosa per gli studenti se debbono acquistare il programma di simulazione. Però questa condizione negativa può essere rimossa se è possibile utilizzare un programma dimostrativo gratuito e con caratteristiche funzionali di tipo professionale, ma limitato nella complessità dei progetti che con esso si possono provare.

La soluzione adottata, è quella detta nella terza alternativa. Infatti è possibile scaricare gratuitamente da web il software demo, "PSPICE STUDENT", messo a disposizione dalla

CADENCE. Con esso gli studenti possono esercitarsi, senza limiti di tempo, a provare i circuiti fondamentali ed impararne tutti i dettagli funzionali. D'altra parte la qualità del simulatore e la rispondenza con la realtà dei suoi risultati è così elevata che, in alcuni casi è preferibile il suo uso essendo possibile mettersi in situazioni così particolari ed interessanti da essere difficile realizzare con strumentazione standard di laboratorio.

Le limitazioni principali di questo CAD sono

- a) La quantità di librerie a disposizione; sono disponibili solo funzioni della famiglia TTL normale (porte logiche, F/F di vario tipo e funzioni MSI sufficientemente varie per la simulazione di progetti limitati come le esercitazioni didattiche)
- b) Il numero massimo di componenti utilizzabili per la soluzione di un dato progetto (il numero è di 36 che, a mio giudizio, è sufficientemente per la realizzazione di progetti limitati come le esercitazioni didattiche)
- c) La lunghezza di simulazione cioè, il numero massimo di commutazioni. Da tutte le prove fatte sono risultati sempre sufficienti per lo studio funzionale e dettagliato di esercitazioni didattiche.
- d) Non ci sono, limitazioni essenziali, circa le modalità di simulazione e di funzionalità. Esse sono esattamente le stesse di quelle incluse nel programma professionale. Inoltre sempre con il programma dimostrativo è possibile simulare il funzionamento, oltre dei circuiti logici anche circuiti analogici. Quindi essenzialmente viene coperta anche la simulazione dei circuiti di interfaccia tra il mondo analogico e il digitale.

Un altro aspetto positivo di questo programma è che utilizza il sistema Operativo Windows della Microsoft e permette non solo di disegnare il circuito in modo semplice ma anche di importare in un altro documento (per es. WORD) sia il disegno sia il timing che risultano dalle simulazioni. L'utilizzo di questa caratteristica ha permesso di riscrivere completamente gli appunti da me usati, fino al precedente anno accademico, e di corredarli di schemi logici realizzativi, che usano componenti reali e che ne documentano l'effettivo funzionamento. Lo studente che riproduce i circuiti proposti nel testo, può così verificarne, in dettaglio temporale estremamente fine (nano secondo), il funzionamento circuitale.

Un'altra caratteristica interessante, anche dal punto di vista didattico, è la simulazione del comportamento dell'intero progetto non solo in modo standard (in cui i circuiti si comportano con le caratteristiche nominali) ma anche in modo worst-case. In questa modalità le caratteristiche funzionali attribuiti ai vari circuiti, che realizzano il progetto, sono singolarmente e funzionalmente accoppiati per le peggiori condizioni. Quest'ultima caratteristica permette di scegliere tra diverse realizzazioni di una data funzione quella che è esente dalle variazioni delle caratteristiche funzionali di produzione e quindi permette di trovare, tra le diverse soluzioni, la più affidabile.

Il programma è anche molto ricco di generatori di stimoli programmati e programmabili (anche attraverso file di testo); Clock, Stimoli a 1, 4, 8, 16 e 32 bit paralleli, ecc.

Infine la possibilità di uso di queste caratteristiche a costo zero (dal punto di vista finanziario) per lo studente, vale bene l'investimento di tempo studente per l'apprendimento delle funzionalità del

programma. Si consideri che, in ogni caso, anche la soluzione con strumentazione reale, richiede tempo studente per l'apprendimento del funzionamento delle apparecchiature usate

Presentazione degli argomenti affrontati nel testo.

Diciamo, preliminarmente, che tutti i concetti presentati, che danno luogo sia a reti logiche combinatorie, sia sequenziali, terminano con la presentazione di un circuito logico realizzato con porte logiche o con funzioni MSI di libreria, i quali sono corredati dal timing che ne prova il funzionamento e ne mette in evidenza le caratteristiche salienti.

Il libro inizia con il definire la base numerica binaria e poi la utilizza come mezzo di codifica di situazioni diverse con una sola cosa in comune: sono rappresentabili in un numero di modi diverso e finito. Ciò, da una parte, fornisce alcuni esempi di codifica tra le più diffuse e, dall'altra, fornisce le linee guida per la codifica di qualsiasi situazioni che rientra nella definizione richiamata.

Quindi si passa a presentare e definire alcuni operatori binari facilmente ricavati dall'algebra delle frasi (vero o falso) ed alla sua presentazione in forma tabulare (tabelle di verità). Si evidenziano i concetti di logica positiva e negativa e la possibilità di scrivere funzioni binarie usabili non soltanto per i casi discussi, ma anche per tutti i casi simili, indipendentemente dal campo di applicazione a cui si rivolgono. Si introduce quindi una rappresentazione simbolica degli operatori, e vengono presentati dei circuiti logici e di commutazione, realizzati con Interruttori, Relè e Transistor CMOS. Questa presentazione fa vedere come la rappresentazione fisica delle variabili binarie dipende anche dagli elementi circuitali che li realizzano e usano. Quindi vengono presentate le diverse famiglie logiche. Le caratteristiche fondamentali e comuni alle varie famiglie logiche vengono illustrate con riferimento alla famiglia TTL.

La generalizzazione dei concetti algebrici, così intravisti, è fatta per mezzo della definizione assiomatica dell'algebra di Boole e la successiva specializzazione in algebra a due valori (che è la sola utilizzata successivamente). Si determina la corrispondenza tra logica positiva e negativa e i valori numerici attribuibili alle variabili binarie. Alcuni teoremi fondamentali sono dimostrati con l'uso sia di manipolazioni algebriche, sia delle tabelle di verità e sia dei diagrammi di Venn. Si introduce quindi la trasformazione delle funzioni logiche in circuiti logici, i parametri di costo di realizzazione, e quindi l'opportunità di realizzare funzioni equivalenti a minor costo.

La minimizzazione delle funzioni logiche, basata sulla minimizzazione dei letterali, è presentata a partire dalle forme canoniche (prodotto di somme e somme di prodotto) con l'uso delle mappe di Karnaugh per le funzioni fino a 4 variabile e l'uso del metodo tabulare di Quine-McCluskey quando il numero di variabili è superiore a 4.

Prima di iniziare i metodi di progetto di reti logiche combinatorie viene completato lo studio delle porte logiche, dal punto di vista operativo, ed introdotti i buffer Tri-State, l'uso di resistenze di Pull-Up e di Pull-Down e i concetti di Bus Uni e Bidirezionale. Vengono definite le unità di ritardo, a

partire da circuiti integratori e discriminatori, e il trigger di Schmitt. Il loro uso viene esemplificato con la realizzazione di un circuito rivelatori di fronti e duplicatore di frequenza. Utilizzando il concetto di parità pari e di parità dispari ed i circuiti Exclusive OR (XOR) ed Equivalence (EQ) è presentato il concetto di soluzione di problemi combinatori con procedimenti iterativi. Inoltre si coglie l'occasione per presentare la simulazione del funzionamento di reti logiche utilizzando il simulatore PSPICE per i circuiti di Parity Generator e Parity Check.

Viene quindi presentato il metodo di progetto di reti combinatorie e questi metodi sono impiegati per il progetto di Encoder e Decoder, Multiplexer e Demultiplexer, Code Converter e Comparatori. Un capitolo a parte è dedicato alla presentazione delle reti aritmetiche per la realizzazione di half e full adder, sommatore parallelo binario a 4 bit e look Head Carry Adder a 4 bit. È introdotta la rappresentazione dei numeri negativi in complemento a due e quindi la trasformazione dei circuiti sommatore in sottrattori. La progettazione di circuiti che fanno la somma e la sottrazione in BCD è anche presentata.

Con il Cap. 8 vengono introdotti i concetti fondamentali che contraddistinguono le reti sequenziali asincroni e sincrone: collegamenti di reazione, memorie temporanee (ritardi) e memorie a Flip-Flop. Prima di introdurre le reti sincrone sono analizzati gli effetti nei collegamenti di reazione dei ritardi presentando sia dal punto di vista concettuale sia realizzativo i circuiti oscillatori. È presentato anche un Gated Oscillator realizzato con Trigger di Schmitt, filtro RC e porte logiche. Sono fornite anche le formule che governano le forme d'onda analogiche in modo che duty cycle e frequenze diverse possono essere sperimentate. Sono quindi analizzati i Flip-Flop RS ad accoppiamento diretto e la loro trasformazione in Flip-Flop clocked di tipo Latch. A partire da essi e dalle tabelle caratteristiche e di eccitazione equazioni e tabelle di stato e i concetti di funzionamento sincrone, vengono quindi definiti e progettati i Flip-Flop D, JK e T. Le limitazioni dei Flip-Flop JK e T vengono evidenziate. La introduzione delle strutture Master/Slave e Edge-Triggered è fatta come superamento di tali limitazioni. I Flip-Flop D, JK e T vengono analizzati in dettaglio e studiato il loro comportamento nei vari casi. Un paragrafo è anche dedicato al diverso comportamento dei Flip-Flop JK Master/Slave e Edge-Triggered rispetto alla stessa forma d'onda di controllo. Sono quindi presentati i circuiti monostabile sia retriggerabili sia non retriggerabili.

Una volta che gli elementi fondamentali dei circuiti sequenziali sono stati illustrati, viene introdotta la metodologia di progetto e di analisi dei circuiti sequenziali con l'uso delle tabelle e diagrammi di stato, con le tabelle di eccitazioni e con le equazioni di stato per tutti i tipi di Flip-Flop. I diversi metodi esposti sono corredati di esempi completi di progetto.

Sono quindi introdotti le funzioni logiche MSI di base quali: pipe line Register, Shift Register con caricamento Seriali e Parallelo e circuiti di conteggio Up e Down sia Ripple sia paralleli.

Si è avuto cura, durante lo svolgimento di tutto il libro, di richiamare i concetti di ingressi ed uscite ausiliarie, capaci di espandere la funzionalità dei circuiti base sia con collegamenti in cascata (seriali) sia parallelo.

Il libro termina con la presentazione di un sommatore seriale ad 8 bit e di un sommatore seriale con accumulatore a 4 bit in cui trovano utilizzo i circuiti base precedentemente illustrati.