FAR REFR

NEP-6057

(Very Suor Answer Type Onestions)

U. G. Examination, June 2024

MAJOR COURSE (UNDER N. E. P.)

PHYSICS

Analog & Digital Principles & Applications

[Paper Code: B010602T]

G MANA STE

Time: Three Hours] [Maximum Marks: 75]

you realize the following?

Note: Attempt questions from all Sections as per instructions.

सभी खण्डों से निर्देशानुसार प्रश्न हल कीजिए।

Section-A

खण्ड-अ

(Very Short Answer Type Questions)

(अति लघु उत्तरीय प्रश्न)

Answer all the *five* questions. Each question carries 3 marks. Very short answer is required not exceeding 75 words. $3 \times 5 = 15$

सभी **पाँच** प्रश्नों के उत्तर दीजिए । प्रत्येक प्रश्न 3 अंकों का है । अधिकतम 75 शब्दों में अति लघु उत्तर अपेक्षित है ।

- 1. With the help of only NAND gate, how will you realize the following?
 - (a) NOT gate
 - (b) AND gate
 - (c) OR gate.

केवल NAND द्वार का प्रयोगकर आप निम्नलिखित को कैसे बनाएँगे ?

Differentiate between FET and BITL.

- (a) NOT EIT
- (b) AND द्वार
- (c) OR द्वार ।
- 2. Write down De-Morgan's theorems.

 डि-मॉर्गन की प्रमेयों को लिखिए।
- 3. Write 2's complement of the following binary numbers:

F. Troiling mobility and conductivity for a

TYOR-YOM

- (a) 111101100
 - (b) 10000001.

निम्नलिखित द्विआधारी संख्याओं के 2 के पूरक

लिखिए:

- (a) 11101100 (a)
- (b) 10000001
- 4. Differentiate between FET and BJT.

FET तथा BJT के मध्य विभेद कीजिए।

5. Define mobility and conductivity for a semiconductor.

एक अर्द्धचालक के लिए गतिशीलता तथा चालकता को

I petitif he temp to white the

परिभाषित कीजिए।

Section-B

खण्ड-ब

(Short Answer Type Questions)

(लघु उत्तरीय प्रश्न)

Answer any two questions out of the following three questions. Each question carries 7½ marks. Short answer is required not exceeding 200 words.

7½×2=15

निम्नलिखित तीन प्रश्नों में से किन्हीं दो प्रश्नों के उत्तर दीजिए। प्रत्येक प्रश्न 7½ अंकों का है। अधिकतम
200 शब्दों में लघु उत्तर अपेक्षित है।

6. What do you mean by parity of a binary number? How will you use Ex-OR gate as a parity checker?

TAGENTIA

एक द्विआधारी संख्या की समता से आप क्या समझते
हैं ? एक Ex-OR द्वार का प्रयोग आप समता जाँचने
के लिए किस प्रकार करेंगे ?

7. Explain depletion and enhancement

MOSFET in short.

(PR POTE ES)

अवक्षय तथा संवृद्धि MOSFET को संक्षेप में समझाइए।

8. Explain binary, octal and hexadecimal number system and convert the following hexadecimal numbers into binary:

HOW BY THERE AS TO THE PER PART TO THE TELESCOPING

- (a) 9AF

 LEA HO-KE SEU DOY HEW WOLL STREET
- (b) C5E2.

बिआधारी, अष्टक तथा षोडशआधारी संख्या पद्धति को समझाइए तथा निम्नलिखित षोडशआधारी संख्याओं को द्विआधारी में बदलिए:

I STATE THE

- (a) 9AF
- (2'1(b)) C5E2.acrt toothe bloth one test? .?

Section-C

Describe the basic construction and working

of a junction field effect translator (IFET).

Plot and explain its characteristic curve an

खण्ड-स

(Detailed Answer Type Questions)

(विस्तृत उत्तरीय प्रश्न)

Answer any three questions out of the following five questions. Each question carries 15 marks. Answer is required in detail.

NEP-6057

fire shaff

निम्नलिखित पाँच प्रश्नों में से किन्हीं तीन प्रश्नों के उत्तर दीजिए। प्रत्येक प्रश्न 15 अंकों का है। विस्तृत उत्तर अपेक्षित है।

9. What are field effect transistor (FET's)?

Describe the basic construction and working of a junction field effect transistor (JFET).

Plot and explain its characteristic curve in common source configuration.

क्षेत्र प्रभाव ट्रांजिस्टर क्या हैं? एक संधि क्षेत्र प्रभाव ट्रांजिस्टर की संरचना तथा कार्यविधि का वर्णन कीजिए । इसके उभयनिष्ठ स्नोत अभिविन्यास के अभिलाक्षणिक वक्र को बनाइए तथा व्याख्या कीजिए।

12. Write notes on the fellowing:

- 10. Write notes on the following:
 - (a) SCR
 - (b) UJT.

निम्नलिखित पर टिप्पणियाँ लिखिए:

- (a) SCR
- (b) UJT.
- 11. Derive the expression for concentration of electrons and holes in intrinsic semiconductors.

 Find out the position of Fermi level in forbidden energy gap in intrinsic semiconductor.

आन्तरिक अर्द्धचालक में इलैक्ट्रॉनों तथा कोटरों के सांद्रण के लिए व्यंजक स्थापित कीजिए। आन्तरिक अर्द्धचालक के वर्णित ऊर्जा स्तर में फर्मी स्तर की स्थिति को प्राप्त कीजिए। NEP-6057 12. Write notes on the following:

- (a) Half adder
- (b) J-K flip-flop
- (c) Multiplexur.

निम्नलिखित पर टिप्पणियाँ लिखिए:

- (a) अर्खयोजक
- हार (b) J-K फ्लिप-फ्लॉप मा टेडिंग जाड साव गाउँ कि
- 13. (a) Reduce the expression $\overline{\overline{AB} + \overline{A} + B}$ using Boolean algebraic theorems.

बूलियन बीजगणितीय प्रमेयों का उपयोग करके

MEDITAGE

 $\overline{AB} + \overline{A} + B$ को सरलीकृत कीजिए।

NEP 6057

(b) In the logic circuit shown in the figure write down the Boolean equation expressing the output X in terms of the input A, B and C. Simplify the equation and draw the simplified logic circuit using appropriate gates.

चित्र में दिखाये गये तार्किक परिपथ में निवेशी

A, B तथा C के पदों में निर्गत X को व्यक्त
करने वाले बूलियन समीकरण को लिखिए तथा

उचित द्वारों का प्रयोग करते हुए सरलीकृत

तार्किक परिपथ बनाइए:

