FB-CPU RTL Tasarımı

Bedirhan İleri

Fenerbahçe Üniversitesi

Bilgisayar Mühendisliği

İstanbul, Türkiye

e-mail: {bedirhan.ileri}@fbu.edu.tr,

**Özetçe—** Bu proje kapsamında FB-CPU isminde bir işlemcinin Verilog dili ile RTL tasarımı ve tasarlanan işlemci üzerinde makine dili ile yazılan çeşitli kod parçacıkları yazılacaktır. Proje sonunda basit bir işlemcideki RAM, Kontrol Ünitesi ve Saklayıcıların bir arada çalışıp, makine dilindeki kod parçacıklarını nasıl yürütebildiği gözlemlenecektir. Kullanılacak Basys3 FPGA geliştirme kartı üzerinde FBCPU demo’su yapılacaktır.

**Anahtar Kelimeler —** FPGA, CPU

**Abstract—** In this project, RTL design of a processor named FB-CPU with Verilog language and various code snippets written on the computer with machine language will be written. At the end of the project, it will be observed how RAM, Control Unit and Registers in a simple processor can work together and execute code snippets in the machine language. FBCPU demo will be made on Basys3 FPGA development board to be used.

**Keywords —** FPGA, CPU.

# Giriş

FB-CPU isimli işlemcinin, tasarımda Von Neumann mimarisi baz alınacaktır ve durum makinesi kullanılacaktır. RAM, saklayıcılar, kontrol üniteleri ve ALU birlikte kullanılarak yazılan kod çalıştırılacak ve assembly dilindeki test kodlarıyla test edilecektir.

# Sistem Mimarisi

FB-CPU’nun mimarisini görselleştiren, veri akışının gözlemlenebildiği **Von Neumann Simulatörü** kullanılacaktır. Bu simülatörün temel olarak 4 elamanı vardır: Saklayıcılar, Bellek(RAM), İşlem Ünitesi(ALU) Kontrol Ünitesi... Bellek, operasyon komutlarını ve değişkenleri tutmaktadır. İşlemci Ünitesi, aritmetik ve mantık işlemleri yapmaktadır. Kontrol Ünitesi, komutların çözülmesi için gereklidir.

**Xilinx Vivado Design Suite**, FPGA geliştirme kartları üzerinde çalışmalar yapmak için gerekli olan tasarımı oluşturmak için kullanılmaktadır. Verilog, VHDL vb.. donanım tasarım dillerini alarak, FPGA’e konfigüre edilebilecek (Xilinx firması FPGA’leri için .bit uzantılı dosyalar) tasarım dosyasını oluşturur.

# Kullanılan Yazılım

Bu projede 3 tane test yazılımı kullanıldı. 1. test yazılımı, FB-CPU için bellekte 50 ve 51 adresteki iki sayının toplamını 52 no’lu adrese kaydeden uygulamadır. 50. adresteki değer LOD komutuyla ACC’nin içerisine alınıp ADD komutuyla 51. adresteki değer, ACC’nin içerisindeki değerle toplanır. Sonra STO komutuyla ACC’nin içerisindeki değer 52. adrese yazılıp Halt komutuyla işlem sonlandırılır. 2. test yazılımı, bellekte 50 ve 51. adresteki iki sayının çarpımını 52 nolu adrese kaydeden uygulamadır. LOD komutuyla 50. adresteki değeri ACC’nin içerisine alıp ADD komutuyla 51. adresteki değeri ACC’nin içerisindeki değer ile çarptıktan sonra yeniden ACC’nin içerisine yazar. STO komutuyla ACC’nin içerisindeki değeri 52. adrese yazıp Halt komutuyla işlemi sonlandırır. 3. test yazılımı, çarpma operasyonu kullanmadan 50. adresteki sayıyı 51. adresteki sayı defa toplayıp 52 nolu adrese yazan uygulamadır.

# Sonuçlar

Geliştirilen FB-CPU işlemcisi 9 adet komutu yerine getirip 4 adet işlem yapabilmektedir. Bu proje sayesinde basit bir işlemcideki RAM, Kontrol Ünitesi ve Saklayıcıların bir arada çalışıp makine dilindeki kod parçacıklarını nasıl yürütebildiğini gözlemledik. Simülasyon aracını kullanarak FB-CPU mimarisinde basit bir işlemcinin veri akışlarının nasıl olduğunu, çalışma prensiplerini, işlemci-bellek alışverişlerini deneyerek ve gözlemleyerek öğrenmiş olduk. Ayrıca durum makinesinin bir tasarım aracında donanım kodlarının nasıl ifade edildiğini ve gösterildiğini öğrendik.

##### Proje Ekibi

06/12/2001 tarihinde Üsküdar’da doğdum. Prof. Dr. Nabi Avcı Anadolu Lisesi mezunuyum.Fenerbahçe Üniversitesi’nde Bilgisayar Mühendisliği 3. sınıf öğrencisiyim.

##### Referans Dosyalar

<https://www.youtube.com/watch?v=0Gptzkg8UYw>

<https://github.com/DeveloperBedirhan/FB-CPU-RTL-Design>

##### Kaynaklar

1. *<http://www.levent.tc/files/courses/electronic_devices/project/BLM301_proje_spesifikasyonlari.pdf>*