

Curso: Tecnologia em Sistemas para Internet
Disciplina: OC - Organização de Computadores

Professor: Antônio Neco de Oliveira, Dr.

Data: 12/05/2023

## ${\rm OC}07$ - Dispositivos de Memória

## VERDADEIRO OU FALSO

1.	(	) Nenhuma tecnologia única é ideal para satisfa omputação.	zer os requisitos de memória para um sistema de			
2.	(alg	) Um sistema de computação típico está equipade lguns internos ao sistema e alguns externos.	o com uma hierarquia de subsistemas de memória,			
3.	(	) A memória externa muitas vezes é equiparada à	memória principal.			
4.	(	( ) O processador requer sua própria memória local.				
5.	( ) A cache não é uma forma de memória interna.					
6.	( ) A unidade de transferência deve ser igual a uma palavra ou a uma unidade endereçável.					
7.	(	) Tanto o acesso sequencial como o acesso direto gravação.	envolvem um mecanismo compartilhado de leitura			
8.	( esta	) Em uma memória volátil, a informação decai n stá desligada.	aturalmente ou se perde quando a energia elétrica			
9.	(	) Para alcançar o maior desempenho, a memória o	leve poder acompanhar o processador.			
10.	( ) A memória secundária é usada para armazenar arquivos de programa e dados e geralmente é visível para o programador apenas em termos de bytes ou palavras individuais.					
11.	(	) O cache L1 é mais lento do que a cache L3.				
12.	(	) Com o write back, as atualizações são feitas aper	nas na cache.			
ΜŪ	ĹĮ	TIPLA ESCOLHA				
1. O(A) refere-se a se a memória é interna ou externa ao computador.						
		○ localização	○ hierarquia			
		o acesso	etiqueta			

2.	A capacidade da memória interna normalmente é expressa em termos de				
	) hertz	bytes			
	onanos onanos	$\bigcirc$ LOR			
3.	Para a memória interna, o(a) de memória.	é igual ao número de linhas elétricas dentro e fora do módulo			
	○ tempo de acesso	○ capacidade			
	O unidade de transferência	O razão de memória			
4.	"A memória é organizada em registros e o acesso deve ser feito em uma sequência linear específica" é uma descrição de				
	○ acesso sequencial	o acesso aleatório			
	acesso direto	acesso associativo			
5.	Blocos ou registros individuais têm um endereço exclusivo com base na localização física com				
	acesso associativo	acesso direto			
	o acesso físico	acesso sequencial			
6.	Para memória de acesso aleatório, $o(a)$ é o tempo desde o instante em que um endereço é apresentado à memória até o instante em que os dados foram armazenados ou disponibilizados para uso.				
	O tempo de ciclo de memória	O taxa de transferência			
	o acesso direto	○ tempo de acesso			
7.	${\rm O(A)}$ consiste no tempo de acesso mais qualquer tempo adicional necessário antes que um segundo acesso possa começar.				
	○ latência	acesso direto			
	O tempo de ciclo de memória	O taxa de transferêcia			
8.	Uma parte da memória principal usada como um buffer para armazenar dados temporariamente que deve ser lida no disco é chamada de				
	○ cache de disco	— endereço virtual			
	○ latência	O perda			
9.	é a técnica de mapeamento mais simples e mapeia cada bloco de memória principal em apenas uma linha de cache possível.				
	Mapeamento direto	O Mapeamento associativo em conjunto			
	<ul> <li>Mapeamento associativo</li> </ul>	<ul> <li>Nenhuma das opções citadas</li> </ul>			

10.	Ao usar a técnica feitas na cache.	, todas as operações de gravação feitas na memória principal também são			
	○ write back		○ write through		
	○ LRU		○ cache unificada		
11.	A principal vantagem do probusca de instruções/decodific		que elimina a contenção da cache entre a unidade de execução.		
	O cache lógica		○ cache unificada		
	O cache dividida		○ cache física		
12.	O componente do Pentium 4 executa micro-operações, buscando os dados necessários da cache de dados L1 e armazenando temporariamente os resultados nos registros.				
	O unidade de busca/o	decodificação	O unidade de execução		
	O lógica de execução	fora de ordem	O subsistema de memória		
13.	Em referência ao tempo de acesso a uma memória de dois níveis, um(a) ocorre se uma palavra acessada não for encontrada na memória mais rápida.				
	O perda		○ linha		
	o acerto (hit)		etiqueta		
14.	Uma cache lógica armazena	dados usando			
	— endereços físicos		<ul> <li>endereços aleatórios</li> </ul>		
	— endereços virtuais		onenhuma das opções anteriores		