

```
SOC1 (SOC1.v)
|
|--- pro : processor_core (microcontroller.v)
|   |
|   |--- p : processor (top_module.v)
|   |   |
|   |   |--- fc : fetch_cycle (instruction_fetch.v)
|   |   |   |--- m1 : mux2x1 (mux2X1.v)
|   |   |   |--- pc : program_counter (program_counter.v)
|   |   |   |--- pcplus4 : pc_plus4 (pc_plus4.v)
|   |   |   |--- instruction_mem : instruction_mem_flash (instruction_mem_flash.v)
|   |   |   |   |--- instruction_mem_inst : instruction_mem_new (instruction_mem_new.v)
|   |   |
|   |   |--- dc : decode_cycle (decode_instruction.v)
|   |   |   |--- id : instruction_decode (instruction_decode.v)
|   |   |   |--- m22 : mux2x1_4bit (mux2x1_4bit.v)
|   |   |   |--- m2 : mux2x1_4bit (mux2x1_4bit.v)
|   |   |   |--- m3 : mux2x1_4bit (mux2x1_4bit.v)
|   |   |   |--- rf : register_file (register_file.v)
|   |   |   |--- M1 : mux2x1 (mux2X1.v)
|   |   |   |--- M2 : mux2x1 (mux2X1.v)
|   |   |   |--- M3 : mux2x1 (mux2X1.v)
|   |   |   |--- m4 : mux2x1 (mux2X1.v)
|   |   |   |--- m7 : mux2x1 (mux2X1.v)
|   |   |   |--- img : immediate_generator (immediate_generator.v)
|   |   |   |--- cu : control_unit (control_unit.v)
|
|--- ec : execute_cycle (execute_cycle.v)
|   |--- m7 : mux2x1 (mux2X1.v)
|   |--- m22 : mux3x1_2sel (mux3x1_2sel.v)
|   |--- m23 : mux3x1_2sel (mux3x1_2sel.v)
|   |--- m57 : mux3x1_2sel (mux3x1_2sel.v)
|   |--- alu : ALU (ALU.v)
|   |--- f : flag (flag.v)
|   |--- bu : branch_unit (branch_unit.v)
|
|--- mc : memory_cycle (memory_cycle.v)
|   |--- m60 : mux2x1 (mux2X1.v)
|
|--- wc : writeback_cycle (writeback_cycle.v)
|   |--- p4 : pc_plus4 (pc_plus4.v)
|   |--- m10 : mux2x1 (mux2X1.v)
|   |--- m15 : mux2x1_4bit (mux2x1_4bit.v)
|
|--- dhu : data_hazard_unit (data_hazard_unit.v)
|--- dhs : data_hazard_stall (data_hazard_stall.v)
|--- interrupt_handler : interrupt_handler (interrupt_control.v)
|--- dog_counter : watchdog_RST_counter (watchdog_RST_counter.v)
```

```

|--- csr : control_status_register (control_status_register.v)
|--- IC : interrupt_controller (interrupt_controller.v)

|
|--- watchdog : watchdog (watchdog.v)
|   |--- freq_div : freq_div (freq_div.v)

|
|--- controller : APB_controller (APB_controller.v)
|--- master : APB_Master (APB_Master.v)

|
|--- slave0 : Data_mem_Slave (APB_Slave.v)
|   |--- mem_controller : memory_module (memory_module.v)
|   |--- memory : memory (memory.v)

|
|--- slave1 : PWM_Slave (apb3_slave_pwm.v)
|   |--- pwm_slave : PWM (pwm_final.v)
|   |--- prescalar : prescalar2 (prescalar2.v)
|   |   |--- tffs : T_FF_freq_div (T_FF_freq_div.v)
|   |   |--- tffO (T ff.v) * 32
|   |   |--- mux4 : fourbit_mux (fourbit_mux.v)
|   |--- pr : period_reg (period_reg.v)
|   |--- tmr : tmr_cnt (tmr2_cnt.v)
|   |--- cmp_b : comparator_b (mag_cmrb.v)
|   |--- duty_mastr : duty_reg_master (duty_reg_lower.v)
|   |--- duty_cycle_slv : duty_slave (duty_reg2.v)
|   |--- cmp_a : comparator_a (mag_cmra.v)
|   |--- srl : sr_latch (sr_latch.v)

|
|--- slave2 : GPIO_SLAVE (slave2.v)
|   |--- GPIO : GPIO_main (GPIO_main.v)
|   |--- Pin_module_1 to Pin_module_16 : Single_GPIO (Single_GPIO.v)
|       |---TRIS : d_flip_flop_gpio_tris (d_flip_flop_gpio_tris.v)
|       |---PORT : d_flip_flop_gpio_port (d_flip_flop_gpio_port.v)
|       |---PORT_READ : d_latch_gpio (d_latch_gpio.v)

|
|--- slave4 : UART_Slave (UART.v)
|   |--- UART : UART_TOP (UART_TOP.v)
|       |--- u1 : UART_transmitter (UART_transmitter.v)
|           |--- baud : baudrate_gen (baudrate_gen.v)
|           |   |---modu3 : modu3 (modu3.v) (3)
|           |   |   |---DFF (DFF.v) * 2
|           |   |   |---DFF_nededge (DFF_nededge.v)
|           |   |---modu2_1: modu2 (modu2.v) * 4
|           |   |---modu7_1 : modu7 (modu7.v)
|           |   |---modu31 : modu31(modu31.v) (8)
|           |   |   |---cl : combinatory_mod31(combinatory_logic.v)
|           |   |   |---dffO : DFF (DFF.v) * 6
|           |   |   |---dff6 : DFF_nededge (DFF_nededge.v)
|           |--- TXREG_8bit : TXREG_8bit (TXREG8_bit.v)

```

```
|   |---- t2 : TSR11_bit (TSR11_bit.v)
|   |---- active_high_buffer : active_high_buffer (active_high_buffer.v)
|--- rec1 : UART_RX (UART_RX.v)
|   |---- active_high_buffer : active_high_buffer (active_high_buffer.v)
|   |---- baud_rec : baudrate_gen_rx (baudrate_gen_rx.v)
|       |----modu3 : modu3 (modu3.v) (3)
|       |----DFF (DFF.v) * 2
|           |----DFF_negedge (DFF_negedge.v)
|       |----modu2_1: modu2 (modu2.v) * 4
|       |----modu7_1 : modu7 (modu7.v)
|       |----modu31 : modu31(modu31.v) (8)
|           |----cl : combinatory_mod31(combinatory_logic.v)
|           |----dffO : DFF (DFF.v) * 6
|           |----dff6 : DFF_negedge (DFF_negedge.v)
|--- ED : Edge_Detector (Edge_Detector.v)
|--- sf : uart_shift_register (shifting_reg.v)
|--- chk : checking_stop_bit (stop_bit_check.v)
|--- RCREG : RCREG (RCREG.v)
|--- pull_up : pull_up (pull_up.v)
|---slave6 : TIMER_Slave (TIMER_SLAVE.v) (1)
|   |---- TIME : Timer (Timer.v) (1)
|       |---- prescaled_clk : prescaler_timer (prescaler_timer.v) (1)
|           |---- tffs : T_FF_freq_div (T_FF_freq_div.v) (32)
|
|--- SPI_controller : SPI_flashcontroller (spi_flashcontroller.v)
|
|--- slave5 : SPI_SLAVE (SPI_SLAVE.v)
|   |---- spi : SPI (SPI.v)
|       |---- prescaler : prescaler (prescaler.v)
```