



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO FACULTAD DE INGENIERÍA

Laboratorio de Microcomputadoras

Práctica 6. Convertidor Analógico Digital

Grupo de Laboratorio: 4

Sanjuan Aldape Diana Paola Grupo de Teoría: 5

Esparza Fuentes Jorge Luis Grupo de Teoría: 4

Muñoz Tenorio Ricardo Grupo de Teoría: 3

Fecha de realización: 22 de marzo del 2022



DESARROLLO: Realizar los programas solicitados y comprobar su funcionamiento.

1.- Empleando el canal de su elección del convertidor A/D, realizar un programa en el cuál, de acuerdo a una entrada analógica que se ingrese por este canal, se represente el resultado de la conversión en un puerto paralelo utilizar el arreglo de leds para ver la salida, como se muestra en la figura 6.1.

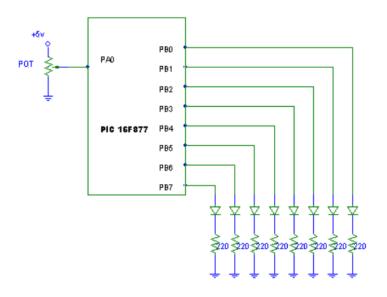


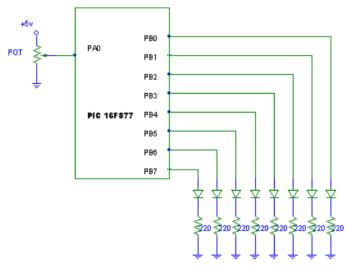
Figura 6.1 Circuito con lectura de una señal analógica

```
processor 16f877
       include <pl6f877.inc>
valor1 equ H'20'
;valor2 equ H'21'
;valor3 equ H'22'
cteA equ 100h
;cteB equ 50h
;cteC equ 60h
        ORG 0
        GOTO INICIO
        ORG 5
INICIO: CLRF PORTA
        CLRF PORTE
        BSF STATUS, RPO
        BCF STATUS, RP1
        MOVLW 00H
        MOVWF ADCON1
        MOVLW 00h
        MOVWF TRISD
        BCF STATUS, RPO
```



MOVLW B'11101001' MOVWF ADCONO BSF ADCON0, 2 OTRO: CALL RETARDO_20 ; o micro ESPERA: BTFSC ADCONO, 2 GOTO ESPERA MOVF ADRESH, W MOVWF PORTD ; D GOTO OTRO RETARDO_20: MOVLW cteA MOVWF valor1 uno: DECFSZ valor1 GOTO uno RETURN END

2.- Utilizando el circuito anterior, realizar un programa que indique el rango en el cuál se encuentra el voltaje a la entrada del convertidor canal seleccionado. Mostrar el valor en un display de 7 segmentos.



Entrada Analógica	Salida
Ve	
0 - 0.99 V	0
1.0 – 1.99 V	1
2.0 – 2.99 V	2
3.0 – 3.99 V	3
4.00 – 4.80 V	4
4.80 - 5.00 V	5

Figura 6.2 Circuito actividad 2

Tabla 6.1 Donde Vcc = 5 volts



```
processor 161877a
include <pl6f877a.inc>
val equ h'20'
M2 equ 0x21
       ORG 0 ; comienzo, vector de reseteo
       GOTO INICIO ; salto incondicional a INICIO
       ORG 5 ; PCL en 5, define origen del programa
INICIO:
       CLRF PORTA ; Limpia PORTA
       BSF STATUS, RPO ;Coloca en 1 la bandera RPO del registro STATUS para ir al banco 01
       BCF STATUS, RP1 ; Coloca en 0 la bandera RP1 del registro STATUS
       MOVLW 0x00 ;Se le da valor de 00 hexadecimal al registro W
       MOVWF ADCON1 ; El valor contenido en W se asigna en el registro ADCON1
                      ;Para definir como analógico
       MOVLW 0x00
                      ;Se le da valor de O hexadecimal al registro W
       MOVWF TRISB
                      ;El valor contenido en W se asigna en el registro TRISB
                      ;Al asignar el 0 se vuelve una salida
       MOVLW 0x00
                      ;Se le da valor de O hexadecimal al registro W
       MOVWF TRISD
                      ;El valor contenido en W se asigna en el registro TRISD
                       ;Al asignar el 0 se vuelve una salida
       BCF STATUS, RPO ; Configura un 0 en el bit 5 del registro STATUS (RPO)
                       ;Regresa al banco 0
       MOVLW B'00101001' ;Se le da valor de B'11101001' al registro W
       MOVWF ADCONO ;El valor contenido en W se asigna en el registro ADCONO
       CLRF PORTB
                      ;Se limpia el puerto
LOOP:
   BSF ADCON0, 2
                      ;Se comienza la conversion
   CALL retardo
                      ;Esperamos a que termine de "leer" la informacion
LOOP2:
   BTFSC ADCON0, 2
                      ;se verifica si ya termino de "leer" la informacion
   GOTO LOOP2
                      ; No
   MOVE ADRESH, w
                      ;Si y lo pasamos a w
   MOVWF M2
                      ;Almacenamiento temporal
    XORLW b'000000000' ;0,0
    BTFSC STATUS, Z
    CALL n0
    MOVF M2, w
    XORLW b'00110010'
                         ;0,0.99
    BTFSC STATUS, Z
    CALL n0
    MOVF M2, w
    XORLW b'00110011' ;1,1
    BTFSC STATUS.Z
    CALL nl
    MOVF M2, w
```



```
XORLW b'01001100' ;1,1.99
                                     XORLW b'11100111' ;5,4.80
BTFSC STATUS, Z
                                     BTFSC STATUS, Z
CALL nl
                                      CALL n5
MOVF M2, w
                                     MOVF M2, w
                                      XORLW b'111111111' ;5,5
XORLW b'01100110' ;2,2
                                      BTFSC STATUS, Z
BTFSC STATUS, Z
                                      CALL n5
CALL n2
                                     MOVF M2, w
MOVF M2, w
                                      GOTO LOOP
                                   retardo:
XORLW b'011111111' ;2,2.99
                                      MOVLW h'30'
BTFSC STATUS, Z
                                      MOVWF val
CALL n2
                                       LOOP3 DECFSZ val
MOVF M2, w
                                       GOTO LOOPS
                                      return
                                      n0:
XORLW b'10011000' ;3,3
BTFSC STATUS, Z
                                      MOVLW 0X00
CALL n3
                                      MOVWF PORTD
MOVF M2, w
                                      return
                                      nl:
                                      MOVLW 0X01
XORLW b'10110011' ;3,3.99
                                      MOVWF PORTD
BTFSC STATUS, Z
                                      return
CALL n3
                                      n2:
MOVF M2, w
                                     MOVLW 0X02
XORLW b'11001100' ;4,4
                                     MOVWF PORTD
BTFSC STATUS, Z
                                      return
CALL n4
MOVF M2, w
XORLW b'11100110' ;4,4.80
BTFSC STATUS, Z
CALL n4
MOVF M2, w
```

3.- Realizar un programa, de manera que identifique cuál de tres señales analógicas que ingresan al convertidor A/D es mayor que las otras dos; representar el resultado de acuerdo al contenido de la tabla 6.2.

Señal	PB2	PB1	PB0
Ve1>Ve2 y Ve3	0	0	1
Ve2>Ve1 y Ve3	0	1	1
Ve3>Ve1 y Ve2	1	1	1

Tabla 6.2



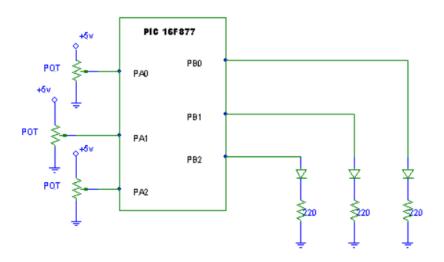


Figura 6.3 Tres señales analógicas

```
brocessor rereit
include <pl6f877A.inc>
voll equ h'30' ;registro para guardar valor de voltajel vol2 equ h'31' ;registro para guardar valor de voltaje2
vol3 equ h'32' ;registro para guardar valor de voltaje3
valor1 equ h'21'
                     ;En la direccion 21 se nombra el registro como valorl
valor2 equ h'22'
                     :En la direccion 22 se nombra el registro como valor2
valor3 equ h'23'
                     ;En la direccion 23 se nombra el registro como valor3
ctel equ 10h
                ;Define ctel 10H
cte2 equ 25h
                ;Define ctel 25H
cte3 equ 30h
                :Define ctel 30H
        ORG 0
                         ;Vector de reset
        COTO INICIO
                         ;Se mueve al codigo del programa
        ORG 5
                         ;Define origen del programa
INICIO:
                         ;Limpia PORTA
        BSF STATUS, RPO ; Coloca en 1 la bandera RPO del registro STATUS para ir al banco 01
        BCF STATUS, RP1 ; Coloca en 0 la bandera RP1 del registro STATUS
        MOVLW 00H
                         ;Se le da valor de 00 hexadecimal al registro \ensuremath{\mathtt{W}}
        MOVWF ADCON1
                        ;El valor contenido en W se asigna en el registro ADCON1
                         ;Para definir como analï; 4gico
                         ;Se le da valor de O hexadecimal al registro W
        MOVLW 00H
        MOVWF TRISD
                         ;El valor contenido en {\tt W} se asigna en el registro TRISD
        BCF STATUS, RPO ;Se define en 0 el bit RPO de STATUS, regreso al banco BANCO 0
LECTURA:
        MOVLW B'00101001'; Se le da valor de B'11101001' al registro W
        MOVWF ADCONO
                        ;El valor contenido en W se asigna en el registro ADCONO
        BSF ADCON0, 2
                         ;Inicia la conversion colocando GO/DONE = 1
        CALL retardo
                         ;Se llama a retardo
        BCF ADCON0, 2
                        ;Termiando el proceso de conversiï; in se indica que ha terminado con GO/DONE = 0
        MOVFW ADRESH
                        ;Lectura del resultado
        MOVWF vol1
                         ; guarda el resultado en voll
        MOVLW B'00110001';Configuraciï;4m de convertidor
        MOVWF ADCONO
                        ;El valor contenido en W se asigna en el registro ADCONO
        BSF ADCON0.2
                        ;Inicia la conversion colocando GO/DONE = 1
        CALL retardo
                        ;Se llama a retardo de 20 microsegundos
```



```
BCF ADCON0, 2
                        ;Termiando el proceso de conversi￾n se indica que ha terminado con GO/DONE = 0
       MOVFW ADRESH ;Lectura del resultado
        MOVWF vol2
                       ;guarda el resultado en vol2
        MOVLW B'00111001';Configuraciï;4m de convertidor
        MOVWF ADCONO ;El valor contenido en W se asigna en el registro ADCONO
        BSF ADCON0,2 ;Inicia la conversion colocando GO/DONE = 1
        CALL retardo
                        ;Se llama a retardo de 20 microsegundos
        BCF ADCON0.2
                       ;Termiando el proceso de conversi￾n se indica que ha terminado con GO/DONE = 0
        MOVFW ADRESH ;Lectura del resultado
                       ; guarda el resultado en vol3
COMPARAV1_V2: ;comparacion de entrada 1 con entrada 2
        MOVF vol2.W ; mover el valor de vol2 a W
        SUBWF voll, W ; resta con voll para determinar quien es mayor
        BTFSS STATUS, C ; verificacion para saber si vol 1 es menor o no
       GOTC COMPARAV2_V3 ;salto incondicional a comparav2_v3
GOTC COMPARAV1_V3 ;salto incondicional a comparav1_v3
COMPARAV1 V3: ; comparacion de entrada 1 con entrada 3
        MOVF vol3,W ;mover el valor de vol3 a W
        {\tt SUBWF} \ \ {\tt voll}, {\tt W} \qquad ; {\tt resta} \ {\tt con} \ {\tt voll} \ {\tt para} \ {\tt determinar} \ {\tt quien} \ {\tt es} \ {\tt mayor}
        BTFSS STATUS,C ;verificacion para saber si vol 1 es menor o no
        GOTC V3MAY ;salto incondicional a v3may
        GOTC V1MAY ;salto incondicional a v1may
COMPARAV2_V3: ;comparacion de entrada 2 con entrada 3
        MOVF vol3,W ;mover el valor de vol3 a W
        SUBWF vol2,W ;resta con vol2 para determinar quien es mayor
        BTFSS STATUS, C ; verificacion para saber si vol 2 es menor o no
        GOTC V3MAY ;salto incondicional a v3may
        GOTO V2MAY ;salto incondicional a v2may
VlMAY: ;procedimiento para encender leds
        MOVLW 0X01 ;mueve el valor 01h a W
        MOVWF PORTD ; pasa el valor de W a portd, enciende 1 led
        GOTO LECTURA
                      ;salto verifica la entrada
V2MAY: ;procedimiento para encender leds
        MOVLW 0X03 ;mueve el valor 03h a W
        MOVWF PORTD ; pasa el valor de W a portd, enciende 2 led
        GOTO LECTURA
                      ;salto verifica la entrada
V3MAY: ;procedimiento para encender leds
        MOVLW 0X07 ; mueve el valor 07h a W
        {	t MOVWF} PORTD ;pasa el valor de W a portd, enciende 3 led
        GOTO LECTURA
                      ;salto verifica la entrada
retardo:
          ;Funciï; n retardo
        ;Ciclos anidados de decrementos
        MOVLW ctel ;Se le da el valor de ctel (20h) al registro W
        MOVWF valor1
                        ;Se asigna el valor del registro W en la variable valorl
                       ;Se le da el valor de cte2 (50h) al registro W
tres: MOVLW cte2
       MOVWF valor2 ;Se asigna el valor del registro W en la variable valor2
                        ;Se le da el valor de cte3 (60h) al registro W
       MOVWE valor3 ;Se asigna el valor del registro W en la variable valor3
       decfsz valor3 ;Decrementa el valor de valor3, si es 0 pasa a la siguiente instruccion
       GOTC uno
                        ;Ir a uno
       DECFSZ valor2 ;Decrementa el valor de valor2, si es 0 pasa a la siguiente instruccion
        GOTO dos
                        ;Ir a dos
        DECFSZ valorl ;Decrementa el valor de valorl, si es 0 pasa a la siguiente instruccion
        GOTO tres
                        ;Ir a tres
                       ;Regreso de la subrutina
        RETURN
                       ;Fin del programa
```



Conclusiones:

- Sanjuan Aldape Diana Paola

En está práctica conocimos los registros ADCON0, ADCON1, ADRESH, ADRESL, así como su funcionalidad. Con estos registros es posible realizar la conversión de las señales análogas a digitales. De esta forma, pudimos trabajar con las señales análogas.

- Esparza Fuentes Jorge Luis

Se analizó el concepto de la conversión analógica, la cual nos permite discretizar señales continuas en señales digitales, por lo que con base en este concepto, y las bondades del convertidor analogico integrado en el microcontrolador PIC, se pudo implementar una solución a los problemas planteados de forma eficiente, dando lugar al cumplimiento de los objetivos principales.

- Muñoz Tenorio Ricardo:

El conversor analogico digital permite medir señales analógicas en forma digital, para ello el PIC cuenta con pines donde le llegara la señal analógica, estos pines deben configurarse como entradas analógicas, el conversor A/D cuenta con un circuito que carga un condensador interno al PIC con la tensión analógica que le esta llegando a la entrada analógica, luego la tensión almacenada en el condensador lo convierte en un número binario de 8 bits que representa la tensión almacenada en el condensador, este número binario se guarda en sus registros ADDRESH Y ADDRESL de 8 bits cada uno pero estos actúan como un solo registro de 16 bits.