Laborator ED

Apostu Croitoru Diana

Universitatea Politehnica Bucuresti Facultatea de Automatica si Calculatoare Grupa 321CA

1 Scopul lucrarii

Lucrarea de laborator isi propune familiarizarea cu notiunile de baza despre circuitele basculante. In cadrul acesteia se vor realiza implementari cu porti logice si cu tranzistoare ale circuitelor basculante astabile, monostabile si bistabile.

2 Circuitul bistabil

2.1 Circuitul bistabil Set-Reset

 \rightarrow a. Am observat urmatorul comportament: generarea unui impuls negativ pe SET prin apasarea lui SW1 va duce la generarea valorii logice "1" pe Q si mentinerea lui \overline{Q} la 0 logic. Similar , generarea unui impuls negativ pe RESET prin apasarea lui SW2 va duce la generarea valorii logice "0" pe Q si mentinerea lui \overline{Q} la 1 logic.

Rezultate		
S	R	Q_{n+1}
0	0	Q_n
1	0	1
0	1	0
1	1	?

In ultimul caz observam ca activarea simultana a intrarilor SET si RESET va duce circuitul intr-o stare in care Q si \overline{Q} sunt ambele in starea HIGH (hazard functional).

Putem înlocui porțile NAND astfel încât circuitul să fie activ când intrările comută în starea HIGH cu porti "OR".

2.2 Bistable Multivib

→b. Simuland circuitul prezentat observam ca la alimentarea circuitului, un tranzistor va comuta mai repede decat celalalt si circuitul va converge catre o stare stabila. Se comporta similar ca functie logica(OR), iar din punct de vedere calitativ difera prin faptul ca comutarea se realizeaza prin

aplicarea unui singur impuls de declansare.

Initial se va presupune Q1 saturat ,iar in momentul in care aplicam un impuls negativ in baza tranzistorului saturat acesta se va bloca, potentialul lui Vo1 va creste si va satura tranzistorul Q2. Aplicand un impuls negativ in baza lui Q2 saturat il vom bloca, acest lucru ducand la saturarea lui Q1 si revenirea la starea initiala.

Activarea simultana a intrarilor SET si RESET va duce circuitul intr-o stare in care Q si \overline{Q} sunt ambele in starea HIGH (hazard functional). Analog, acestea pot fi blocate amandoua, neschimband nimic in circuit.

2.3 Clocked SR – Flip-Flop

→c. Diferenta dintre prima simulare si acest circuit este data de faptul ca procesele de comutare au loc numai la anumite momente de timp bine determinate, adică ele sunt sincronizate cu alte semnale. Asadar, prin adăugarea a două porți NAND bistabilului SR de bază și a unui detector de front se obține un circuit basculant bistabil SR sincronizat cu unul din fronturile semnalului de tact.

Se poate observa că ieșirile porților SAU-NU sunt conectate la intrările porților NAND-dreapta care le comandă. Fiind vorba despre un sistem cu reacție, rolul lor pentru ca circuitul să nu intre în autooscilație este necesar pentru ca impulsul CLK să fie foarte scurt.

2.4 Edge-Triggered D Flip-Flop

→d. In circuitul prezentat comutand intrarea din H in L am observat ca intrarea poate fi schimbata în orice moment când intrarea de ceas este LOW sau HIGH (cu excepția unui interval foarte scurt în jurul tranziției declanșatoare a ceasului), fără a afecta ieșirea.

Daca intrarea comută foarte brusc, astfel încât pe frontul crescător al ceasului semnalul D să fie tot timpul HIGH, iesirea nu se modifica deoarece intrarea D este o intrare sincronica.(datele de pe aceasta intrare sunt transferate la ieșirea flip-flop numai pe marginea de declanșare a pulsului de ceas.)

3 Circuitul mono-stabil

3.1 Monostable Multivib

→a. Apasand scurt pe intrerupator, colectorul Q1 este ridicat (1,7V) pentru o perioadă scurtă de timp, apoi coboară din nou (aproape de sol). Durata este data de cat timp se apasa pe intrerupator. Initial, Q1 se afla in starea de metastabilitate. Atunci cand se apasa pe intrerupator se genereaza un impuls pozitiv care declanseaza circuitul, dar genereaza un impuls negativ in baza lui Q1. Latimea impulsului este direct proportionala cu timpul in care se apasa pe intrerupator.

Dubland pe rand componentele din schema am observat ca rezistenta de 1k influenteaza perioada de metastabilitate in mod vizibil, fata de restul componentelor. Observăm că durata semnalului este data de valoarea rezistenței de 1k (crește valoarea, scade frecvența).

3.2 555 Timer Chip - Monostable Multivibrator

→b. Modificand intrarea pentru ca aceasta sa ramana LOW, observam ca iesirea comuta din '1' logic in '0', cat timp tin apasat pe H. Apasand mai scurt, semnalul de iesire comuta intr-un timp mai scurt de timp revenind la '1' logic mai repede decat in cazul precedent. Duratele impulsurilor de iesire depind asadar de timpul in care este apasat pe H, implicit de durata impulsului de intrare.

Perioada de metastabilitate este influentata de capacitatea condensatorului legat la pamant si rezistenta de 1k.

Relatia de dependenta intre valorile componentelor si durata de metastabilitate este direct proportionala.

4 Circuitul astabil

4.1 Astable Multivib

Fronturile crescatoare sunt lente deoarece condensatoarele se incarca, iar fronturile descrescatoare sunt bruste deoarece condensatoarele se descarca. La momentul alimentarii un trazistor va comuta mai repede decat celalalt.Presupunem ca Q2 comuta primul, aflandu-se in saturatie. Condensatorul C2 se incarca ,iar tensiunea in baza lui Q1 creste treptat. Cand tensiunea din baza lui Q1

este suficient de mare, va genera un impuls negativ in baza lui Q2. Condensatorul C1 se incarca, pana cand tensiunea din baza lui Q2 este suficient de mare.

Modificand rezistentele de 1k, dublandu-le, observam ca durata in care condensatoarele se incarca se dubleaza, implicit durata palierelor negative. Frecventa se modifica (scade) odata cu durata pulsurilor. In mod similar , dubland valoarea condensatoarelor observam un comportament similar cu cel descris anterior. Modificand rezistentele de 330 Ω observam ca amplitudinea semnalului scade , asadar durata in care condensatoarele se incarca scade , iar frecventa creste. Calitativ, modificarea rezistentelor de 330 Ω este alegerea cea mai buna. Prin urmare valorile condensatoarelor si a rezistentelor de 1k sunt direct proportionale cu durata impulsurilor de iesire si invers proportionale cu frecventa. Valoarea rezistentelor de 330 Ω este invers proportionala cu durata impulsurilor de iesire si direct proportionala cu frecventa. Modificand tensiunea de alimentare observam ca aceasta influenteaza frecventa semnalului de iesire. Observam ca variatia iesirii este invers proportionala cu frecventa semnalului iesirii , deoarece durata in care se incarca condensatoarele creste.

4.2 555 Timer Chip - Sqare Wave Generator

Modificand pe rand valoarea componentelor , am observat ca perioada de timp în care tensiunea de ieșire rămâne "HIGH" sau la un nivel logic "1", este dată de următoarea ecuație constantă de timp. $\tau=1.1\mathrm{R}_1~C_1$. Prin urmare, perioada semnalului si valorile componentelor sunt direct proportionale. Frecvența formei de undă de ieșire (f) este, invers proportionala fata de valorile componentelor. Modificand tensiunea de alimentare observam ca aceasta nu influenteaza frecventa semnalului de iesire pe o perioada lunga de timp. Observam ca variatia iesirii nu este influentata decat pe o perioada scurta de timp de tensiunea de alimentare , fiind direct proportionala cu frecventa.(durata in care se incarca condensatoarele scade).