

Laborator ED

Apostu Croitoru Diana

Universitatea Politehnica Bucuresti
Facultatea de Automatica si Calculatoare
Grupa 321CA

1 Scopul lucrării

În cadrul acestui laborator va trebui să verificăm și să deducem aspectele practice legate de:

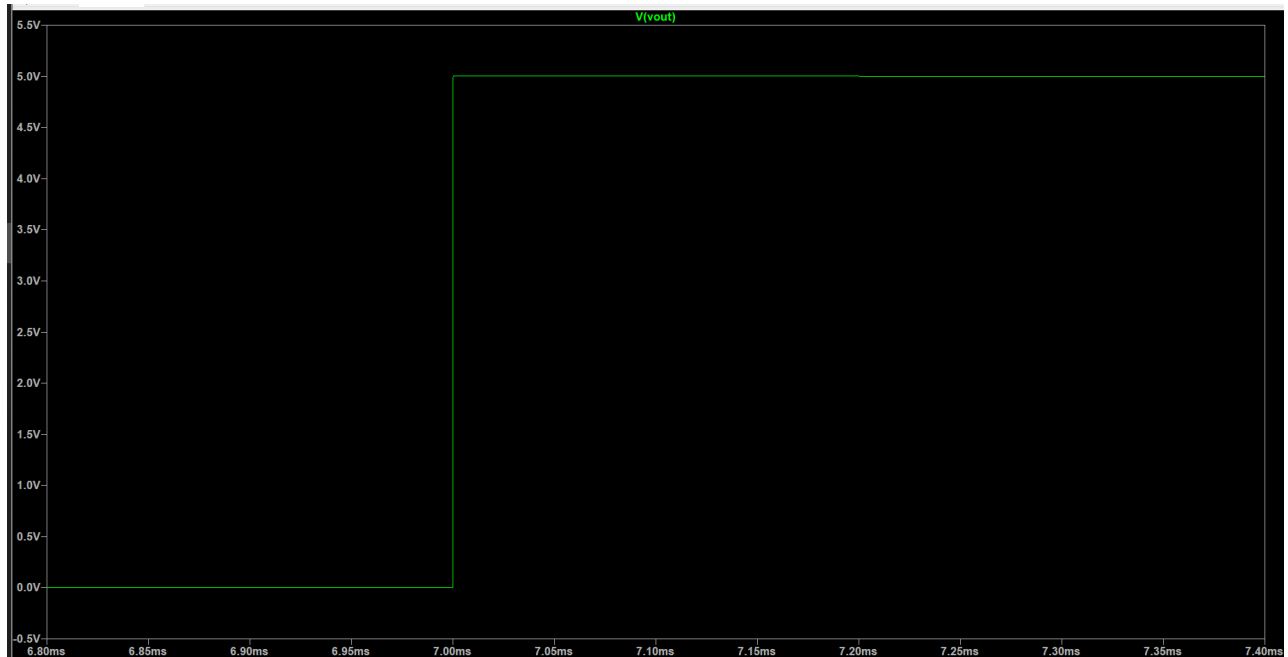
- Afectarea nivelelor de tensiune funcție de sarcina de pe ieșire și modul de cuplare al acesteia.
- Timpii de propagare prin porțile logice
- Oscilatoare - generatoare de semnal folosind porți logice tip Schmitt

2 Măsurători în simulator legate de nivelul tensiunilor pe ieșire

→ Se vor măsura nivelele de tensiune VOL și VOH pentru cazul în care ieșirea este în gol, unde acestea reprezintă cele două valori ale tensiunii de ieșire prin care se reprezintă cele două stări logice posibile ale ieșirii porții. Prin urmare în urma măsurării celor două valori acestea sunt :

VOL = 0V

VOH = 5V

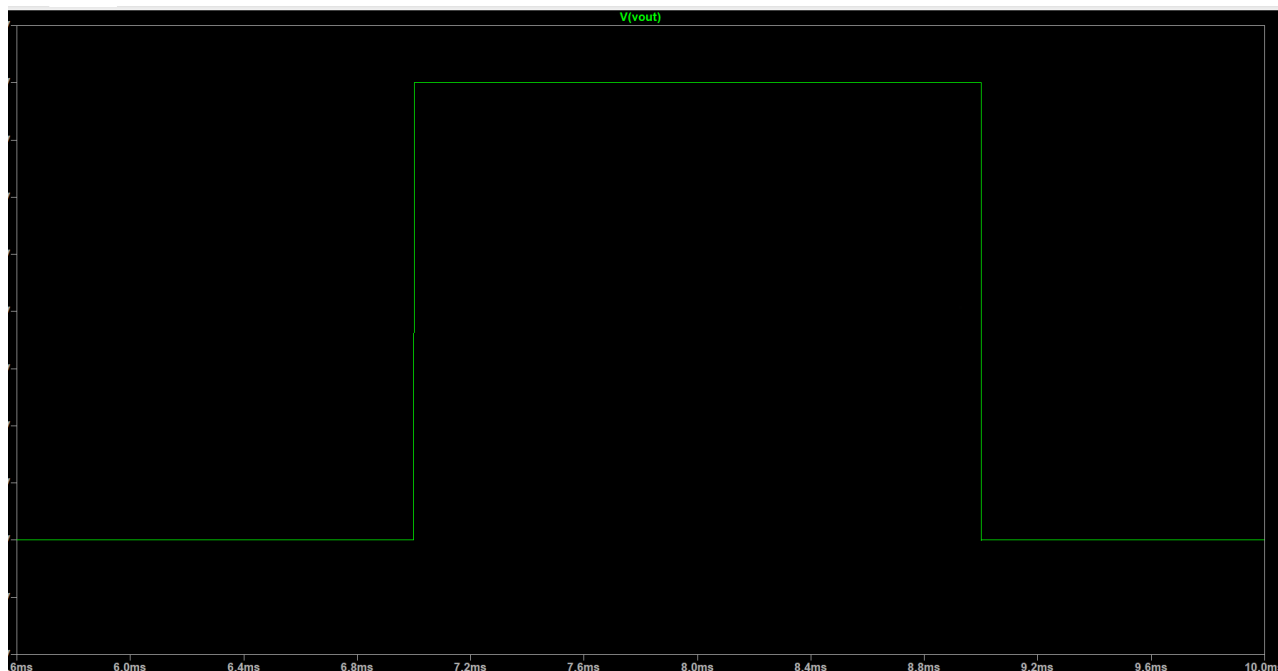


→Am legat pe ieșirea porții o rezistență de 1000 de ohmi (1k) la masă (GND).

Repetand măsurătorile pentru VOL și VOH am obținut rezultatele:

$VOL = 0V$

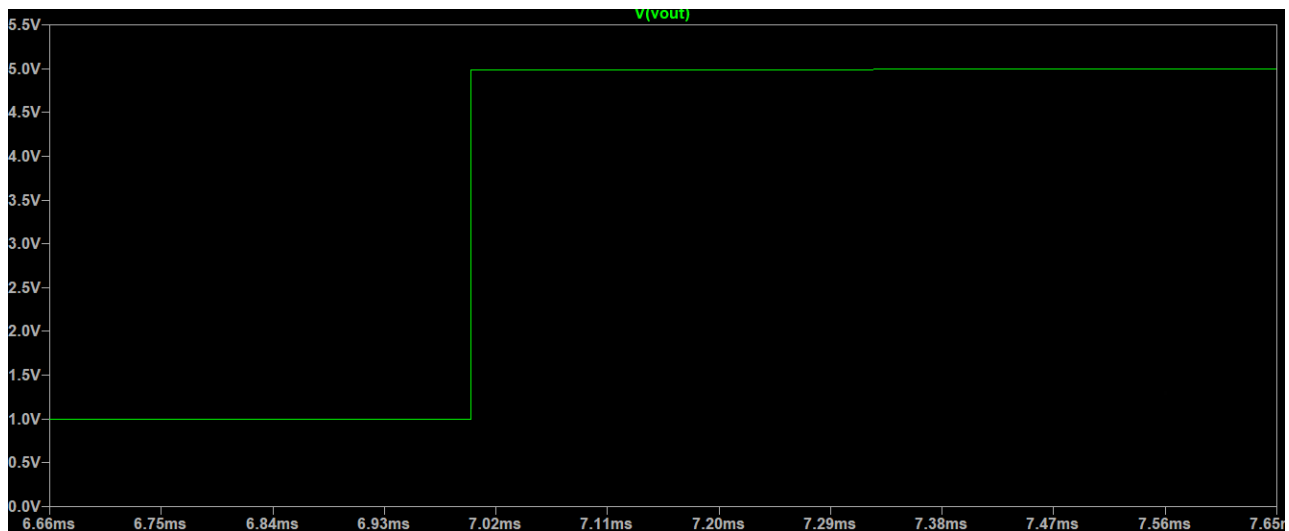
$VOH = 4V$



→Am mutat rezistența de pe ieșirea porții astfel încât aceasta să fie pusă între ieșirea porții și o sursă de 5V . Repetand măsurătorile pentru VOL și VOH am obținut rezultatele:

$VOL = 1V$

$VOH = 5V$



→Având în vedere construcția porții CMOS , valorile tensiunii de ieșire în gol pentru această poartă ar trebui sa fie:

$$VOL = 0V$$

$$VOH = 5V$$

Nivelul de la ieșire este fixat de comutatorul care este închis :rezultă că practic $VOL = 0$ iar $VOH = VDD$; altfel spus, cele două nivele logice de la ieșire au valori ideale .Datorită simetriei în construcție a celor două tranzistoare, tensiunea de prag de la intrare este jumătate din VDD ; aceasta înseamnă că tensiunile de intrare cuprinse între 0 V și 50% VDD sunt interpretate de circuit ca simbol 0 logic iar tensiunile de intrare cuprinse între 50% VDD și VDD sunt interpretate ca simbol 1 logic.

Rezultate			
Nr. caz	Legarea rezistenței la ieșire	VOH	VOL
1	Ieșirea în gol	0V	5V
2	Rezistență între ieșirea porții și GND	0V	4V
3	Rezistență între ieșirea porții și o sursă de alimentare	1V	5V
4	VALOAREA IDEALĂ TEORETICĂ	0V	5V

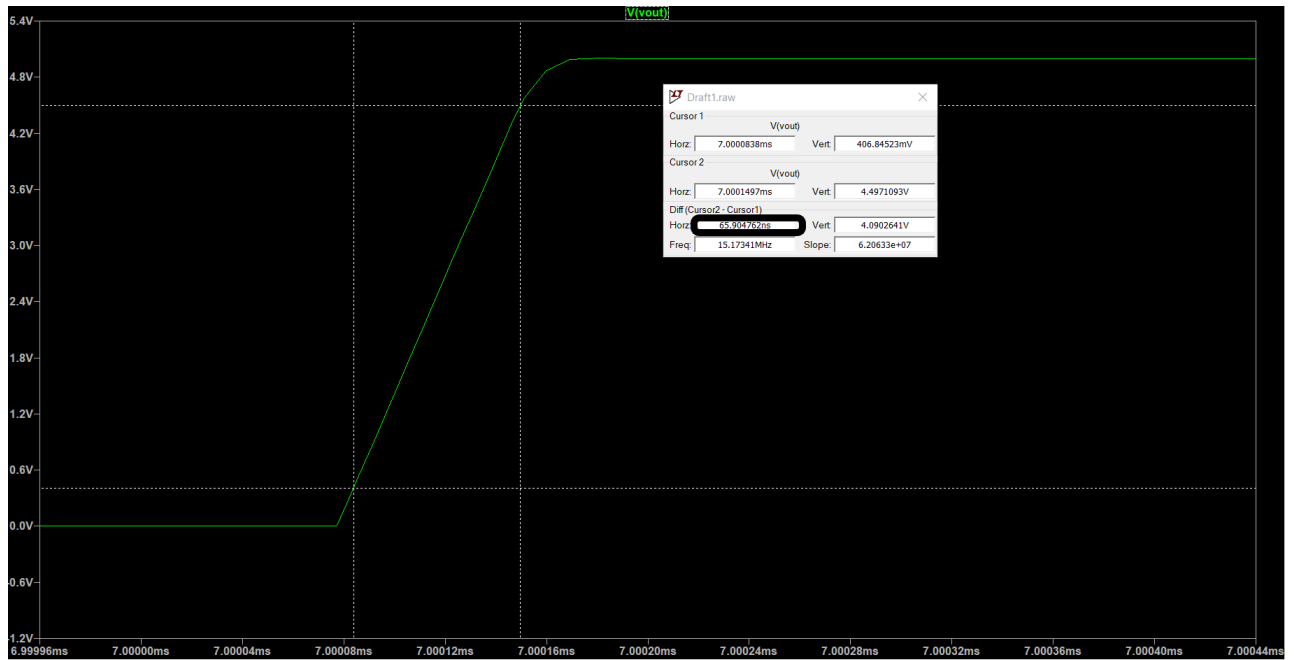
→Comparand valorile ideale teoretice ale lui VOL si VOH cu iesirea in gol observam ca acestea sunt asemanatoare. Iesirea in gol are o comportare ideala datorita funcționarii în contratimp a celor două tranzistoare care implică faptul că niciodată nu există cale directă între sursa VDD și masă; curentul absorbit de la sursă este nul, $ICC=0$;

→Pentru cazurile 1 si 2 , comparand VOH observam ca cele doua valori difera.Acest fenomen se intampla deoarece curentul absorbit de la ieșire în starea HIGH de rezistența legată de la Vo la masă, cauzează scăderea tensiunii VOH. Valoarea lui VOL nu este influentata deoarece curentul absorbit nu are un efect in starea LOW(VOL nu poate fi mai mic ca VDD-)).

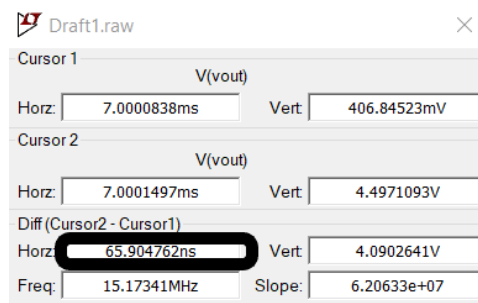
→Pentru cazurile 1 si 3 , comparand VOL observam ca cele doua valori difera. Acest fenomen se intampla deoarece curentul generat de la ieșire în starea LOW de rezistența legată de la Vo la o sursa de 5V, cauzează creșterea tensiunii Vol. Valoarea lui VOH nu este influentata deoarece curentul generat nu are efect in starea HIGHT(VOH nu poate fi mai mare ca VDD+).

3 Măsurători în simulator pentru timpii de comutație (creștere și descreștere) și a timpului de propagare printr-o poartă și prin porți cascade

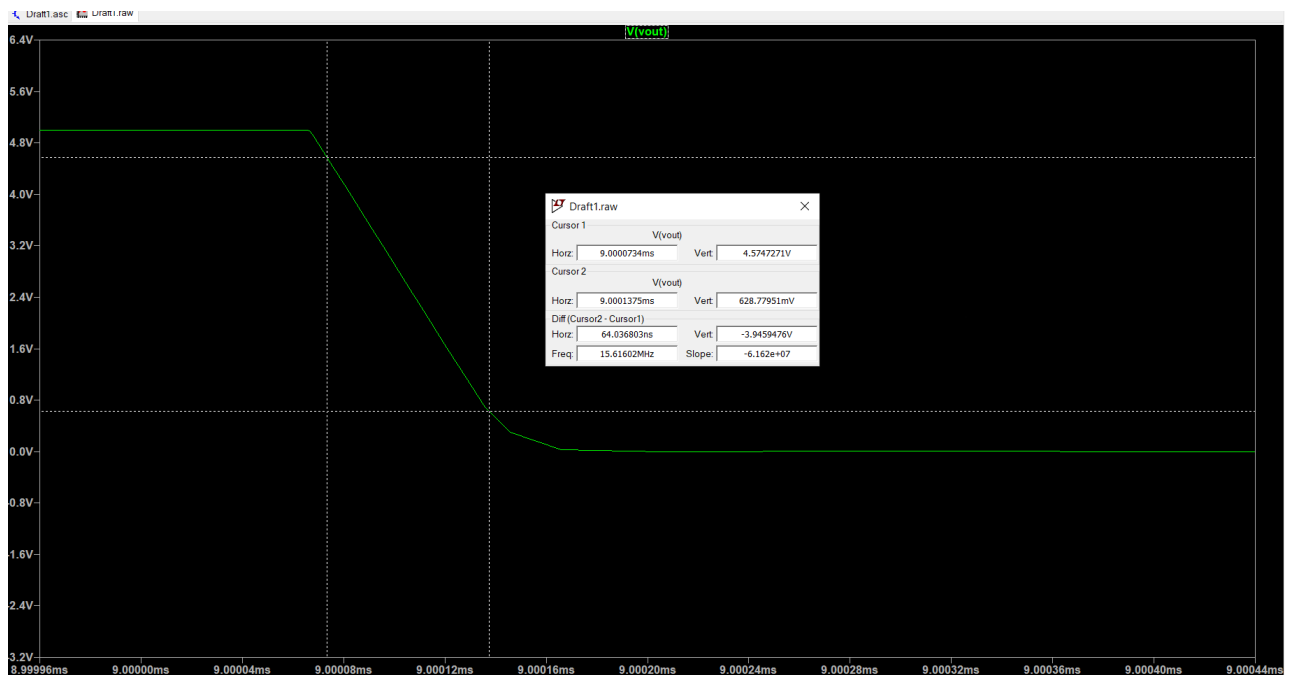
Timpii de creștere și de cădere sunt considerați ca fiind durata în timp între momentele când semnalul comută între 10% și 90% (sau invers) din amplitudine.Astfel timpul de crestere va fi egal cu :



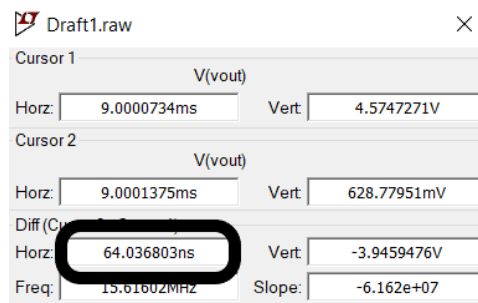
$$t_+ = 65,9 \text{ ns}$$



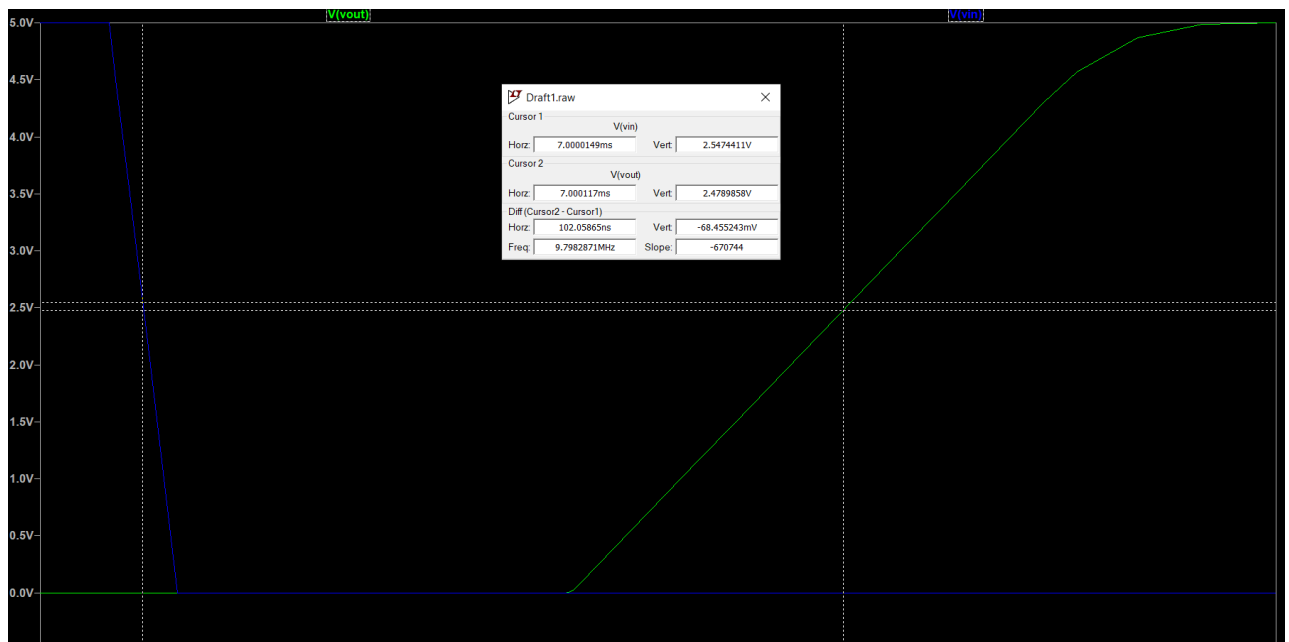
Analog, timpul de cadere este dat de:



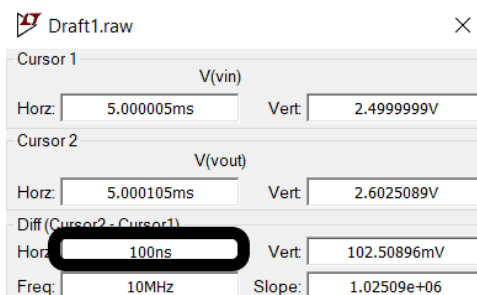
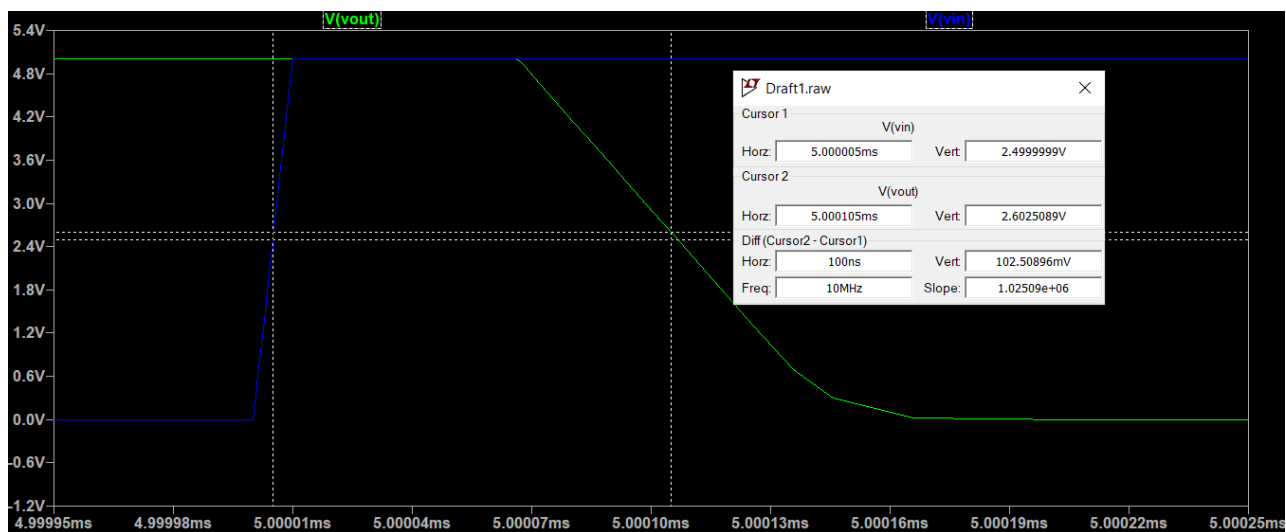
$$t_- = 64,03 \text{ ns}$$



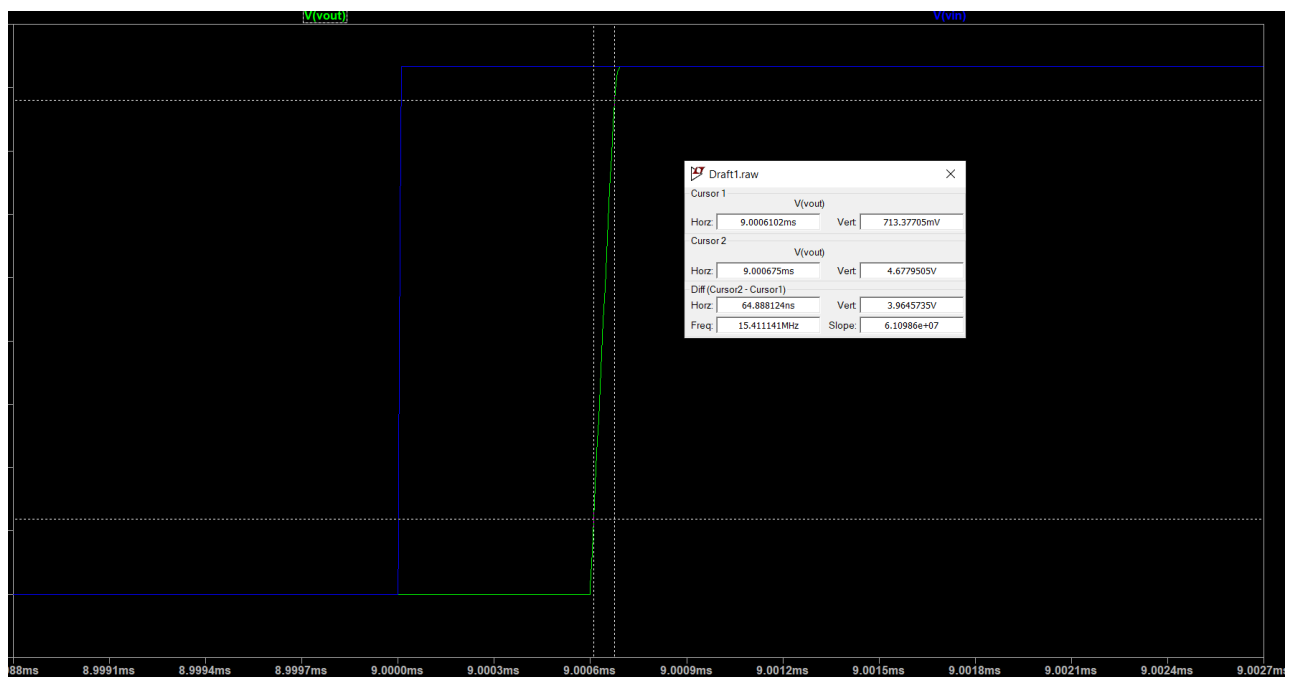
Vom masura timpii de propagare pe front crescător și descrescător. (t_{pLH} și t_{pHL}). Timpul de propagare se consideră ca fiind durata între momentul când intrarea prin poartă trece prin pragul logic (aprox. 2.5V) și momentul când ieșirea porții (răspunsul la stimul) trece prin pragul logic. Prin urmare timpii de propagare vor fi dati de urmatoarele rezultate:



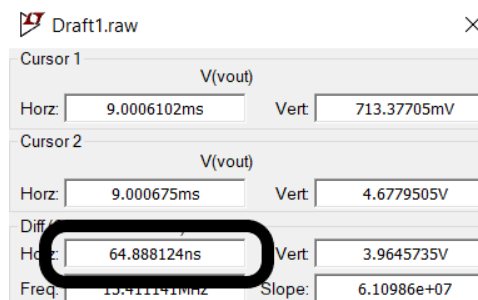
Draft1.raw		✕	
Cursor 1			
V(vin)			
Horz:	7.0000149ms	Vert:	2.5474411V
Cursor 2			
V(vout)			
Horz:	7.000117ms	Vert:	2.4789858V
Diff (Cursor2 - Cursor1)			
Horz:	102.05865ns	Vert:	-68.455243mV
Freq:	9.7982871MHz	Slope:	-670744



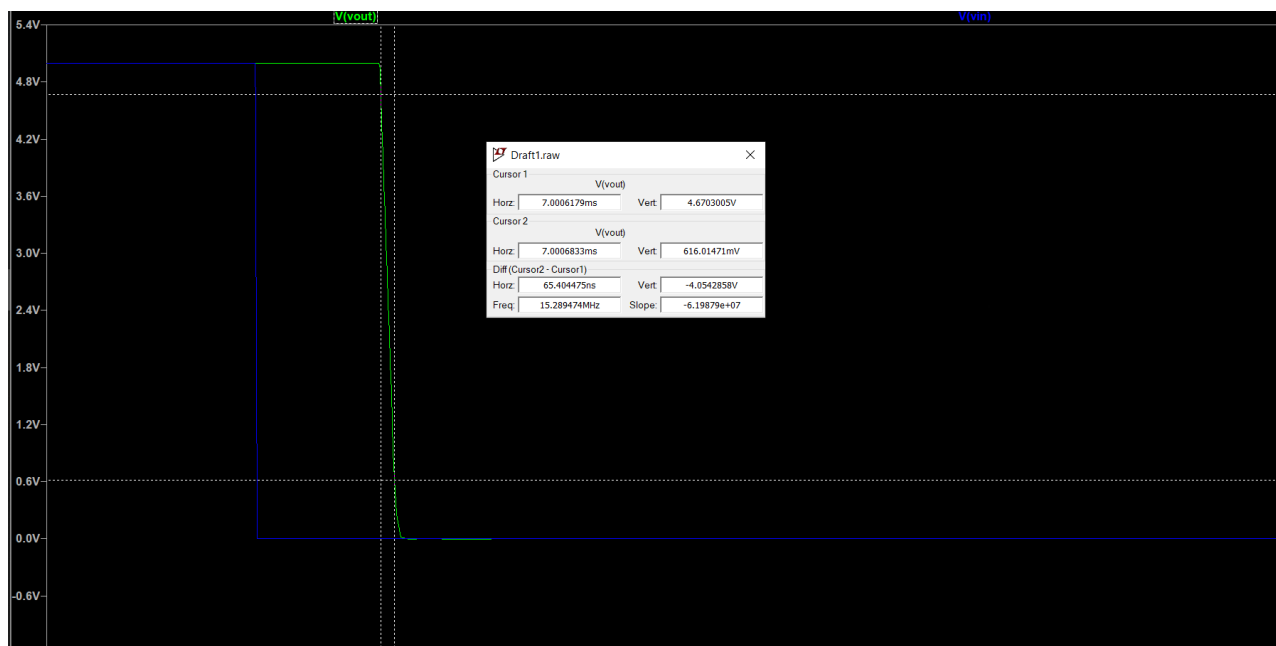
În continuare, am cascadat 6 porți conform diagramei date. Măsurând timpul de creștere și de descreștere (cădere) pentru poarta logică CD4049B cu ieșirea în gol, am obținut următorul rezultat astfel ca timpul de creștere va fi :



$$t_+ = 64,8 \text{ ns}$$

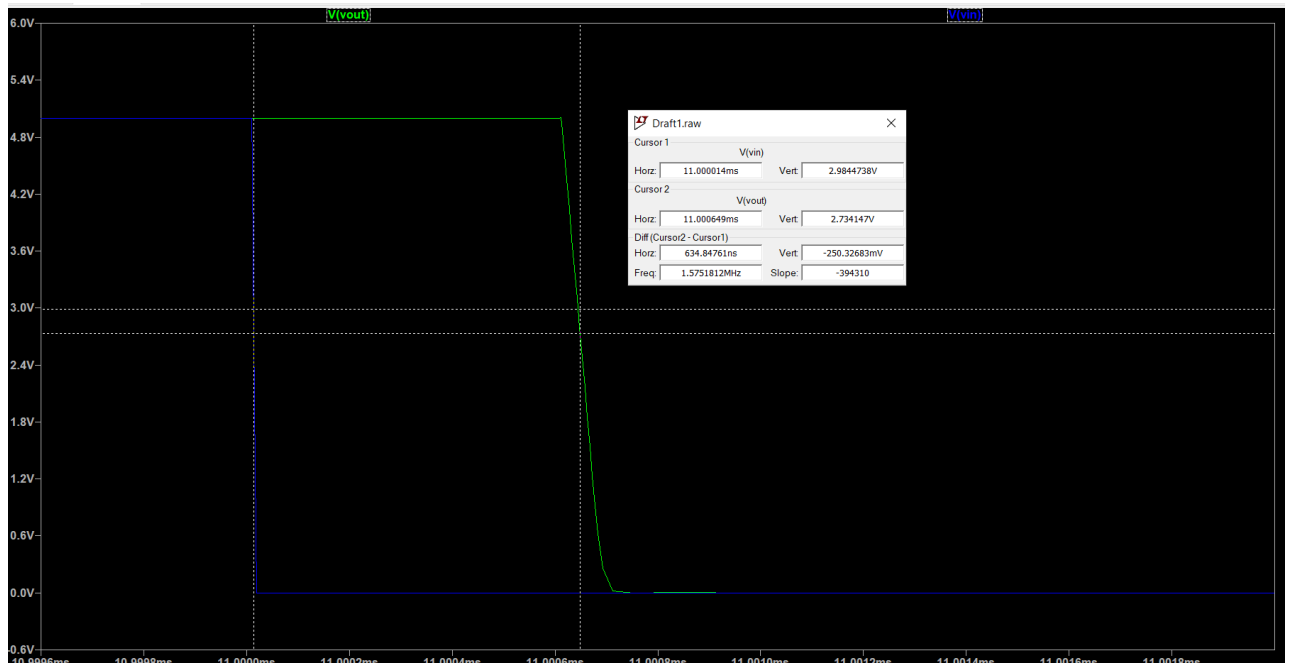


Analog , timpul de descrestere este :
 $t_- = 65 \text{ ns}$



Draft1.raw					
Cursor 1					
V(vout)					
Horz:	7.0006179ms	Vert:	4.6703005V		
Cursor 2					
V(vout)					
Horz:	7.0006833ms	Vert:	616.01471mV		
Diff (Cursor2 - Cursor1)					
Horz:	65.404475ns	Vert:	-4.0542858V		
Freq:	15.289474MHz	Slope:	-6.19879e+07		

De asemenea, vom masura timpul de propagare între V_{in} și V_{out} pe ambele fronturi.



Draft1.raw		✕	
Cursor 1			
V(vin)			
Horz:	11.000014ms	Vert:	2.9844738V
Cursor 2			
V(vout)			
Horz:	11.000649ms	Vert:	2.734147V
Diff (Cursor2 - Cursor1)			
Hor:	634.84761ns	Vert:	-250.32683mV
Freq:	1.5751812MHz	Slope:	-394310

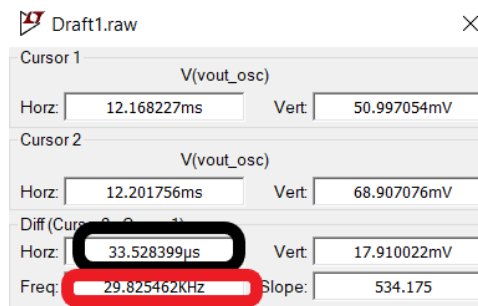
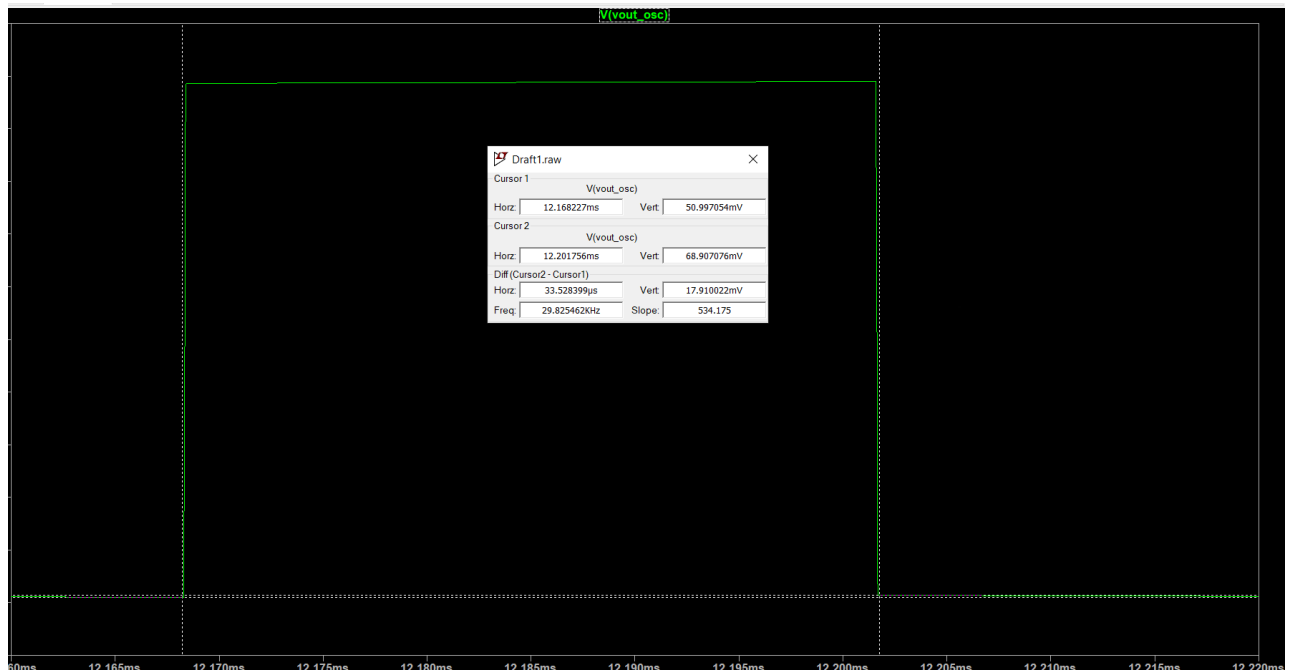
Nu este necesar printscreen la măsurătorile pentru ambele fronturi (porțile CMOS sunt simetrice dpdv al răspunsului pe fronturi).

Rezultate				
	Timp de creștere	Timp de cădere	Timp de propagare L-H	Timp de propagare H-L
1 singură poartă	65.9 ns	64.03 ns	102ns	100ns
6 porți cascade	64.8 ns	65ns	634ns	632ns

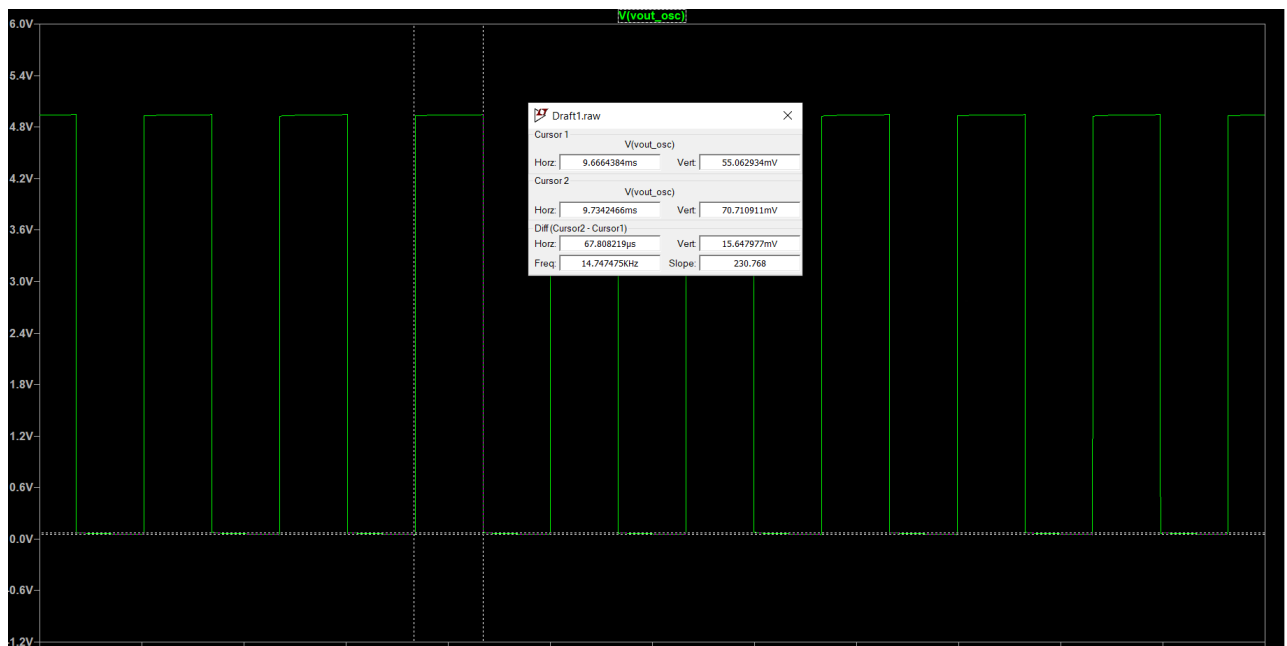
Comparând cele 2 situații, din punct de vedere al timpilor de propagare (care ne arată timpul de răspuns, între intrare și ieșire, a întregului sistem), putem observa că timpii de propagare diferă, implicit timpii de propagare în al doilea caz sunt de 6 ori mai mari ca timpii de propagare pentru o singură poartă. Există astfel o relație de multiplicitate, ce depinde de numărul de porți. Timpul de propagare crește datorită întârzierii prin porți. Comparând timpii de creștere și de descreștere ai porții (pentru prima situație) cu cei ai ultimei porți (pentru al doilea scenariu), observăm că aceștia nu diferă semnificativ. Acest fapt se datorează deoarece timpii de creștere și de cădere depind de amplitudinea comutației și nu de numărul portilor.

4 Realizarea schemei oscilatorului cu poartă inversoare tip Schmitt

Măsurând perioada semnalului și calculând frecvența semnalului de ieșire observăm că acestea au valorile:

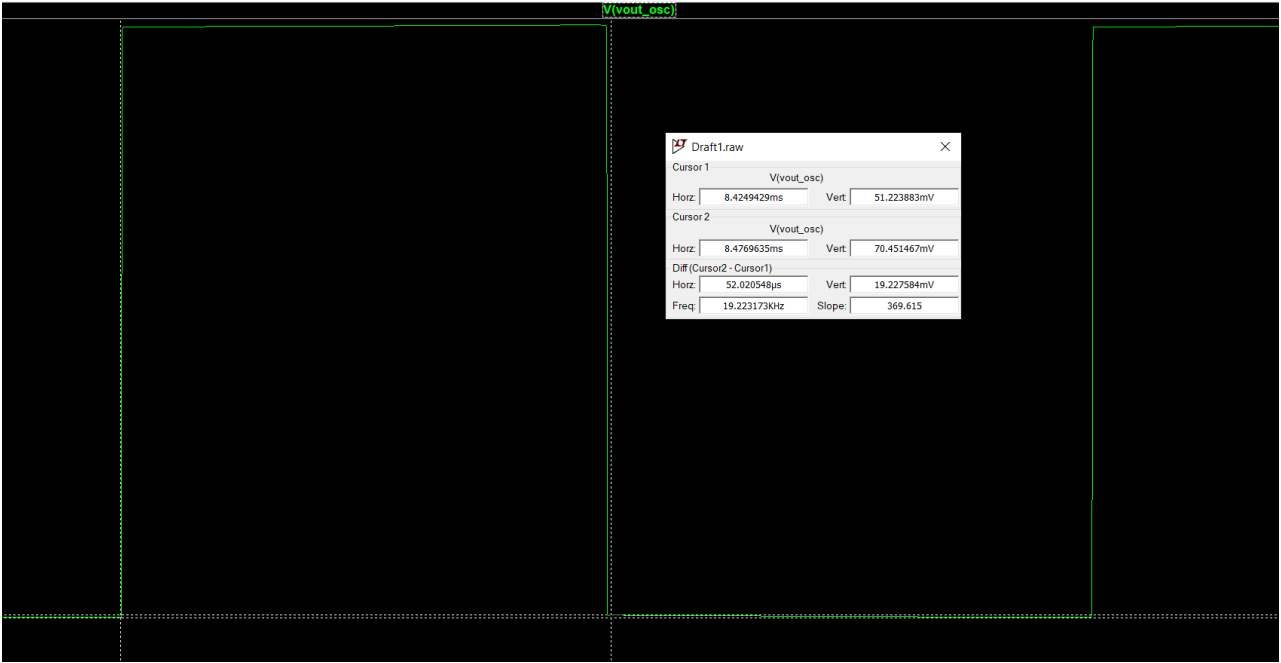


Modificand valoarea lui $C1$ de la 10nF la 20nF și măsurand iar frecvența, vom obtine urmatoarele rezultate:



Draft1.raw					
Cursor 1					
V(vout_osc)					
Horz:	9.6664384ms	Vert:	55.062934mV		
Cursor 2					
V(vout_osc)					
Horz:	9.7342466ms	Vert:	70.710911mV		
Diff (Cursor2 - Cursor1)					
Horz:	67.808219µs	Vert:	15.647977mV		
Freq:	14.747475KHz	Slope:	230.768		

Frecventa depinde de constanta de tip $R1C1$, daca valoarea lui $C1$ se dubleaza, atunci frecventa se va injumatati , fiind invers proportionala cu perioada.
 Am gasit un set de valori $R1$ și $C1$ astfel încât frecvență sa fie de valoare 19 kHz (cu eroare de 10%) unde X este numarul de litere din numele meu complet. Astfel , $R1$ este 10 k Ω , iar $C1$ este 16nF.



Draft1.raw

Cursor 1	
V(vout_osc)	
Horz:	8.4249429ms
Vert:	51.223883mV
Cursor 2	
V(vout_osc)	
Horz:	8.4769635ms
Vert:	70.451467mV
Diff (Cursor2 - Cursor1)	
Horz:	52.020548µs
Vert:	19.227584mV
Freq:	19.223173KHz
Slope:	369.615