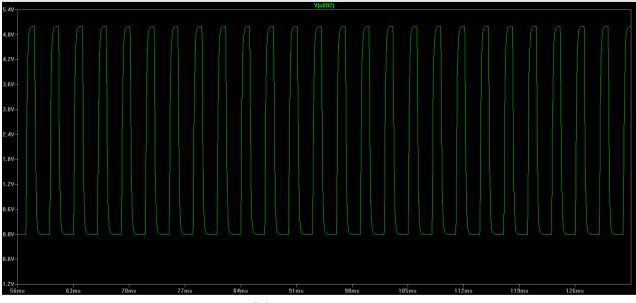
Laborator ED

Apostu Croitoru Diana

Universitatea Politehnica Bucuresti Facultatea de Automatica si Calculatoare Grupa 321CA

1 Simularea pentru circuitul RC cu ieșirea pe capacitate

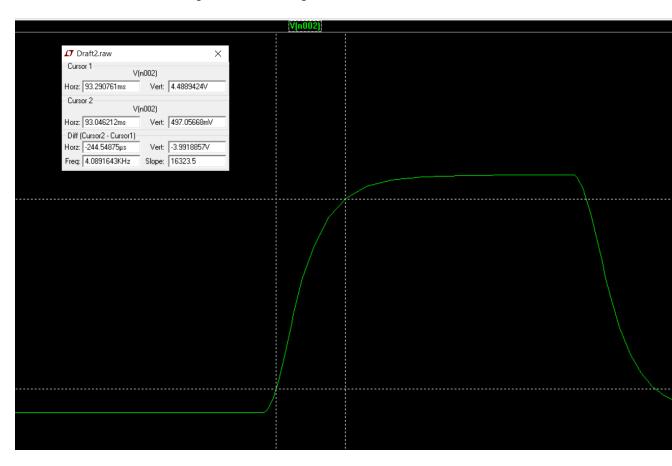
In cele ce vor urma, vom simula și analiza comportamentul circuitului pentru un semnal de comandă dreptunghiular ce comută între 0V și 5V, cu timpi de creșteri de ordinul zecilor de ns, care are caracteristicile: $T_{on} = 1 \text{ms}$ (durata în care semnalul se află în starea logică High), T = 3 ms (durata totală a semnalului).



(0)

Timpul de front se masoara de la 10% din valoarea maxima a amplitudinii varf la varf a semnalului E pana la 90% din aceasta valoare pentru frontul

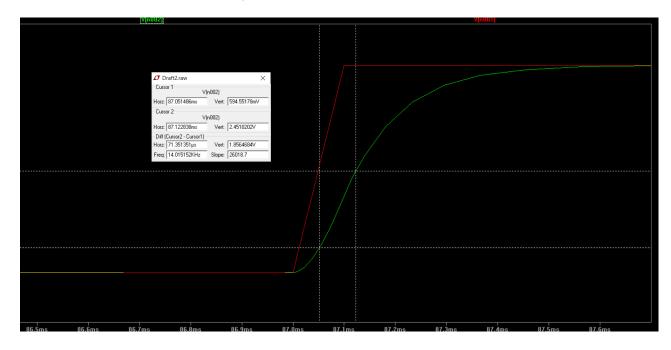
crescator sau de la 90% E pana la 10% E pentru frontul descrescator.



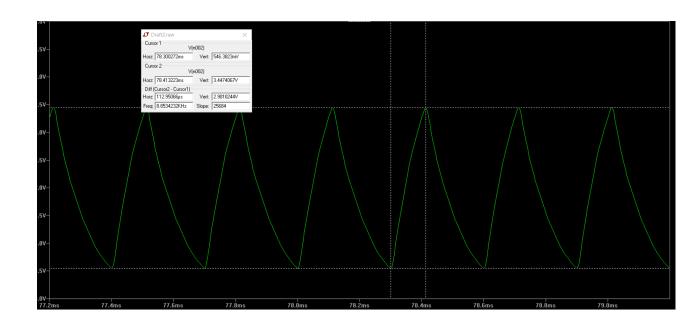
Timpul de front crescator va fi egal cu timpul de front descrescator .

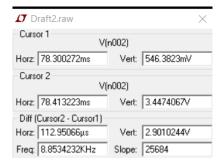
$$t_{f+} = t_{f-} = 244 \mu \text{ s}$$

De asemenea , vom calcula timpul de propagare, pentru ambele fronturi de comutație, a valorii logice (durata de timp în care semnalul de ieșire comută de la începutul fenomenului tranzitoriu până la 50% din amplitudinea comenzii – pragul logic standard).

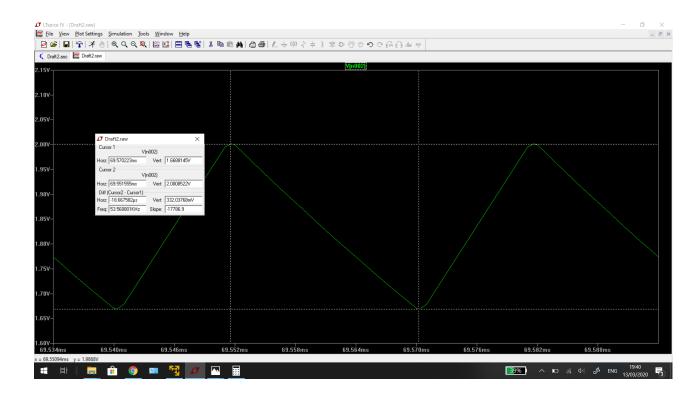


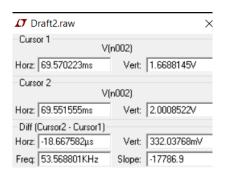
Comparand valorile măsurate în simulare cu valorile teoretice, observam ca acestea au valori aproximativ egale. De asemenea, amplitudinea semnalului la iesire este egala cu amplitudinea semnalului de comanda. Forma semnalului de comanda difera de forma semnalului , de
oarece in cazul in care constanta de timp = RC este foarte mica in comparatie cu Ton si Toff, impulsurile de la iesire, asemanatoare cu cele de la intrare, vor fi deformate prin aparitia fronturilor finite .





Pentru cazul în care Ton = 100
us și T=300
us și pentru cazul în care Ton = 10
us și T=30
us am masurat amplitudinea vârf la vârf a semnalului de ieșire. Pentru al doilea caz am obtinut ur
matoarele valori:





Comparand amplitudinea și forma semnalului de la ieșire cu forma semnalului de la intrare și amplitudinea acestuia. Se poate observa ca atat amplitudinea semnalului difera de cea initiala, cat si forma semnalului de iesire, avand o forma triunghiulara.

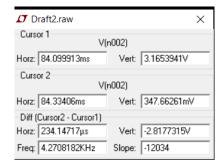
Se va constata atat o micsorare a amplitudinii impulsurilor cat si a duratei

lor, din punct de vedere al comportamentului acestui circuit la frecvențe mari.

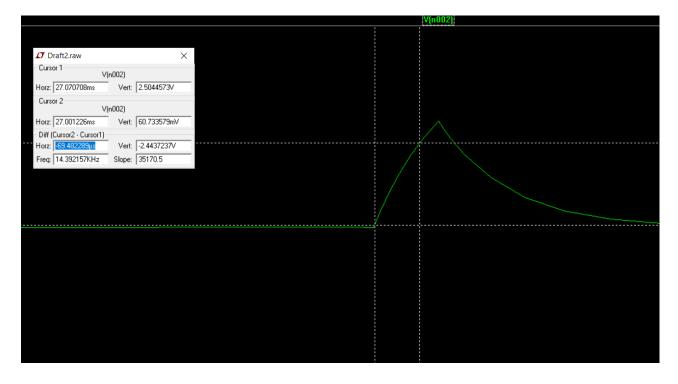
2 Simularea pentru circuitul RC cu ieșirea pe rezistenta



Timpul de revenire se masoara de la 10% din valoarea maxima a amplitudinii varf la varf a semnalului E pana la 90% din aceasta valoare pentru pulsul pozitiv sau de la 90% E pana la 10% E pentru pulsul negativ. Astfel, masurand timpul de revenire, acesta este aproximativ egal cu timpul de reverire calculat teoretic.

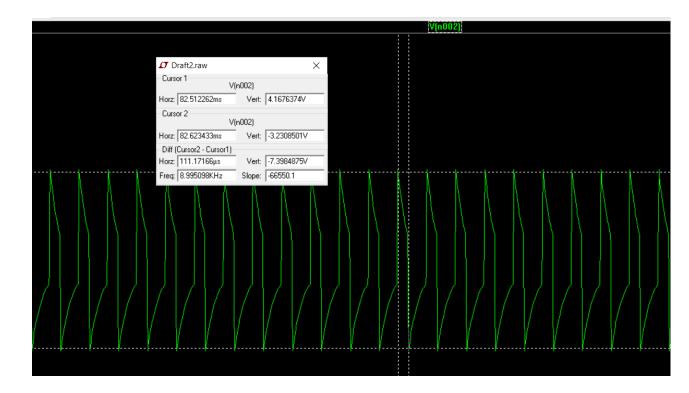


Vom masura, folosind cursoare de timp, timpul în care pulsul de pe ieșire este deasupra pragului logic (doar pulsul pozitiv) (durata de timp în care semnalul de ieșire comută de la începutul fenomenului tranzitoriu -apariția pulsului pe ieșire - până când semnalul ajunge la 50% din amplitudinea comenzii – pragul logic standard).



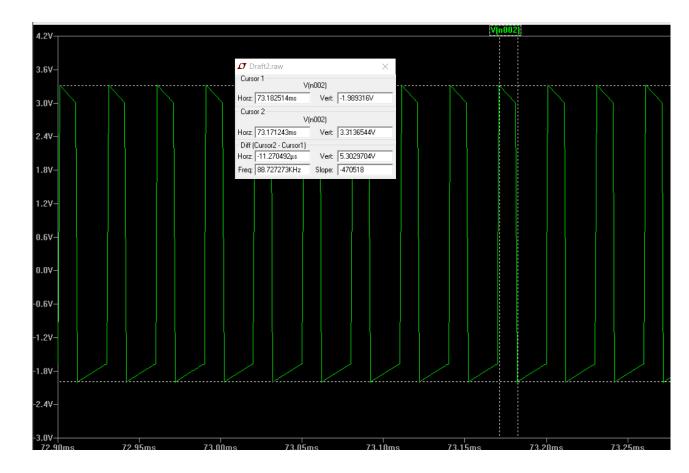
Comparand valorile măsurate în simulare cu valorile teoretice, observam ca acestea au valori aproximativ egale. De asemenea, amplitudinea semnalului la iesire este mai mica ca amplitudinea semnalului de comanda. Forma semnalului de comanda difera de forma semnalului , deoarece in acest caz, circuitul

RC se comporta ca un circuit de derivare (de diferentiere) a impulsurilor. Pentru cazul în care Ton = 100us și T=300us amplitudinea vârf la vârf a semnalului de ieșire și tensiunile de de interes (V1, V2, V3, V4 conform îndrumarului) sunt date de:



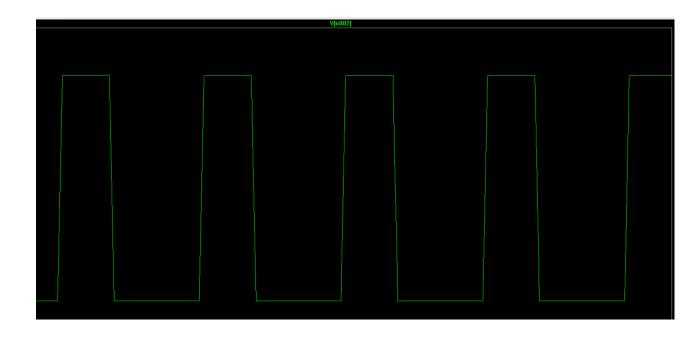
Astfel tensiunile de interes vor fi aproximativ: V1 = 4.1 V, V2 = 1.6V, V3=-558mV, V4 = -3.3V.

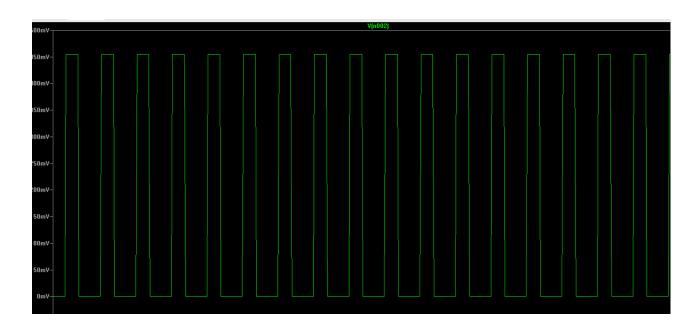
Pentru cazul în care Ton = 10us și T=30us amplitudinea vârf la vârf a semnalului de ieșire și tensiunile de de interes (V1, V2, V3, V4 conform îndrumarului) sunt date de:

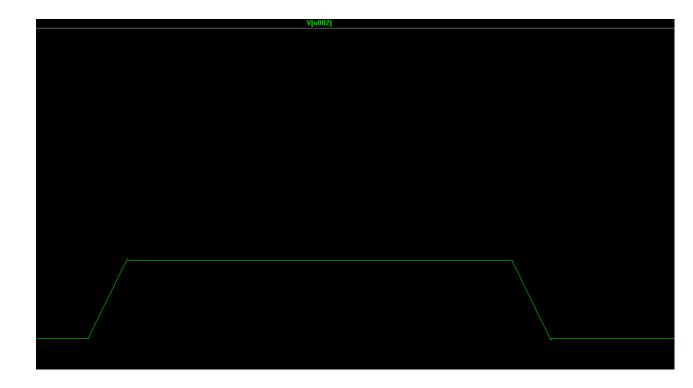


Astfel tensiunile de interes vor fi aproximativ: V1 = 3.3 V, V2 = 3V, V3 = 1.6V, V4 = -2V.

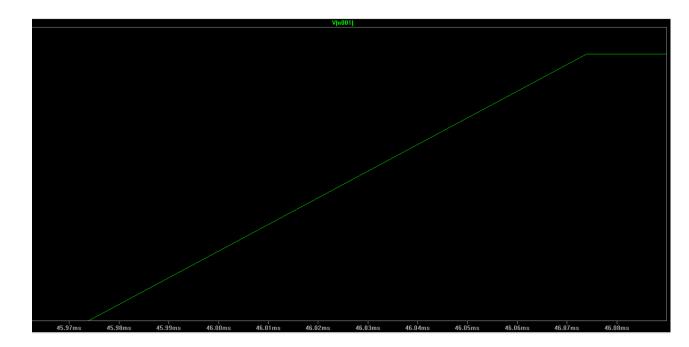
Comparand amplitudinea și forma semnalului de la ieșire cu forma semnalului de la intrare și amplitudinea acestuia, observam ca in ambele cazuri amplitudinea semnalului de intrare este mai mare decat amplitudinea semnalului la iesire. Se considera ca, practic, impulsurile nu isi schimba forma, circuitul RC comportandu-se ca un circuit de trecere (de cuplaj). Simuland comportamentul divizorului compensat pentru diferite valori ale condensatorului de compensare C1 am obtinut rezultatele:



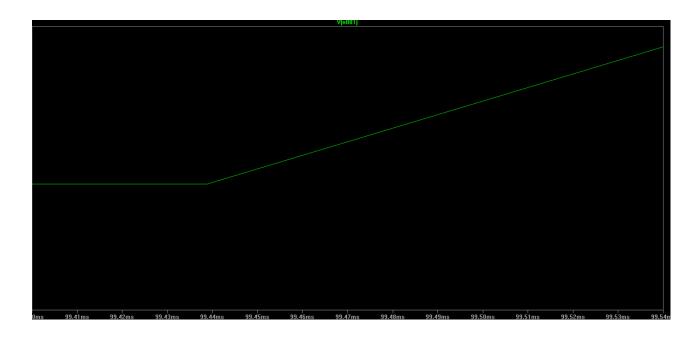




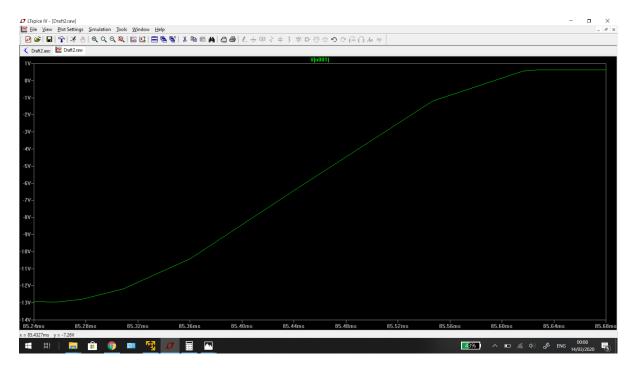
Analizand calitativ în care dintre aceste cazuri semnalul de ieșire seamănă cel mai mult cu cel de la intrare am remarcat ca primul caz seamana cel mai mult cu semnalul de intrare. Utilizarea divizorului compensat de impulsuri prezinta si avantajul unei capacitati echivalente de valoare redusa, ceea ce este important la vizualizarea unor fenomene rapid variabile in timp. Aplicabilitatea directa in electronica digitala o reprezinta compensarea sondelor de osciloscop care atenueaza semnalul. Atenuarea semnalului se face folosind principiul divizorului de tensiune. In afara de rezistentele din divizorul de tensiune, mai apare si capacitatea de intrare a osciloscopului, modelata in exemplul anterior de C2. Astfel, este necesar sa ajustam valoarea lui C1 astfel incat semnalul care este preluat de etajul de intrare al osciloscopului sa aiba aceeasi forma (nu rotunjita, fara supracresteri, etc.) ca cel de intrare.



Analizand și exprimand calitativ ce se întâmplă cu semnalul de ieșire în funcție de amplitudinea și polaritatea semnalului de la intrare, circuitele de limitare cu diode pot realiza limitare superioara, limitand amplitudinea semnalului de intrare. De asemenea, circuitele de limitare cu diode pot realiza limitare inferioara, cum ar fi:



Se poate observa ca amplitudinea semnalului de intrare va fi limitat inferior.Nu in ultimul rand,circuitele cu limitare cu diode pot realiza limitarea bilaterala,cum ar fi:



Amplitudinea semnalului de intrare va fi delimitata atat inferior cat si superior.