

## **Resumen**

Las plataformas reconfigurables basadas en Matriz de Compuertas Programables en Campo (FPGA) se han convertido en una solución muy conveniente para aplicaciones de alto rendimiento en el campo del Procesamiento Digital de Señales (DSP), sobre todo por la flexibilidad en el flujo de diseño, las altas frecuencias de operación que se pueden alcanzar y la baja potencia requerida por estos dispositivos. Sin embargo, al mismo tiempo que aumenta la complejidad de las aplicaciones que se pueden realizar en dichas plataformas, también lo hacen los conocimientos requeridos para poder garantizar una implementación exitosa. Esta investigación simplifica la conceptualización, modelado e implementación de sistemas DSP complejos, utilizando una metodología de diseño en alto nivel de abstracción basada en el uso de Matlab® y lenguajes de Descripción de Hardware (HDL), reduciendo así la curva de aprendizaje. A través del documento se presenta la elaboración de una arquitectura de un filtro de Respuesta al Impulso Finito (FIR), el cual elimina una componente no deseada en una señal senoidal, utilizando los vectores de simulación de Simulink®.

Utilizando los mismos fundamentos de los filtros digitales, se desarrolló un filtro peine que realiza el efecto de agregar un retraso controlado a una señal de audio, el cual se exportó como bloque HDL y se incorporó a un sistema más grande con las interfaces para ejercitar dicho filtro en tiempo real, con audio extraído de un códec AC97.

Por último, se describe un sistema de procesamiento de imagen utilizando el algoritmo del operador Sobel y los conceptos de las implementaciones anteriores, para encontrar los bordes de una imagen, ejecutando todas las operaciones necesarias en la FPGA, el cual arrojó resultados satisfactorios utilizando una cantidad de elementos lógicos relativamente minúscula.