

Centro de Enseñanza Técnica Industrial

Departamento de Evaluación y Certificación del Aprendizaje

AUTORIZACIÓN DE PROYECTO Y REPORTE PARA TITULACIÓN

Llena este formato en **computadora** y entregalo a la coordinación de carrera/división junto con tu solicitud. Si el proyecto fue desarrollado en **equipo**, entrega **un único formato**por todo el equipo junto con las solicitudes individuales de cada uno de los integrantes. Si se trata de un proyecto multidisciplinario (con integrantes de diferentes carreras),
entrega **en cada coordinación de carrera/división involucrada** este formato junto con las solicitudes de los miembros **de esa carrera**.

Datos del proyecto

Nombre del proyecto

Anota el nombre del proyecto; este nombre debe coincidir exactamente con el que indiques en lu solicitud de titulación.

Implementación de Sistemas de Procesamiento de Señales e Imágenes Mediante la Tarjeta de Desarrollo Atlys de Xilinx y Simulink.

Realizado por:

Escribe correctamente tus datos y los de los integrantes del equipo. Añade filas a la tabla si lo necesitas.

Nivel	Plantel	Registro	Primer apellido	Segundo apellido	Nombre(s)	Carrera
Tecnólogo	Colomos	730256	Hernández	Ramírez	Diego Armando	Electrónica y Comunicaciones

Resumen

El resumen es un parrafo de aproximadamente 250 palabras que permite identificar el contenido básico de un documento rápida y fielmente, describe los objetivos del proyecto, la metodología usada, los resultados principales y las conclusiones fundamentales; con esta información los lectores pueden determinar la relevancia del proyecto y decidir si necesitan leer detalladamente todo el reporte. Sé **breve y conciso**.

Las plataformas reconfigurables basadas en arreglos de compuertas programables en campo (FPGA por sus siglas en Inglés) se han convertido en una solución muy conveniente para aplicaciones de alto rendimiento en el campo del procesamiento digital de señales (DSP), sobre todo por la flexibilidad en el flujo de diseño, las altas frecuencias de operación que se pueden alcanzar y la baja potencia requerida por estos dispositivos. Sin embargo, al mismo tiempo que aumenta la complejidad de las aplicaciones que se pueden realizar en dichas plataformas, también se requieren conocimientos especializados para poder garantizar una implementación exitosa. Esta investigación simplifica la conceptualización, modelado e implementación de sistemas DSP complejos. Utilizando una metodología de diseño en alto nivel de abstracción basada en el uso de Matlab® y lenguajes de Descripción de Hardware (HDL), reduciendo así la curva de aprendizaje. A través del documento se presenta la elaboración de una arquitectura de un filtro de respuesta al impulso finito (FIR), el cual elimina una componente no deseada en una señal senoidal, utilizando los vectores de simulación de Simulink®. Utilizando los mismos fundamentos de los filtros digitales, se desarrolló un filtro tipo peine que realiza el efecto de agregar un retraso controlado a una señal de audio. El cual se exportó como bloque HDL y se incorporó a un sistema más grande con las interfaces para ejercitar dicho filtro en tiempo real, con audio extraído desde un codificador AC97. Por último, se describe un sistema de procesamiento de imagen utilizando el algoritmo del operador Sobel y con los conceptos de las implementaciones anteriores, para encontrar los bordes de una imagen. Ejecutando todas las operaciones necesarias en la FPGA, el cual arrojó resultados satisfactorios utilizando una cantidad de elementos lógicos relativamente minúscula.



Centro de Enseñanza Técnica Industrial

Departamento de Evaluación y Certificación del Aprendizaje

AUTORIZACIÓN DE PROYECTO Y REPORTE PARA TITULACIÓN

H. Comisión de Titulación

Por este medio deseo(amos) informarles que he(mos) concluido el desarrollo del proyecto arriba mencionado así como su reporte, atendiendo a lo indicado en los documentos normativos para titulación ("Guía de Estilo", "Guía y materiales para elaborar la PORTADA de la memoria/tesina y los CDs"); así mismo, hago(hacemos) de su conocimiento que el reporte ya ha sido revisado por mi/nuestro(s) asesor(es)(as) por lo que solicito(amos) a esta H. Comisión su autorización para titularnos.

Pasante

Disys

Si el trabajo es en equipo, agrega más columnas para que firmen todos los integrantes (copia y pega la columna).

Revisión del reporte por parte del(los) asesor(es)

Esta sección debe ser completada manualmente por el(los) asesor(es)(as) técnico y metodológico. El(la) asesor(a) técnico(a) es obligatorio(a), el(la) asesor(a) metodológico(a) o de estilo es opcional. Pueden ser la misma persona. Si no contaste con un(a) asesor(a) metodológico(a), cancela los recuadros con una linea diagonal.

Hago constar ante la H. Comisión de Titulación que he revisado el contenido técnico y formato del reporte de proyecto y que éste cumple con lo indicado en el Reglamento de Titulación y la Guía de Estilo, por lo que avalo su calidad técnica y académica.

Tipo	Grado académico (Lic., Ing., Mtro., Dr.,)	Nombre completo del(la) asesor(a)	Firma
Técnico(a) Obligatorio	Mtro.	José María Valencia Velasco (CETI).	
Metodológico(a)	Mtro.	Cuauhtémoc Rafael Aguilera Galicia (ITESO).	"glaguilral

Datos de la evaluación del proyecto

Esta sección debe ser completada manualmente por la coordinación de carrera o división.

Resultado de la evaluación

Fecha de la evaluación	Calificación	Calificación con letra	
25/01/17	97	noventa u siete	

Jurado evaluador/ sinodales para el Acta de Titulación

Función	Grado académico (Lic., Ing., Mtro., Dr., etc.)	Nombre completo con letra legible
Presidente	Ing.	Rogrel Consolez Zepada
Secretario(a)	Maestro	And Karen Manggin Perez
Vocal**	Maestro	José Maria Valencia Velasco

**Debe ser quien asesoró técnicamente el proyecto.