

Participación - ALUB & ALUNB

De la Mora Villaseñor Diego Gabriel

Garcia Saldivar Hugo Gabriel

Lopez Galvan Melanie Montserrat

Maciel Vargas Oswaldo Daniel

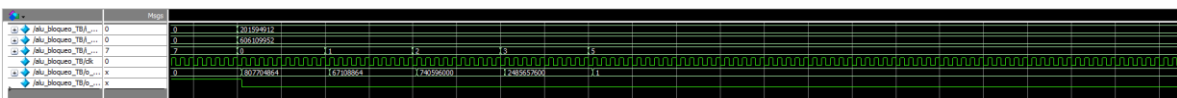
I. Introducción

En esta participación vamos a implementar una ALU de dos diferentes maneras, con bloqueo y sin bloqueo. Anteriormente implementamos una ALU pero esta la hicimos de la manera tradicional, pero ahora revisaremos una nueva manera de hacerlo. En nuestras ALU anteriores cada que realizábamos una operación dentro de nuestro bloque always se hacia de manera secuencial, es decir, si queríamos hacer la operación $R = A + B$ y luego $C = R + 2$, primero se tenía que realizar la operación para asignarle un valor a R y después ya después se hacía la operación donde se utiliza R. En una ALU con bloqueo, se realizan las operaciones de manera paralela, entonces en las operaciones anteriores ambas se realizan, aunque R todavía no tenga el resultado de la primera operación, la segunda operación estaría utilizando un valor anterior de R.

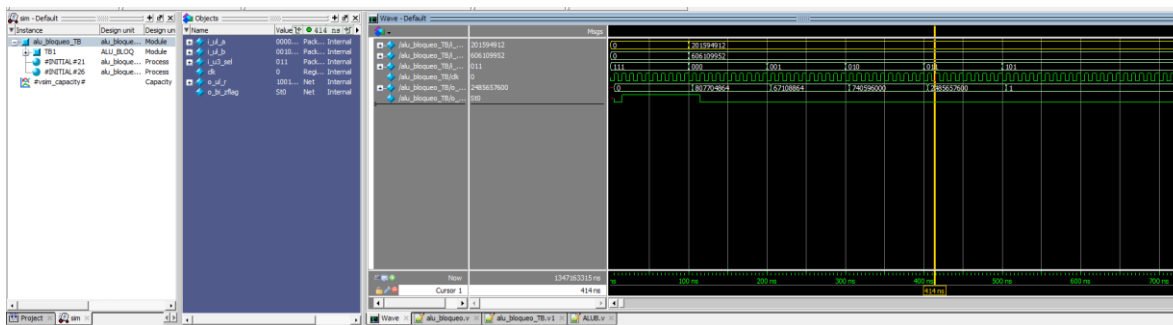
II. Resultados

Después de implementar en verilog la ALU con y sin bloqueo, realizamos un testbench donde lo más destacable es que ahora usamos un clk, el cual nos ayuda a mandar pulsos de reloj, cada franco de subida representaría un valor de 1, entonces cuando hubiera este pulso del clk, se realizaría la prueba em cuestión del testbench.

Ahora vamos a consultar los resultados del testbench en el waveform, primero de la ALU sin bloqueo:



Ahora los resultados de la ALU con bloqueo:



Gracias.