

# TECNOLÓGICO NACIONAL DE MÉXICO INSTITUTO TECNOLÓGICO DE TLAXIACO

# (PRACTICA 6 – Unidad 2 - CIRCUITOS ARITMETICOS Y LOGICOS)

## CARRERA: INGENIERÍA EN SISTEMAS COMPUTACIONALES

### ASIGNATURA: ARQUITECTURA DE COMPUTADORAS

**SEMESTRE:** 5BS

#### **INTEGRANTES:**

Cruz Cruz Diego 22620104 Jiménez Sánchez Irvin 22620075 Rosas García Marco Uriel 22620119

> Tlaxiaco Oax. 28 de Noviembre de 2024

"Educación, ciencia y tecnología, progreso día con día"®







### **INDICE**

INTRO	DUCCIÓN	1
OBJET	TIVO	2
MATER	RIALES	2
1. Cir	cuito Sumador	2
1.1	Implementación	2
1.2	Tabla de verdad	3
1.3	Simulación	3
2. Cir	cuito Restador	5
2.1	Implementación	5
2.2	Tabla de verdad	6
2.3	Simulación	6
3. Cir	cuito Comparador	7
3.1	Implementación	7
3.2	Tabla de verdad	7
3.3	Simulación	8
4. Cir	cuito Multiplicador	9
4.1	Implementación	9
4.2	Tabla de verdad	9
4.3	Simulación	10
CONCI	LUSIÓN	12



#### INTRODUCCIÓN

En la electrónica digital, los circuitos aritméticos y lógicos (ALU, por sus siglas en inglés) son fundamentales para realizar operaciones matemáticas y lógicas en sistemas computacionales. Estos circuitos permiten a los procesadores realizar cálculos y comparaciones de manera eficiente. En esta práctica, se abordará el diseño y simulación de una ALU de 4 bits que es capaz de realizar las operaciones aritméticas de suma, resta y multiplicación, así como la operación lógica de comparación entre dos números binarios de 4 bits.

El objetivo de esta actividad es implementar y simular cada uno de estos circuitos utilizando compuertas lógicas y circuitos integrados de la familia TTL (Transistor-Transistor Logic) y/o tecnología MSI (Medium Scale Integration), que son ampliamente utilizados en sistemas digitales. La simulación de estos circuitos en un software de simulación permitirá verificar su correcto funcionamiento y validar los resultados de las operaciones.

A lo largo de esta práctica, se diseñarán los siguientes circuitos básicos:

Sumador de 4 bits: Realiza la operación de suma entre dos números binarios de 4 bits.

Restador de 4 bits: Implementa la resta entre dos números binarios utilizando el complemento a dos.

Comparador de 4 bits: Compara dos números binarios de 4 bits y determina si son iguales o cuál es mayor.

Multiplicador de 4 bits: Multiplica dos números binarios de 4 bits utilizando técnicas de desplazamiento y suma.

Cada uno de estos circuitos será implementado y simulado en un software de simulación digital, permitiendo estudiar su comportamiento mediante tablas de verdad y verificando su desempeño en diferentes escenarios.





#### **OBJETIVO**

El alumno implementará las operaciones de suma, resta, multiplicación y comparación de 4 bits, basadas en circuitos integrados la familia TTL y/o tecnología MSI, para validar y comprobar su funcionamiento.

#### **MATERIALES**

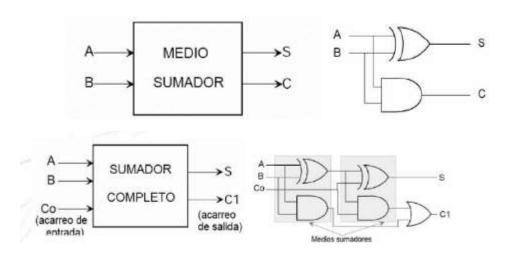
#### Laptop

Software de simulación de circuitos digitales (LiveWire – Professional Edition)

#### 1. Circuito Sumador

#### 1.1 Implementación

Debemos hacer implementación de un sumador de 4 bits por lo que tendremos que diseñar un medio sumador y 3 sumadores completos, esto lo sabemos ya que son 4 bits y cada sumador se encargara de un bit de cada número.







#### 1.2 Tabla de verdad

La manera de deducir la estructura de un medio sumador o una completa es a través de tablas de verdad, primero veamos la tabla de verdad de un medio sumador.

ENTR	ADAS	SALIDAS		
Α	В	S	С	
0	0	0	0	
0	1	1	0	
1	0	1	0	
1	1	0	1	

Como podemos ver las funciones para un medio sumador son bastante cortas y sencillas de implementar, ahora pasaremos con la tabla de verdad de un sumador completo

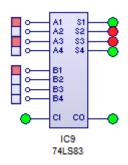
	<b>ENTRADAS</b>	SALI	DAS	
Α	В	Cin	S	Cout
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

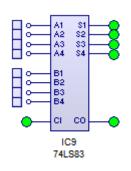
#### 1.3 Simulación

Ejemplos de la simulación del sumador circuito 1





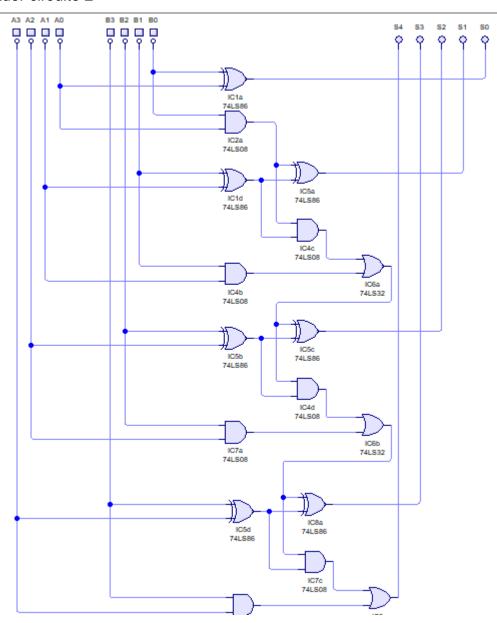




0101 + 0001 = 0110

0000+0000=0000

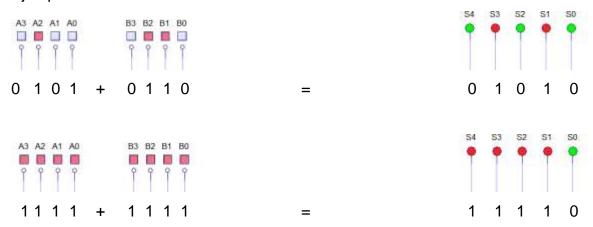
#### Sumador circuito 2







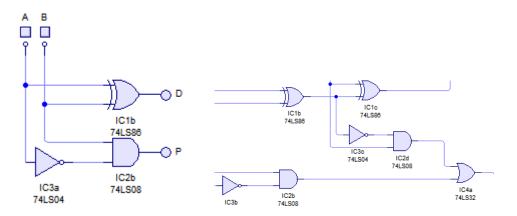
#### Ejemplos de suma circuito 2



#### 2. Circuito Restador

#### 2.1 Implementación

Debemos hacer implementación de un restador de 4 bits por lo que tendremos que diseñar un medio restador y 3 restadores completos, esto lo sabemos ya que son 4 bits y cada restador se encargara de un bit de cada número.



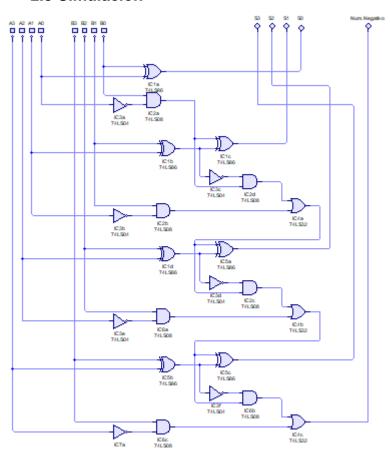




#### 2.2 Tabla de verdad

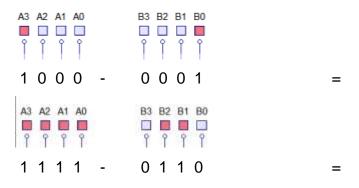
	<b>ENTRADAS</b>	SAL	DAS	
Α	В	Cin	S	Cout
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

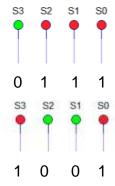
#### 2.3 Simulación











Cuando B es mayor al valor de A ocurre lo siguiente

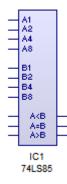


Muestra que el número es negativo y en esos casos se debería aplicar un complemento extra.

#### 3. Circuito Comparador

#### 3.1 Implementación

Para la implementación de un comparador es sencillo ya que solo utilizamos el componente 74LS85



#### 3.2 Tabla de verdad

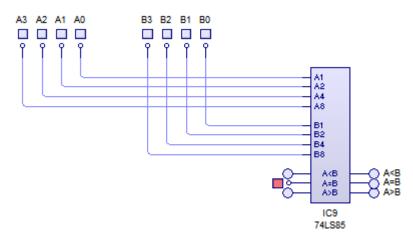
Como hay 4 bits por entrada, hay  $2^8=256$  combinaciones posibles de entradas (A y B). A continuación, presento una versión resumida que incluye representaciones clave:



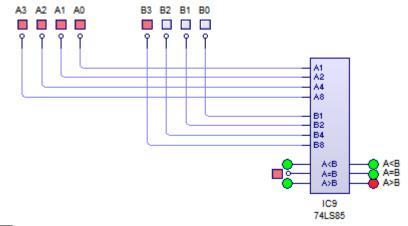


<b>A3</b>	<b>A2</b>	<b>A1</b>	Α0	<b>B3</b>	<b>B2</b>	B1	<b>B0</b>	A > B	A = B	A < B
0	0	0	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	1	0	0
0	0	1	0	0	0	1	0	0	1	0
1	0	0	0	0	0	1	1	1	0	0
1	1	1	1	1	1	1	1	0	1	0

#### 3.3 Simulación



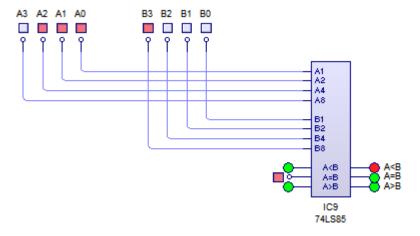
#### Ejemplos de comparación



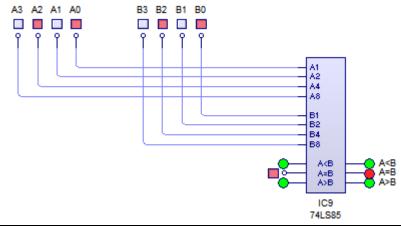
A <sub>10</sub>	B <sub>10</sub>	A <sub>2</sub>	B <sub>2</sub>	A <b< th=""><th>A=B</th><th>A&gt;B</th></b<>	A=B	A>B
15	8	1111	1000	0	0	1







A <sub>10</sub>	B <sub>10</sub>	$A_2$	$B_2$	A <b< th=""><th>A=B</th><th>A&gt;B</th></b<>	A=B	A>B
7	8	0111	1000	1	0	0



A <sub>10</sub>	B <sub>10</sub>	$A_2$	$B_2$	A <b< th=""><th>A=B</th><th>A&gt;B</th></b<>	A=B	A>B
5	5	0101	0101	0	1	0

#### 4. Circuito Multiplicador

#### 4.1 Implementación

Se ocuparon operadores and y compuertas sumadoras devuelve 8 bits.

#### 4.2 Tabla de verdad

La tabla de verdad del multiplicador de 4 bits se puede definir mostrando todas las combinaciones posibles de A y B, con su resultado (P). Debido a que existen 28=256 combinaciones posibles de las entradas, la tabla es bastante extensa. Sin embargo, el patrón es el mismo para cualquier multiplicador de 4 bits:

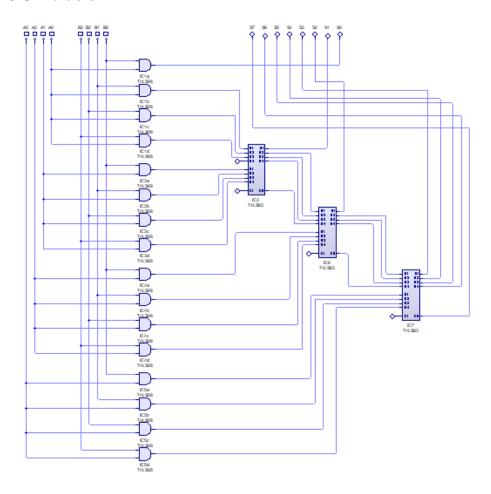




#### Para simplificar, podemos mostrar solo algunas combinaciones de la tabla:

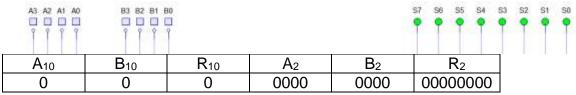
$A_3 A_2 A_1 A_0$	$B_3 B_2 B_1 B_0$	Producto (P <sub>7</sub> P <sub>6</sub> P <sub>5</sub> P <sub>4</sub> P <sub>3</sub>
		$P_2 P_1 P_0$
0000	0000	00000000
0000	0001	00000000
0001	0001	0000001
0001	0010	0000010
0010	0010	00000100
0101	0011	00001111
1111	1111	11100001

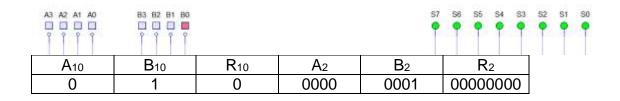
#### 4.3 Simulación

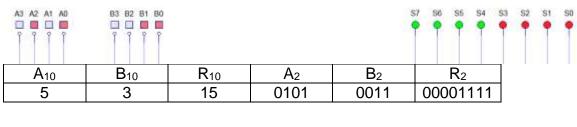


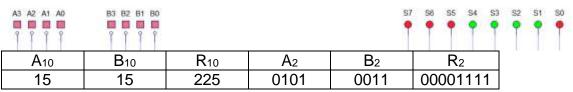
















#### **CONCLUSIÓN**

En esta práctica se logró implementar correctamente los circuitos aritméticos y lógicos de 4 bits utilizando LiveWire. Se verificó que los resultados de las simulaciones coincidieron con las expectativas, lo que demuestra la correcta implementación de los circuitos sumador, restador, comparador y multiplicador. La práctica permitió comprender de manera más profunda la operación de los circuitos digitales y su uso en sistemas de procesamiento de datos.